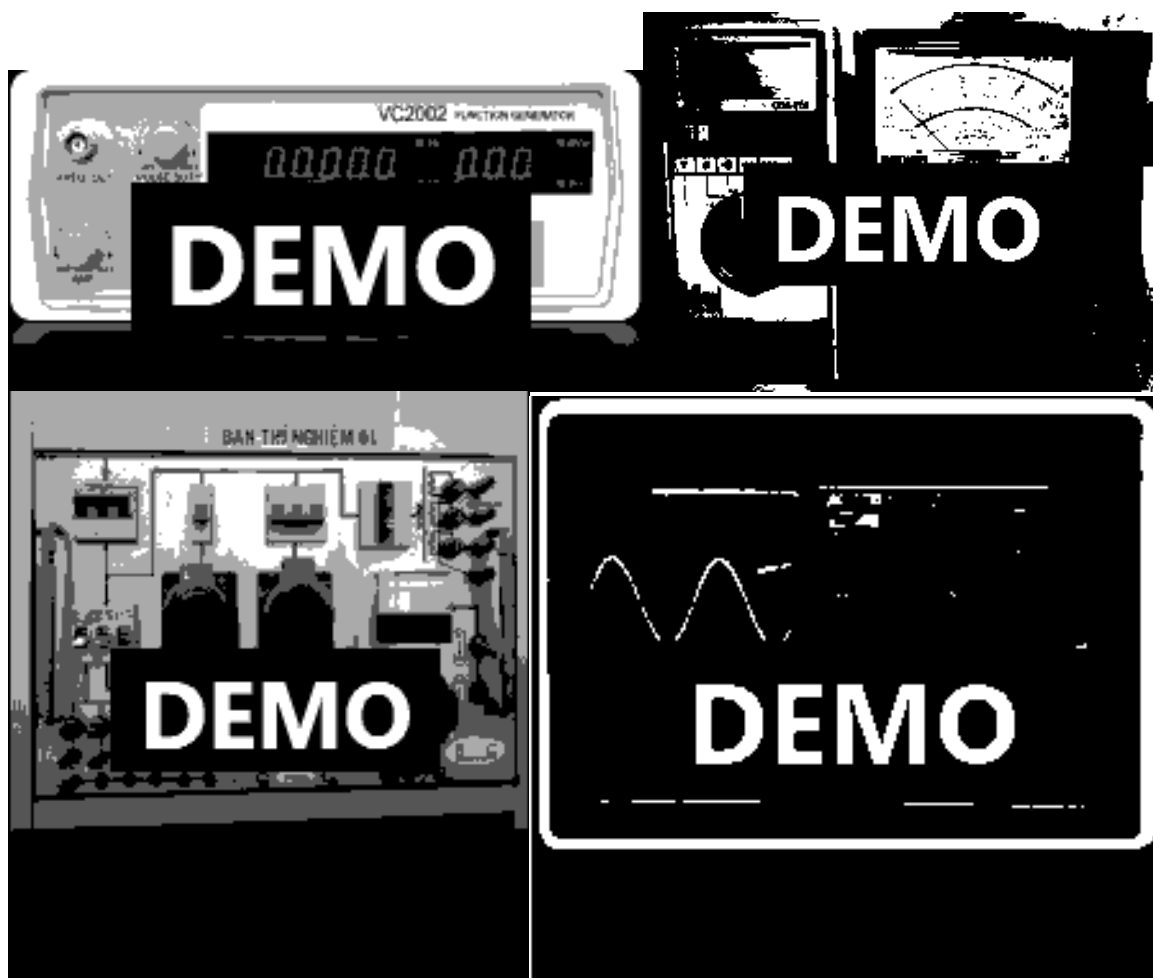


BỘ GIÁO DỤC VÀ ĐÀO TẠO
TRƯỜNG ĐẠI HỌC CÔNG NGHỆ SÀI GÒN

Hướng dẫn

THÍ NGHIỆM ĐIỆN TỬ 2



STU 10 – 2015
TÀI LIỆU LƯU HÀNH NỘI BỘ

MỤC LỤC

Bài 1: MẠCH KHUẾCH ĐẠI DÙNG BJT.....	1
Bài 2: GHÉP TẦNG KHUẾCH ĐẠI.....	13
Bài 3: VI MẠCH OP-AMP.....	20
Bài 4: ĐIỀU KHIỂN NHIỆT ĐỘ.....	32
Bài 5: ĐIỀU KHIỂN PHA.....	45
Bài 6: CHỈNH LƯU CHÍNH XÁC.....	63
Bài 7: MẠCH LỌC TÍCH CỰC.....	78
Bài 8: VI MẠCH 555.....	90

PHẦN 1 : NHỮNG KIẾN THỨC LIÊN QUAN ĐẾN THÍ NGHIỆM

1. MỤC ĐÍCH CỦA THÍ NGHIỆM

Mục đích của thí nghiệm này giúp SV hiểu và vận dụng được các kiến thức sau :

- Các dạng mạch khuếch đại tín hiệu bé dùng Transistor (mạch ghép C-E; C-C và C-B).
- Vai trò của phân cực DC và cân chỉnh phân cực DC.
- Khảo sát độ lợi áp của các dạng mạch KĐ ghép C-E; C-C và C-B.
- Khảo sát hiện tượng méo phi tuyến trong mạch KĐ.

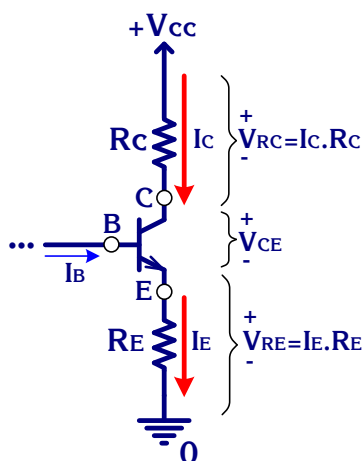
2. NHỮNG KIẾN THỨC LIÊN QUAN

2.1 Chế độ khuếch đại của Transistor và vai trò của phân cực DC

Trong phần lý thuyết liên quan ở bài 1, ta đã giới thiệu một số vấn đề cơ bản đối với Transistor. Trong bài thí nghiệm này, lý thuyết liên quan chủ yếu là chế độ khuếch đại của Transistor và vấn đề méo phi tuyến.

Như đã biết trong bài 1, chế độ khuếch đại của Transistor là chế độ làm việc mà dòng điện trên cực C (dòng I_C) khác 0 nhưng chưa đạt mức tối đa. Khi đó nếu có sự biến thiên của dòng cực B (dòng I_B) thì I_C sẽ biến thiên với cùng quy luật vì ta có $I_C = \beta \cdot I_B$. Do đó ta nói Transistor làm việc ở chế độ khuếch đại.

Để xem xét vấn đề một cách tổng quát hơn, ta xét mạch điện sau với các điện trở R_C , R_E được mắc nối tiếp với Transistor.



Ta có phương trình :

$$V_{cc} = I_C \cdot R_C + V_{CE} + I_E \cdot R_E$$

$$\Rightarrow V_{CE} = V_{cc} - I_C \cdot R_C - I_E \cdot R_E \quad (*)$$

Giả sử Transistor đang làm việc ở chế độ khuếch đại, ta có mối quan hệ:

$$I_C = \beta \cdot I_B \text{ và } I_E = I_C + I_B = (\beta + 1) \cdot I_B$$

$$\Rightarrow \frac{I_C}{I_E} = \frac{\beta}{\beta + 1} \text{ hay } I_E = \left(\frac{\beta + 1}{\beta} \right) \cdot I_C$$

Từ đó phương trình (*) có thể viết lại thành :

$$V_{CE} = V_{cc} - I_C \cdot R_C - \left(\frac{\beta + 1}{\beta}\right) \cdot I_C \cdot R_E = V_{cc} - I_C \cdot \left(R_C + R_E + \frac{1}{\beta} R_E\right) \quad (**)$$

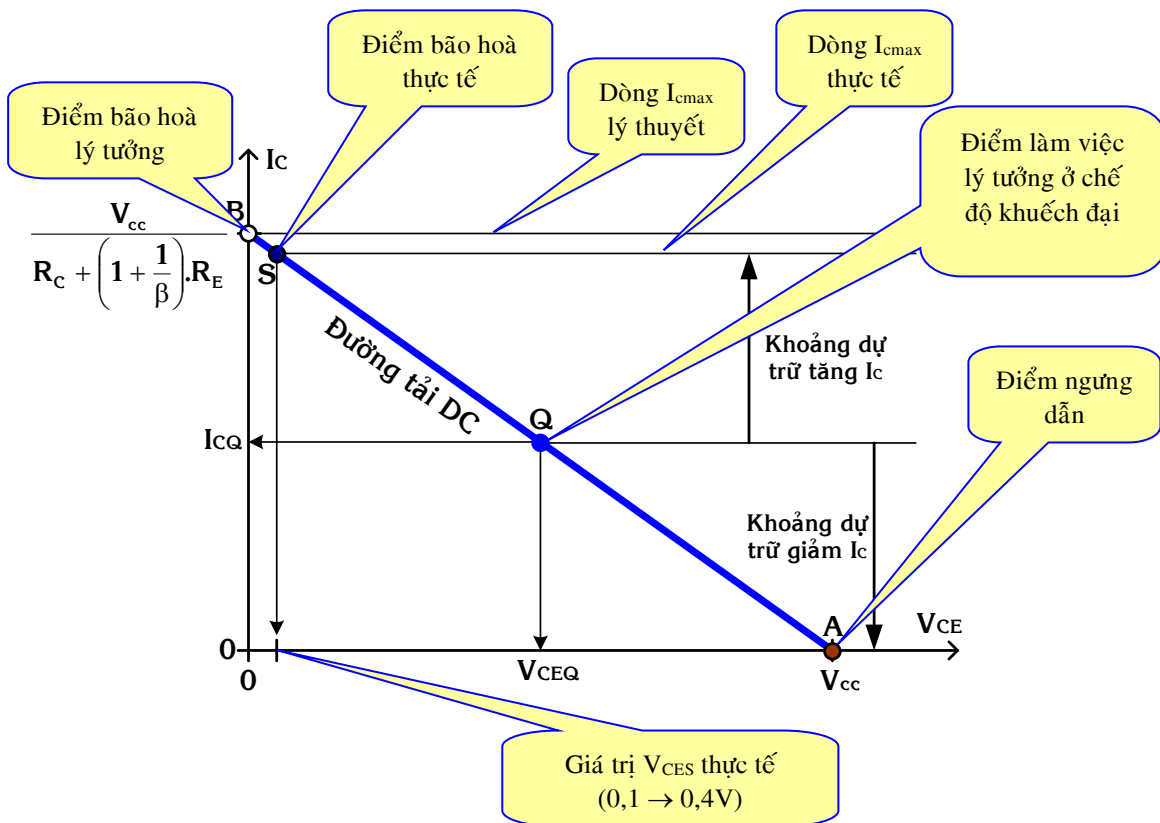
Quan hệ này cho thấy V_{CE} giảm khi dòng I_C tăng và ngược lại.

Phương trình (**) có thể viết lại dưới dạng :

$$I_C = -\frac{1}{R_C + \left(1 + \frac{1}{\beta}\right) \cdot R_E} \cdot V_{CE} + \frac{V_{cc}}{R_C + \left(1 + \frac{1}{\beta}\right) \cdot R_E}$$

Đây là phương trình đường tải DC mô tả mối quan hệ giữa dòng điện I_C theo điện áp V_{CE} . Đường tải này cắt trục V_{CE} tại V_{cc} và cắt trục I_C tại

$$\frac{V_{cc}}{R_C + \left(1 + \frac{1}{\beta}\right) \cdot R_E}$$



Điểm làm việc của Transistor phụ thuộc vào dòng điện kích thích (dòng I_B). Khi $I_B = 0$, **Transistor không dẫn điện** và điểm làm việc có vị trí trùng với A, ở đó $I_C = 0$ và $V_{CE} = V_{cc}$.

Khi I_B lớn đến mức làm cho I_C đạt cực đại, dòng I_C lúc đó không thể tăng thêm nếu tiếp tục tăng I_B , điểm làm việc lúc này có vị trí gần với điểm B (trường hợp lý tưởng là trùng với điểm B), ở đó $I_C \approx I_{Cmax}$ và $V_{CE} \approx 0$. Trường hợp này **Transistor ở trạng thái bão hoà**.

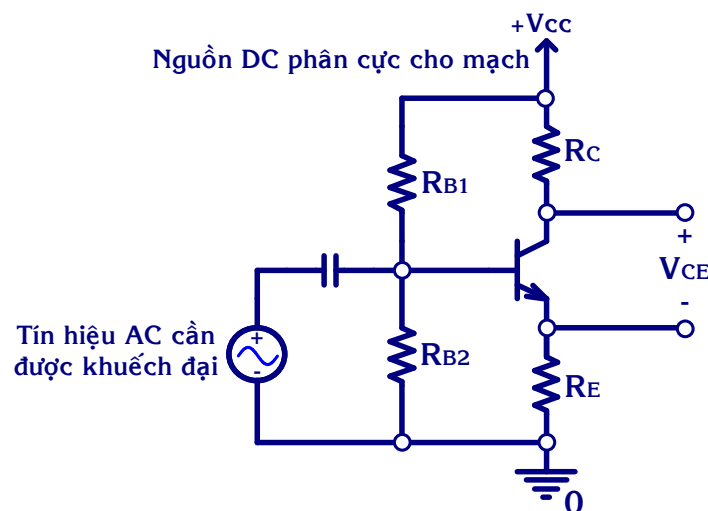
Điểm phân cực tối ưu đối với chế độ khuếch đại là ở giữa đường tải, khi đó khoảng dự trữ tăng và khoảng dự trữ giảm bằng nhau, khi đó khả năng khuếch đại tín hiệu xoay chiều là lớn nhất.

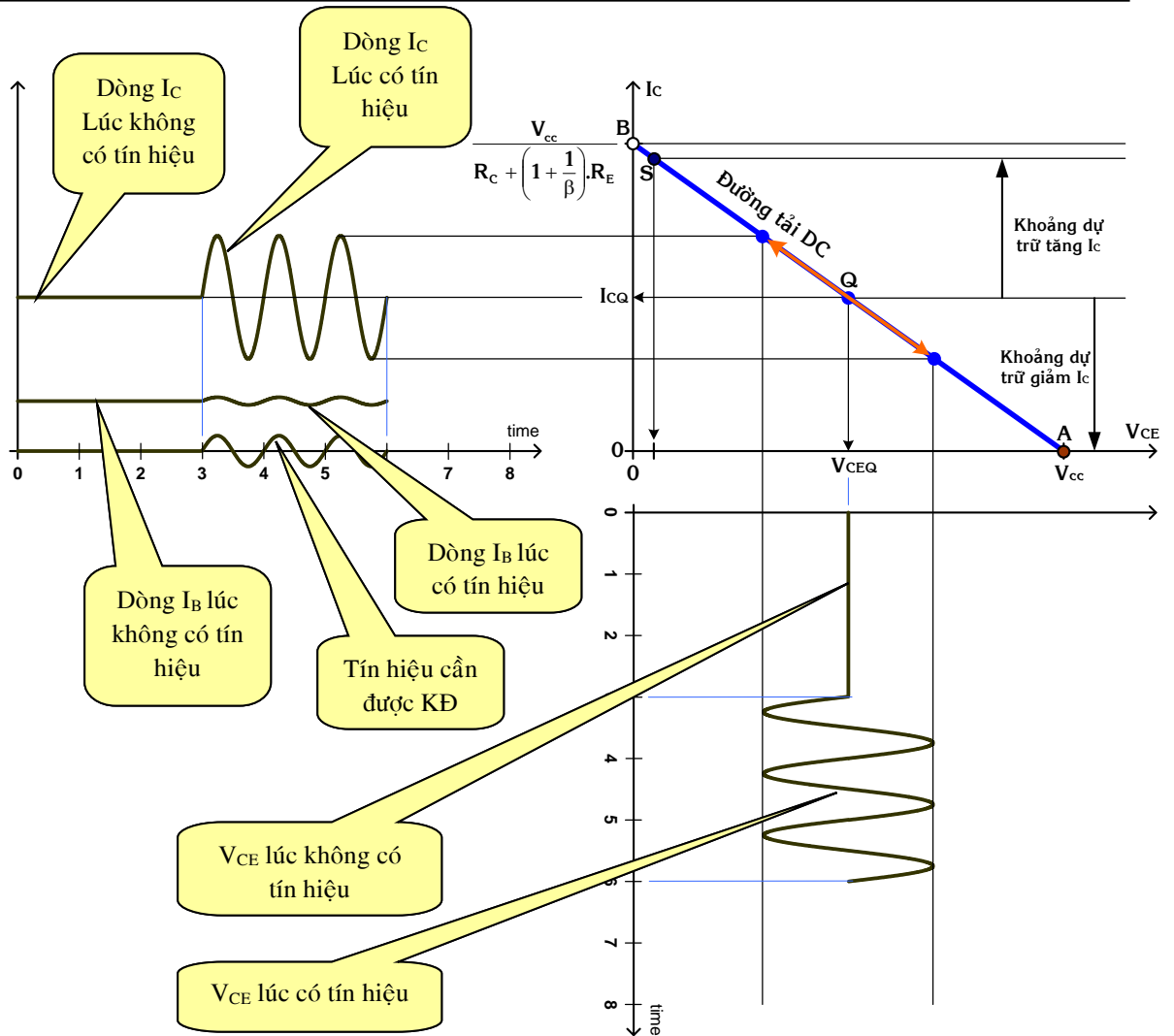
Vai trò của mạch phân cực DC

Mạch phân cực DC có nhiệm vụ tạo dòng điện I_B phù hợp sao cho điểm làm việc tĩnh có vị trí tối ưu. Có thể có nhiều dạng mạch phân cực DC như : dùng mạch cầu phân áp; dùng điện trở nối từ cực B lên nguồn V_{CC} , dùng điện trở hồi tiếp từ cực C. Mỗi phương pháp có ưu và nhược điểm riêng. Điều này SV đã được phân tích trong phần lý thuyết.

2.2 Nguyên lý làm việc của mạch khuếch đại dùng Transistor.

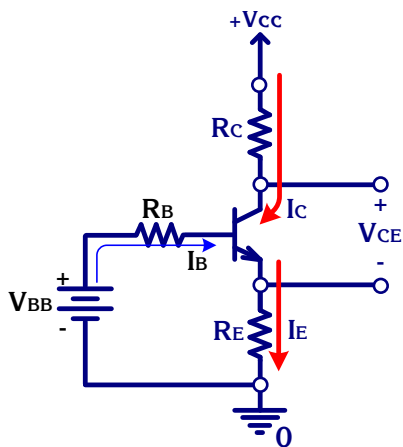
Các mạch khuếch đại tín hiệu dùng Transistor có nguyên lý chung là tín hiệu bé cần được khuếch đại sẽ được cộng với điện áp DC do mạch phân cực tạo ra ở cực B làm I_B dao động theo quy luật của tín hiệu. Sự dao động này dẫn đến sự dao động của dòng điện I_C và kéo theo sự dao động của V_{CE} . Vì I_C lớn gấp β lần I_B nên kết quả là sự dao động của V_{CE} lớn hơn nhiều lần so với tín hiệu kích thích, điều đó có nghĩa là tín hiệu được khuếch đại. Để minh họa nguyên lý này, ta xét mạch khuếch đại ghép E chung như sau :





2.3 Hiện tượng méo phi tuyến

Khi phân cực cho các mạch khuếch đại lớp A, dòng điện I_B tĩnh được tính toán sao cho dòng I_C ở mức trung bình. Thông thường ta có thể biến đổi tương đương mạch phân cực Transistor về dạng sau :



Trường hợp này, phương trình ngõ vào là :

$$V_{BB} = I_B \cdot R_B + V_{BE} + I_E \cdot R_E$$

Do $I_C = \beta \cdot I_B$ và $I_E = I_C + I_B$ nên $I_E = (\beta + 1) \cdot I_B$

Từ đó ta có :

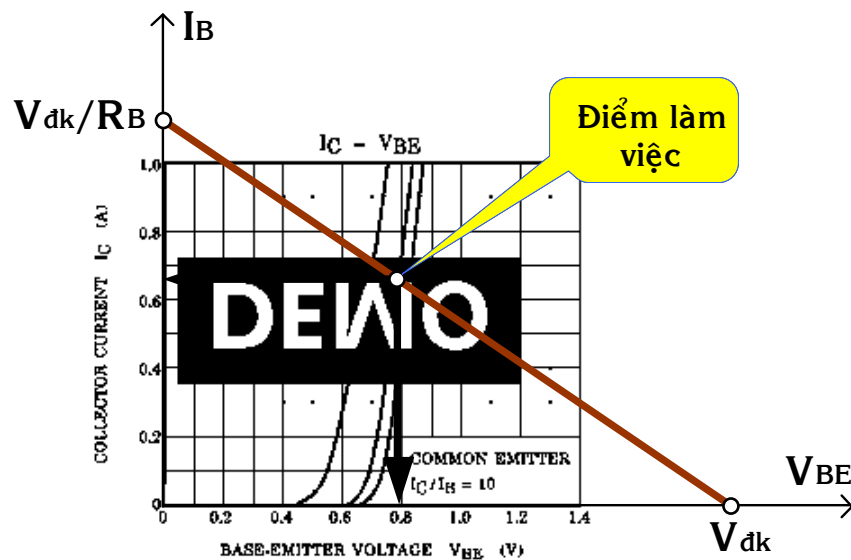
$$\begin{aligned} V_{BB} &= I_B \cdot R_B + V_{BE} + (\beta + 1) \cdot I_B \cdot R_E = \\ &= V_{BE} + I_B \cdot [R_B + (\beta + 1)R_E] \end{aligned}$$

$$\Rightarrow I_B = \frac{V_{BB} - V_{BE}}{R_B + (\beta + 1)R_E}$$

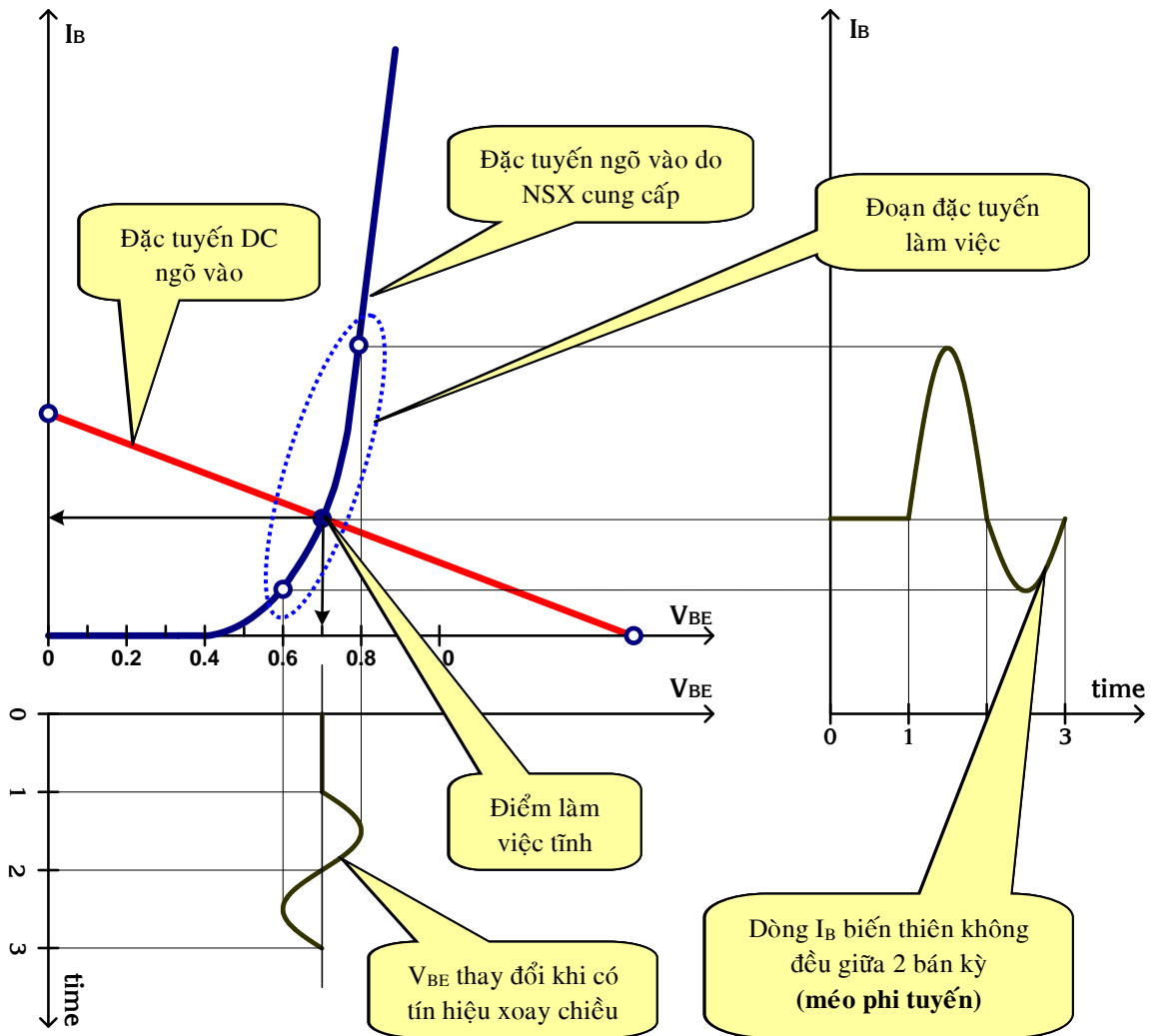
Hay viết ở dạng khác là :

$$I_B = -\frac{1}{R_B + (\beta + 1)R_E} \cdot V_{BE} + \frac{V_{BB}}{R_B + (\beta + 1)R_E} \quad (*)$$

Phương trình này mô tả quan hệ giữa dòng điện I_B với điện áp V_{BE} khi V_{BB} cố định. Điểm làm việc ứng với V_{BE} không đổi nhờ mạch phân cực DC được gọi là điểm tĩnh, chính là giao điểm của đường thẳng có phương trình (*) với họ đặc tuyến ngõ vào (do NSX cung cấp).



Khi có tín hiệu xoay chiều tác động, điện áp V_{BE} thay đổi dẫn đến dòng điện I_B thay đổi được minh họa như sau :



Dòng I_B bị méo dẫn đến hậu quả là dòng I_C cũng bị méo dạng và tín hiệu áp ngõ ra cũng bị méo (không đồng dạng với tín hiệu ngõ vào). Nguyên nhân dẫn đến méo phi tuyến là do đoạn đặc tuyến làm việc không tuyến tính. Hiện tượng méo phi tuyến sẽ không xảy ra nếu :

- V_{BE} biến thiên bé ứng với tín hiệu vào có biên độ bé. Khi đó đoạn đặc tuyến làm việc ngắn và do vậy gần như thẳng (tuyến tính), sự biến thiên dòng I_B xảy ra đều ở cả 2 bán kỳ và nhờ đó tín hiệu không bị méo.
- **Điểm làm việc tĩnh nằm sâu trong đoạn tuyến tính của đường đặc tuyến I_B - V_{BE} .** Trường hợp này dòng điện I_B tĩnh lớn và do đó dòng I_C tĩnh cũng lớn dẫn đến hiệu suất của mạch khuếch đại giảm (do công suất tiêu tán ở trạng thái tĩnh lớn).

Như vậy mạch khuếch đại dùng Transistor có thể dùng tốt khi cần khuếch đại các tín hiệu xoay chiều biên độ rất bé (cỡ vài mV đến vài chục mV). Trường hợp tín hiệu vào có biên độ lớn, tín hiệu ngõ ra sẽ bị méo dạng do méo phi tuyến.

PHẦN 2 : NỘI DUNG VÀ TRÌNH TỰ THÍ NGHIỆM

1. CÔNG TÁC CHUẨN BỊ

a) Board mạch và các dụng cụ cần thiết :

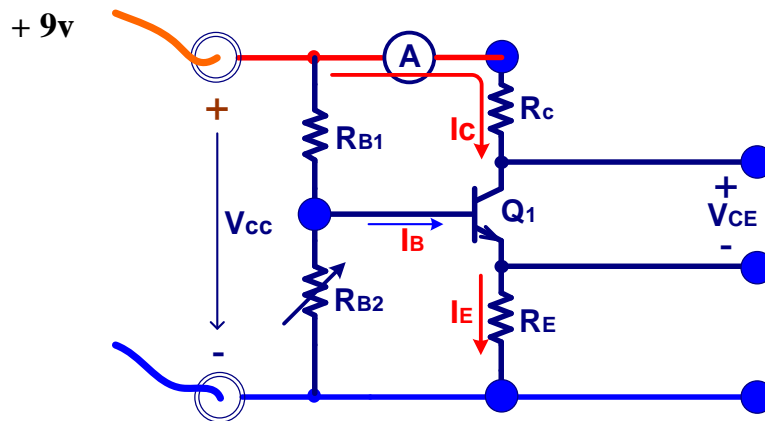
- + Board mạch B3
- + Đồng hồ đo vạn năng V.O.M
- + Dây đo dao động ký (3 sợi)
- + Dây nối nguồn DC.

b) Công tác kiểm tra

- + Kiểm tra V.O.M
- + Kiểm tra nguồn điện DC 9V trên tủ.

2. TRÌNH TỰ THỰC HIỆN

THÍ NGHIỆM 1 : Khảo sát phân cực DC

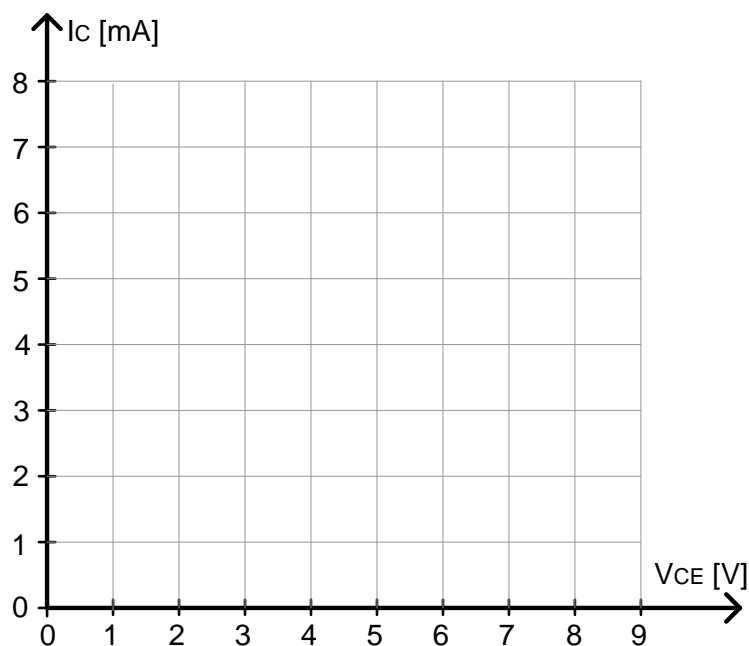


1. Cấp điện DC từ tủ nguồn cho mạch thí nghiệm : $V_{CC} = 9V$
2. Dùng V.O.M chỉ thị số, đo dòng I_C
3. Dùng V.O.M kim đo điện áp V_{CE}
4. Chỉnh R_{B2} để khảo sát quan hệ $I_C - V_{CE}$, ghi số liệu vào bảng sau :

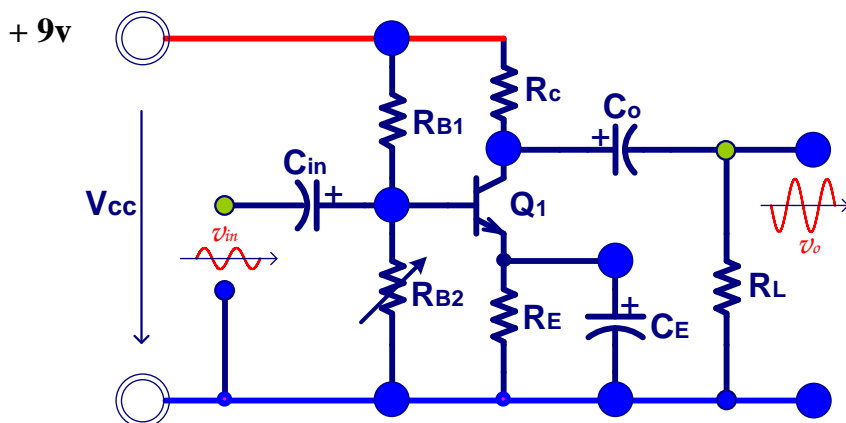
Dòng I_C (mA)	Áp V_{CE} (V)	Áp V_{BE} (V)
0,1 Xem như bắt đầu có dòng I_C		
0,5		
1,0		
1,5		
2,0		
2,5		
3,0		
3,5		
4,0		

4,5		
5,0		
5,5		
6,0		
6,5		
7,0		
7,5		
8,0		

- Dựa vào số liệu trong bảng, vẽ quan hệ $I_C - V_{CE}$ và giải thích.
- Với giá trị ngưỡng V_{BE} bao nhiêu thì Transistor bắt đầu dẫn ?
- Từ lúc xuất hiện dòng I_C đến khi I_C đạt giá trị cực đại, điện áp V_{BE} thay đổi nhiều hay ít, tại sao ?



THÍ NGHIỆM 2 : Khảo sát mạch khuếch đại ghép E chung

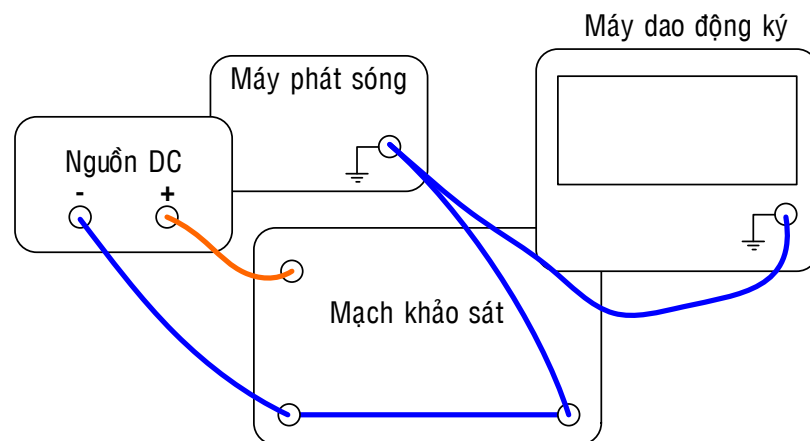


Trong thí nghiệm này, sinh viên phải khảo sát quan hệ giữa tín hiệu ngõ vào (v_{in}) với tín hiệu ngõ ra (v_o). Tín hiệu v_{in} được lấy từ máy phát sóng. Để đo đồng thời tín hiệu v_{in} và v_o , cần 2 dây đo nối đến máy dao động ký. Sự phân cực có ảnh hưởng đến mạch khuếch đại nên cần chỉnh điểm phân cực tĩnh đúng để khả năng khuếch đại của mạch cao nhất. Các bước thí nghiệm tiến hành như sau :

Bước 1 : Cấp nguồn DC ($V_{cc} = 9V$) cho mạch và đo điện áp V_{CE} . Chỉnh phân cực sao cho $V_{CE} = V_{cc}/2$. Ghi lại các giá trị điện áp DC sau :

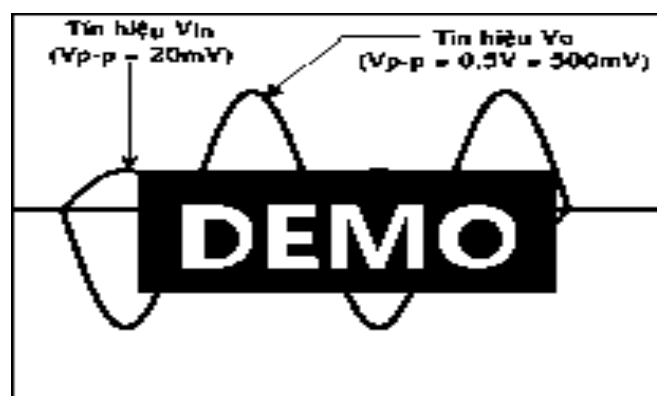
Điện áp nguồn	Áp V_{BE}	Áp V_{CE}	Áp tại nút V_o

Bước 2 : Dùng dây nối chung các điểm mass của máy phát sóng, máy dao động ký và mass của mạch để hình thành điểm mass chung của hệ thống (xem hình vẽ).



Bước 3 : Cấp đến ngõ vào của mạch một tín hiệu dạng sin, tần số 1kHz, biên độ chỉnh ở mức bé nhất.

Bước 4 : Dùng máy dao động ký đo đồng thời tín hiệu tại ngõ vào và ra của mạch, chỉnh sao cho tín hiệu vào và ra đều có dạng sin và vẽ lại kết quả quan sát được. Lưu ý vẽ đúng quan hệ về pha giữa 2 tín hiệu còn về biên độ chỉ cần vẽ tương đối và ghi chú thêm. Chú ý tính ra số V_{p-p} tức là điện áp đỉnh-đỉnh và ghi chú trên mỗi tín hiệu vẽ được. Ví dụ :



Đồ thị quan hệ tín hiệu vào/ra



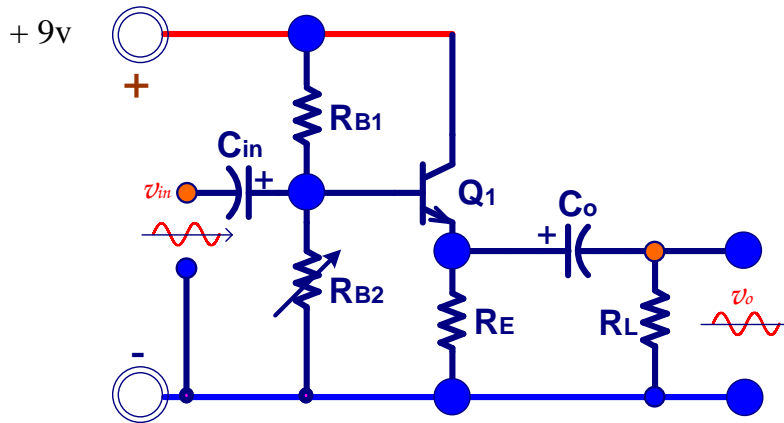
Từ kết quả đo, tính độ lợi áp (tức là tỉ số v_o/v_{in}) hay độ khuếch đại của mạch, nhận xét. Hãy chứng minh bằng lý thuyết rằng mạch này có độ lợi áp > 1 và tín hiệu ra ngược pha với tín hiệu vào.

Bước 5 : Khảo sát hiện tượng méo phi tuyến.

Tăng tín hiệu vào và quan sát sự thay đổi tín hiệu ra cho đến khi hiện tượng méo phi tuyến thể hiện rõ (độ lớn hai bán kỳ không bằng nhau). Vẽ lại quan hệ tín hiệu vào/ ra trong trường hợp méo phi tuyến.



THÍ NGHIỆM 3 : Khảo sát mạch khuếch đại ghép C chung

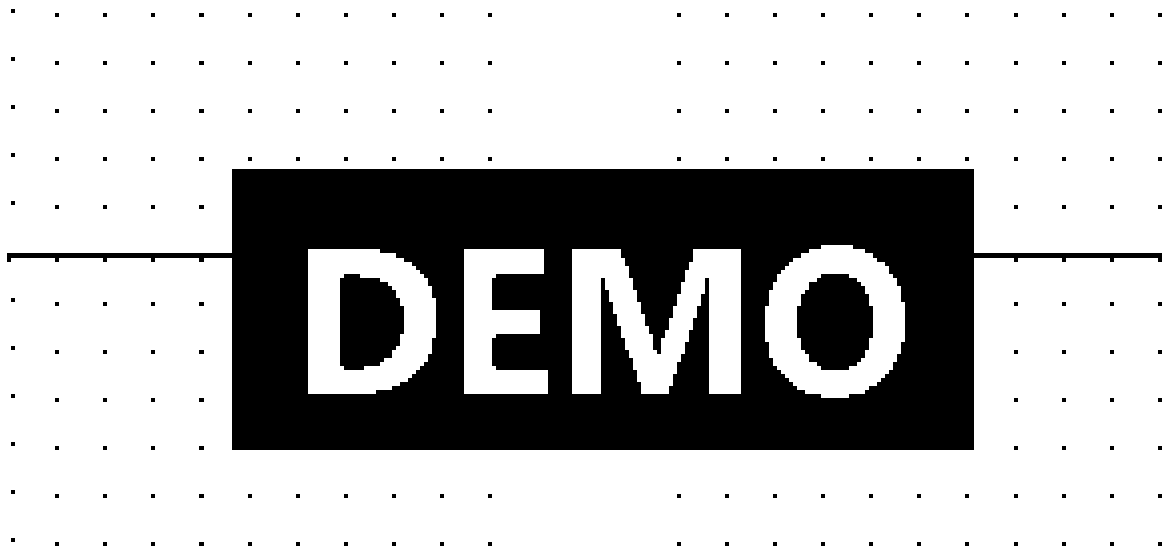


Trình tự thí nghiệm giống như thí nghiệm 2

Kết quả khảo sát phân cực DC

Điện áp nguồn	Áp V_{BE}	Áp V_{CE}	Áp tại nút V_o

Đồ thị quan hệ tín hiệu vào/ra



Từ kết quả đo, tính độ lợi áp (tức là tỉ số v_o/v_{in}) hay độ khuếch đại của mạch, nhận xét. Hãy chứng minh bằng lý thuyết rằng mạch này không khuếch đại áp mà chỉ khuếch đại dòng điện. Tín hiệu ra cùng pha với tín hiệu vào.

.....

.....

.....

.....

Bài 02

GHÉP TẦNG KHUẾCH ĐẠI

PHẦN 1 : NHỮNG KIẾN THỨC LIÊN QUAN ĐẾN THÍ NGHIỆM

1. MỤC ĐÍCH CỦA THÍ NGHIỆM

Mục đích của thí nghiệm này giúp SV hiểu và vận dụng được các kiến thức sau :

- Mục đích của việc ghép tầng khuếch đại
- Các phương pháp ghép tầng khuếch đại (Cascade, ghép DC).

2. NHỮNG KIẾN THỨC LIÊN QUAN

- Chế độ khuếch đại của Transistor, mối quan hệ I_B-I_C , mối quan hệ $V_{BE}-I_B$, mối quan hệ I_C-V_{CE}
- Trở kháng của tụ điện đối với tín hiệu xoay chiều dạng sin.
- Phân cực DC cho Transistor.
- Các kiểu mạch khuếch đại ghép E chung (C-E); ghép C chung (C-C) và ghép B chung (C-B).
- Các khái niệm độ lợi áp, độ lợi dòng, tổng trở ngõ vào, tổng trở ngõ ra của mạch khuếch đại.
- Kiểu ghép nối tiếp hai tầng khuếch đại dùng tụ điện (Ghép Cascade) và ghép trực tiếp (Ghép DC).

Những vấn đề trên, SV xem trong phần kiến thức liên quan trình bày ở bài 1 và bài 3 kết hợp với phần lý thuyết đã học trên lớp.

PHẦN 2 : NỘI DUNG VÀ TRÌNH TỰ THÍ NGHIỆM

1. CÔNG TÁC CHUẨN BỊ

c) Board mạch và các dụng cụ cần thiết :

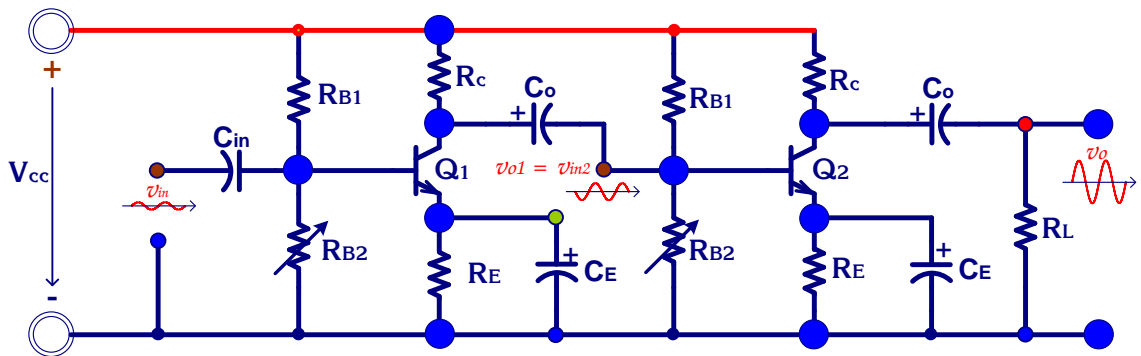
- + Board mạch B4
- + Đồng hồ đo vạn năng V.O.M
- + Dây đo dao động ký (3 sợi)
- + Dây nối nguồn DC.

d) Công tác kiểm tra

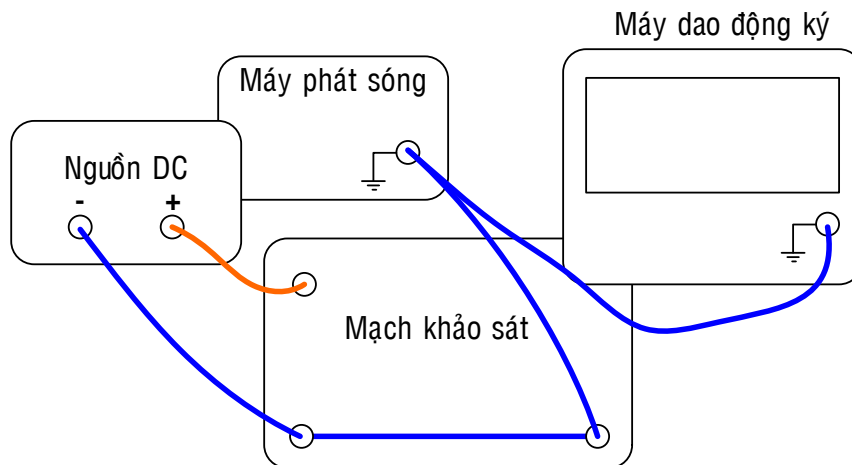
- + Kiểm tra V.O.M
- + Kiểm tra nguồn điện DC 9V trên tủ.

2. TRÌNH TỰ THỰC HIỆN

THÍ NGHIỆM 1 : Khảo sát phương pháp ghép tầng KĐ kiểu Cascade



Bước 1 : Dùng dây nối chung các điểm mass của máy phát sóng, máy dao động ký và mass của mạch để hình thành điểm mass chung của hệ thống.



Bước 2 : Cấp điện DC từ tủ nguồn cho mạch thí nghiệm : $V_{cc} = 9V$

Bước 3 : Khảo sát phân cực DC

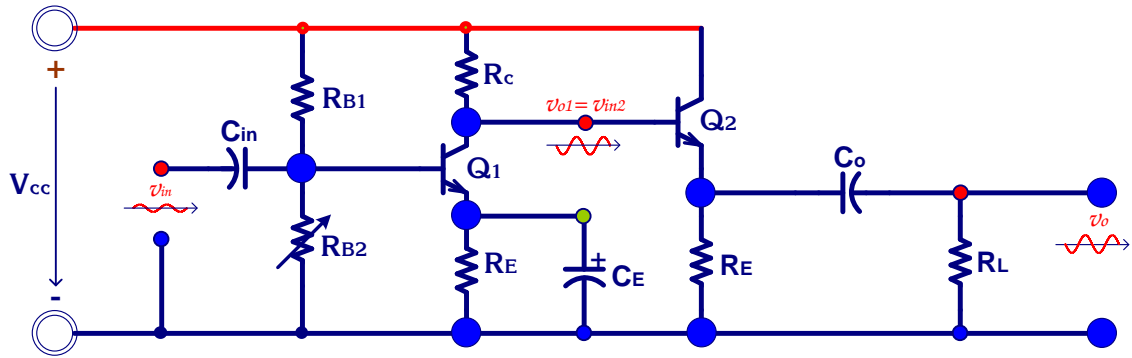
Đo V_{CE} của Q_1, Q_2 và chỉnh các biến trở phân cực sao cho Q_1 và Q_2 đều làm việc ở chế độ khuếch đại (tốt nhất nên chỉnh sao cho $V_{CE} = V_{cc}/2$). Đo các điện áp DC sau :

Áp nguồn	$V_{BE}(Q_1)$	$V_{CE}(Q_1)$	$V_{BE}(Q_2)$	$V_{CE}(Q_2)$	Áp DC tại điểm V_o

Bước 4 : Cấp đến ngõ vào của mạch một tín hiệu dạng sin, tần số 1kHz, biên độ chỉnh ở mức bé nhất.

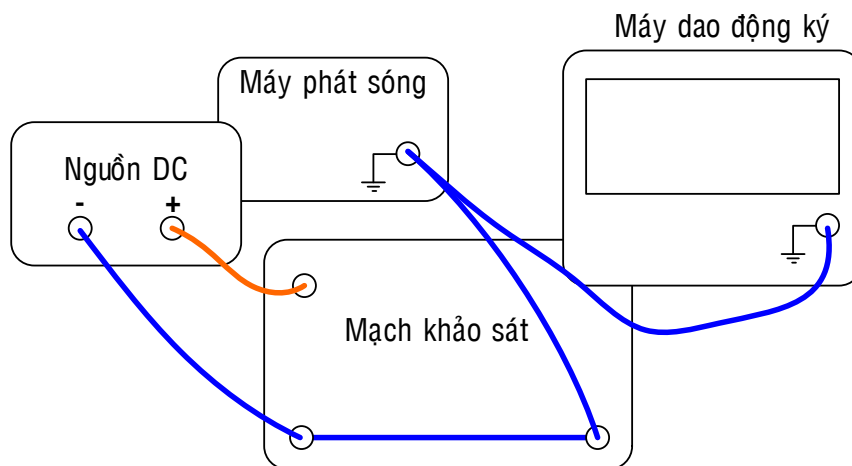
Bước 5 : Dùng máy dao động ký đo đồng thời tín hiệu tại ngõ vào của tầng KĐ thứ nhất và ngõ ra của tầng KĐ thứ 2, chỉnh sao cho tín hiệu vào và ra đều có dạng sin.

THÍ NGHIỆM 2 : Phương pháp ghép tầng trực tiếp (Ghép DC)



Trình tự thí nghiệm giống như thí nghiệm 1

Bước 1 : Dùng dây nối chung các điểm mass của máy phát sóng, máy dao động ký và mass của mạch để hình thành điểm mass chung của hệ thống.



Bước 2 : Cấp điện DC từ tủ nguồn cho mạch thí nghiệm : $V_{cc} = 9V$

Bước 3 : Khảo sát phân cực DC

Đo V_{CE} của Q_1, Q_2 và chỉnh các biến trở phân cực sao cho Q_1 và Q_2 đều làm việc ở chế độ khuếch đại (tốt nhất nên chỉnh sao cho $V_{CE} = V_{cc}/2$). Đo các điện áp DC sau :

Áp nguồn	$V_{BE}(Q_1)$	$V_{CE}(Q_1)$	$V_{BE}(Q_2)$	$V_{CE}(Q_2)$	Áp DC tại điểm V_o

Bước 4 : Cấp đến ngõ vào của mạch một tín hiệu dạng sin, tần số 1kHz, biên độ chỉnh ở mức bé nhất.

Bước 5 : Dùng máy dao động ký đo đồng thời tín hiệu tại ngõ vào của tầng KĐ thứ nhất và ngõ ra của tầng KĐ thứ 2, chỉnh sao cho tín hiệu vào và ra đều có dạng sin.

Bước 5 : Không thay đổi bất kỳ điều chỉnh nào trên mạch và máy phát sóng, tiến hành đo đồng thời tín hiệu tại ngõ vào và ra của tầng khuếch đại thứ nhất, vẽ lại các dạng sóng quan sát được và từ đó tính độ khuếch đại áp (A_{v1}) của tầng KĐ thứ nhất.

Quan hệ tín hiệu vào/ra của tầng KĐ thứ nhất



Độ lợi áp A_{v1} =

Bước 6 : Không thay đổi bất kỳ điều chỉnh nào trên mạch và máy phát sóng, tiến hành đo đồng thời tín hiệu tại ngõ vào và ra của tầng khuếch đại thứ hai, vẽ lại các dạng sóng quan sát được và từ đó tính độ khuếch đại áp (A_{v2}) của tầng KĐ thứ hai.

Quan hệ tín hiệu vào/ra của tầng KĐ thứ hai

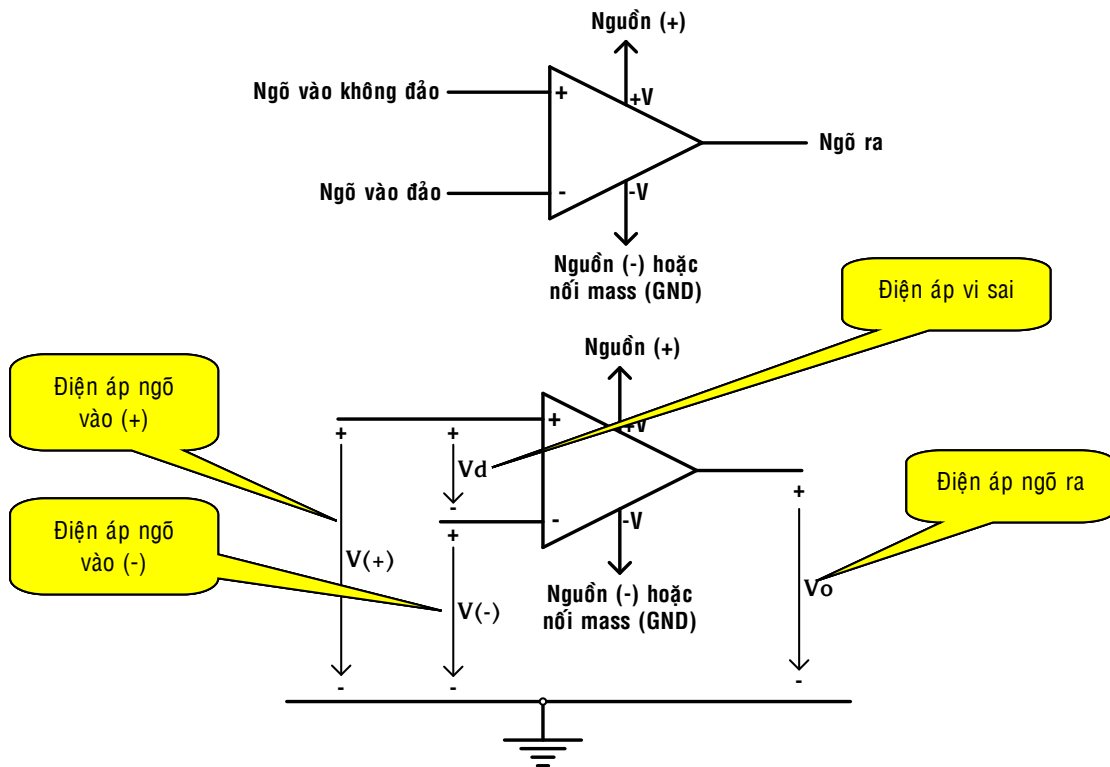


Độ lợi áp A_{v2} =

Bài 03

VI MẠCH OPAMP

Vi mạch Opamp hay còn gọi là bộ khuếch đại thuật toán là một mạch khuếch đại vi sai được tích hợp. Trong các sơ đồ mạch điện, Opamp được ký hiệu như sau :



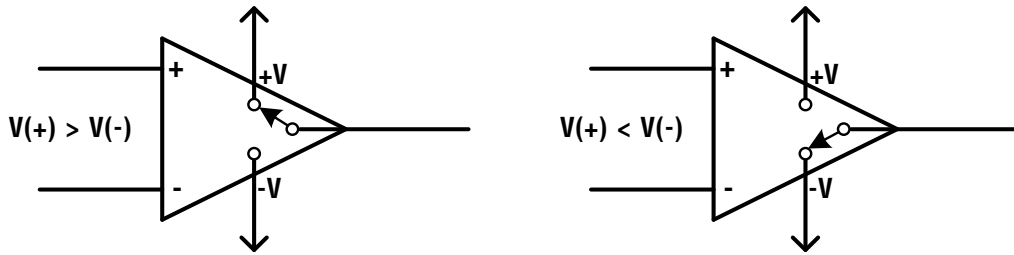
Chế độ vòng hở :

Ở chế độ vòng hở (chế độ không có hồi tiếp từ ngõ ra về ngõ vào), điện áp ngõ ra của Opamp là : $V_o = A_{vo} \cdot V_d$

A_{vo} được gọi là độ lợi vòng hở và thường có giá trị rất lớn (từ 10000 lần trở lên). Vì vậy ở chế độ vòng hở, chỉ cần có một sai lệch rất bé giữa điện áp ngõ vào (+) và điện áp ngõ vào (-) hay điện áp vi sai khác 0 thì điện áp ngõ ra đã đạt đến giá trị bão hoà (+) hoặc bão hoà (-). Mức điện áp bão hoà (+) và (-) tùy thuộc vào mức điện áp nguồn và chế độ cấp nguồn.

- Mức bão hoà (+) thường thấp hơn mức áp nguồn (+) từ 1 đến 2V.
- Mức bão hoà (-) thường cao hơn mức áp nguồn (-) từ 1 đến 2V.
- Trường hợp cấp nguồn đơn thì mức bão hoà (-) xấp xỉ 0V.

Có thể minh họa hoạt động của Opamp ở chế độ vòng hở như sau :

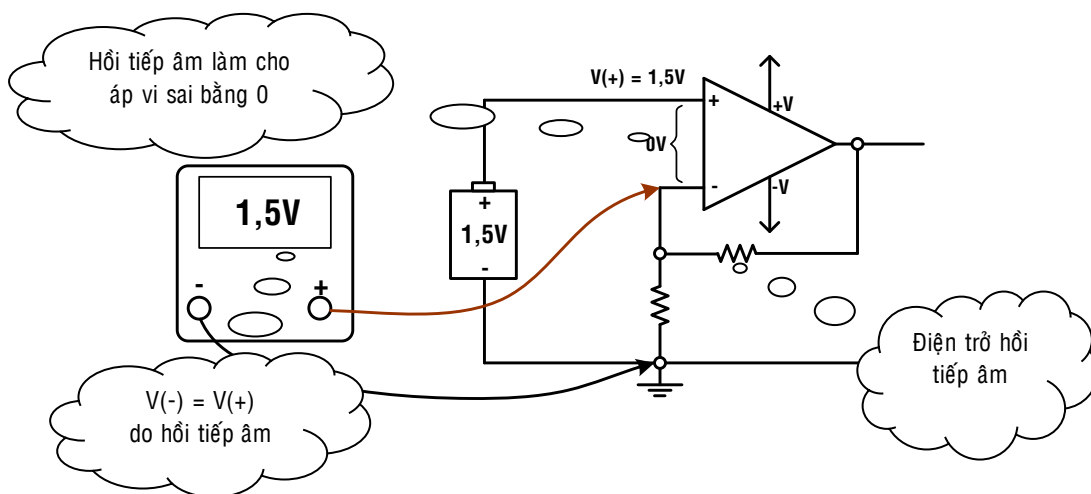


Chế độ vòng hở của Opamp được dùng làm mạch so sánh điện áp.

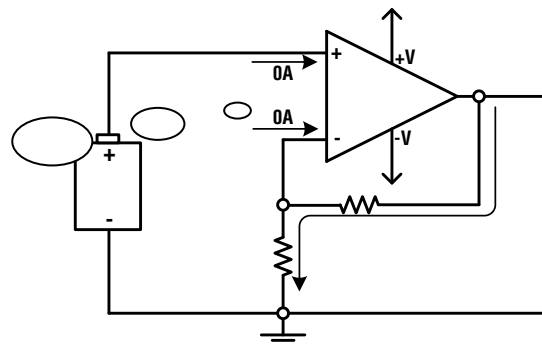
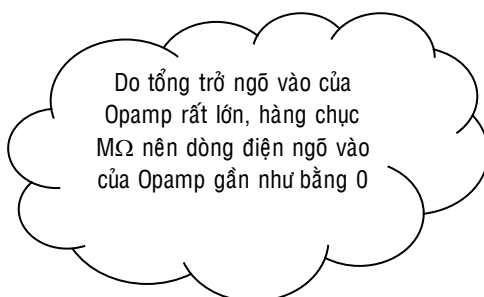
- Khi điện áp ngõ ra ở mức cao, ta biết $V(+)>V(-)$.
- Khi điện áp ngõ ra ở mức thấp, ta biết $V(+)<V(-)$.

Chế độ vòng kín hồi tiếp âm.

Hồi tiếp âm là sự hồi tiếp từ ngõ ra về ngõ vào có tác dụng làm giảm điện áp ngõ vào. Trong trường hợp Opamp, điện áp vi sai V_d được xem là điện áp ngõ vào. Trong trường hợp này, vòng hồi tiếp từ ngõ ra về ngõ vào (-) sẽ làm giảm điện áp vi sai V_d (vì $V_d = V(+)-V(-)$). Do đó hồi tiếp từ ngõ ra về ngõ vào (-) là hồi tiếp âm. Quá trình hồi tiếp này làm cho điện áp vi sai giảm đến 0. Vì vậy trong các ứng dụng có hồi tiếp âm, điện áp ngõ vào (+) và (-) của Opamp xem như bằng nhau.



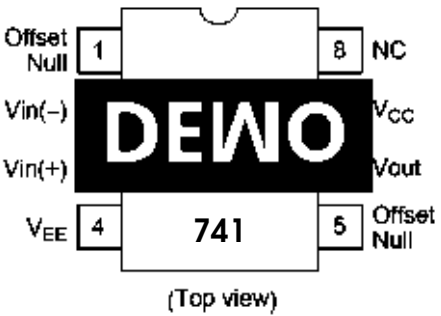
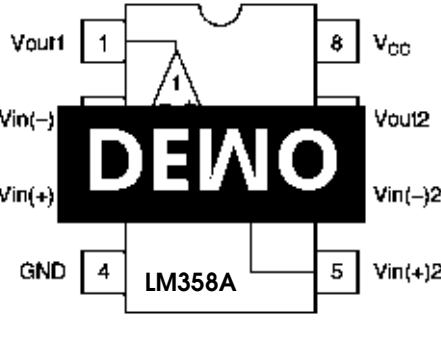
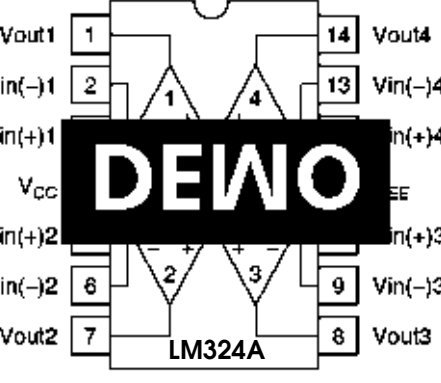
Tổng trở ngõ vào của Opamp



Ta gọi mỗi khối có ký hiệu hình tam giác trên đây là một bộ Opamp. Trên thực tế, người ta chế tạo chung nhiều bộ Opamp trong cùng một IC duy nhất. Số lượng thông thường là 1, 2, 4. Một số vi mạch (IC) Opamp thông thường là LM741; LM324; LM358; LM558; TL084 v.v Datasheet của các IC này có thể tải về từ các website của nhà sản xuất. Một số nhà sản xuất lớn là :

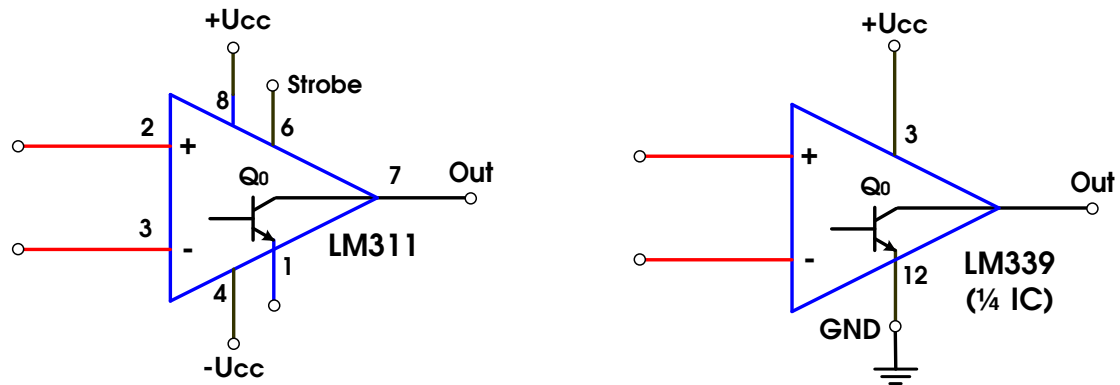
- National Semiconductor : LM
- Fairchild : μ A hoặc uA
- Hitachi : HA
- Motorola : MC

Sơ đồ chân của một số Opamp thông dụng

 <p>(Top view)</p>	<p>Opamp 741 do nhiều hãng chế tạo với các mã hiệu thương mại thông dụng là: LM741 của hãng National; μA741 của hãng Fairchild; HA17741 của hãng Hitachi. Độ lợi áp vòng hở của HA17741 điển hình là 106dB (gần 200 ngàn lần). 741 hoạt động với nguồn cấp điện kép. V_{cc} là chân cấp nguồn (+) và V_{EE} là chân cấp nguồn (-). Nguồn cấp điện tối đa là $\pm 18v$</p>
 <p>(Top View)</p>	<p>Opamp 358A do nhiều hãng chế tạo với các mã hiệu thương mại thông dụng là: LM358A (National); HA17358A (Hitachi). Độ lợi áp vòng hở của HA17358A điển hình là 90dB (xấp xỉ 30 ngàn lần). 358A hoạt động với nguồn cấp điện đơn. V_{cc} là chân cấp nguồn (+) và GND là chân nối mass. Nguồn cấp điện tối đa là +32v</p>
 <p>(Top view)</p>	<p>Opamp 324A do nhiều hãng chế tạo với các mã hiệu thương mại thông dụng là: LM324A (National); HA17324A (Hitachi). Độ lợi vòng hở của HA17324A điển hình là 90dB. 324A hoạt động với nguồn cấp điện đơn hoặc kép. Trong chế độ nguồn cấp điện đơn, chân V_{cc} nối với nguồn (+) và chân V_{EE} nối mass. Nguồn V_{cc} trong trường hợp này cho phép tối đa là +32v. Trong chế độ cấp nguồn kép, chân V_{EE} nối với nguồn (-). Nguồn cấp điện kép max là $\pm 18v$</p>

Opamp loại Open-Collector

Opamp loại Open-Collector là loại Opamp đặc biệt được thiết kế chuyên dùng cho mục đích so sánh điện áp. Ưu điểm của loại này là tốc độ làm việc nhanh hơn loại thường và cho phép nối chung các ngõ ra với nhau để dùng cho một số ứng dụng đặc biệt.

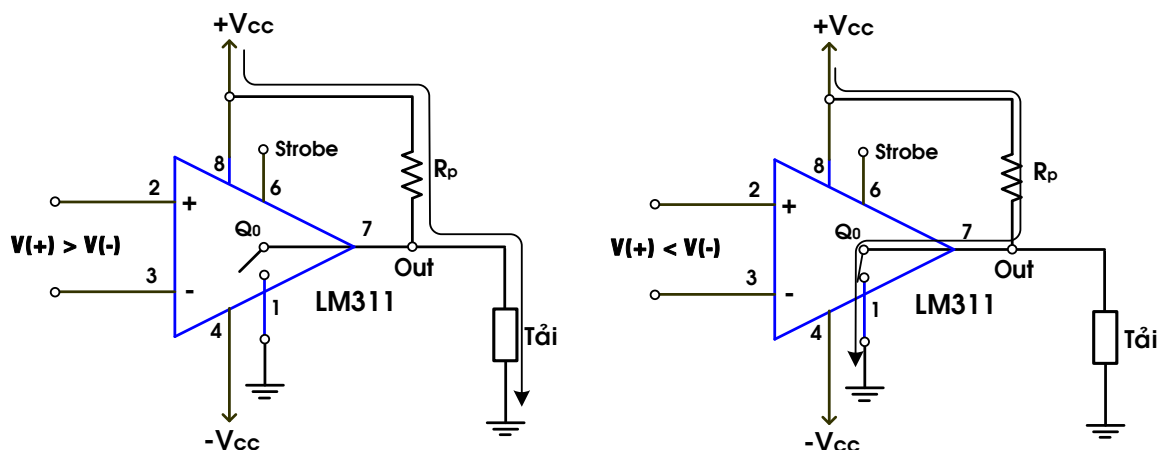


Ngõ ra của Opamp loại Open-Collector là một Transistor (ngõ ra chính là cực C : Collector của Transistor này) và ngõ ra không nối với bất kỳ điện trở hay linh kiện nào khác (bên trong IC). Chính vì vậy nên Opamp loại này có tên là ngõ ra Open-Collector.

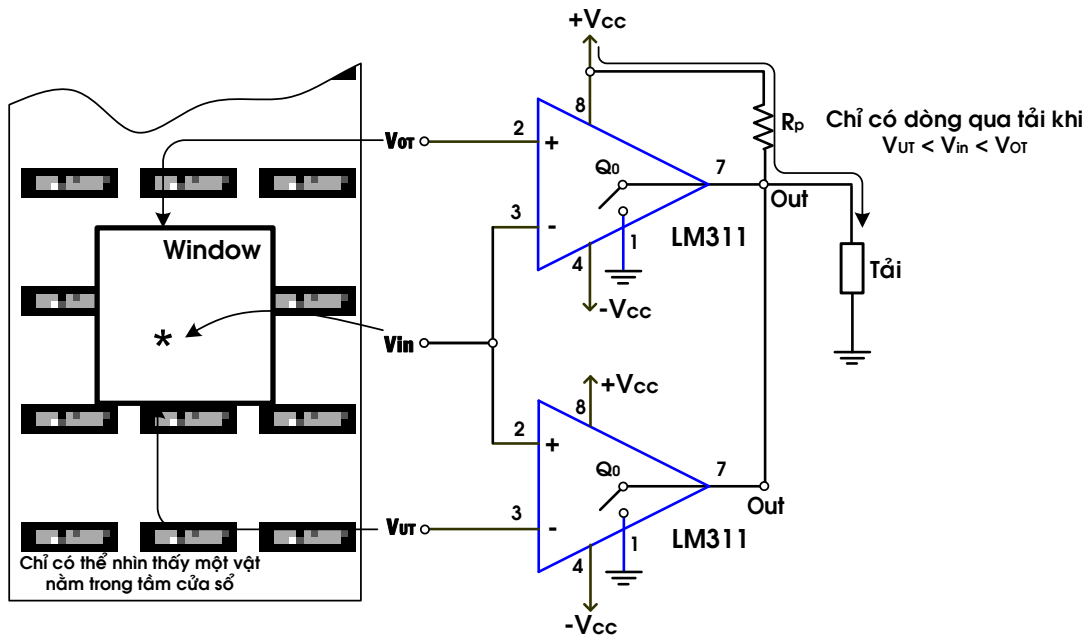
Transistor ngõ ra hoặc là ở trạng thái ngưng dẫn, hoặc là ở trạng thái dẫn bão hoà tùy theo quan hệ giữa điện áp ngõ vào (+) và (-) của Opamp.

- Nếu $V(+)$ > $V(-)$: Transistor ngõ ra ngưng dẫn
- Nếu $V(+)$ < $V(-)$: Transistor ngõ ra dẫn điện bão hoà

Hoạt động của Opamp loại Open-Collector có thể minh hoạ như sau :



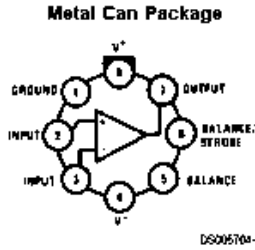
Mạch Window-Detector



Datasheet của Opamp LM311 và LM339

<p>5.0 Absolute Maximum Ratings for the LM311 (Note 12)</p> <p>If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.</p>		<p>Operating Temperature Range 0° to 70°C</p> <p>Storage Temperature Range -65°C to 150°C</p> <p>Lead Temperature (soldering, 10 sec) 260°C</p> <p>Voltage at Strobe Pin V⁺-5V</p> <p>Soldering Information</p> <p>Dual-In-Line Package</p> <p>Soldering (10 seconds) 260°C</p> <p>Small Outline Package</p> <p>Vapor Phase (60 seconds) 215°C</p> <p>Infrared (15 seconds) 220°C</p> <p>See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.</p>			
Total Supply Voltage (V _{8,4})	36V				
Output to Negative Supply Voltage (V _{7,4})	40V				
Ground to Negative Supply Voltage (V _{1,4})	30V				
Differential Input Voltage	±30V				
Input Voltage (Note 13)	±15V				
Power Dissipation (Note 14)	500 mW				
ESD Rating (Note 19)	300V				
Output Short Circuit Duration	10 sec				
<p>Electrical Characteristics (Note 15) for the LM311</p>					
Parameter		Max	Units		
Input Offset Voltage (Note 15)		7.5	mV		
Input Offset Current (Note 15)		50	nA		
Input Bias Current		250	nA		
Voltage Gain			V/mV		
Response Time (Note 15)			ns		
Saturation Voltage		1.5	V		
Strobe ON Current (Note 18)	T _A =25°C	2.0	5.0	mA	
Output Leakage Current	V _{IN} ≥10 mV, V _{OUT} =35V T _A =25°C, I _{STROBE} =3 mA V ⁻ = Pin 1 = -5V	0.2	50	nA	
Input Offset Voltage (Note 16)	R _B ≤50K		10	mV	
Input Offset Current (Note 16)			70	nA	
Input Bias Current			300	nA	
Input Voltage Range		-14.5	13.8,-14.7	13.0	V
Saturation Voltage	V ⁺ ≥4.5V, V ⁻ =0 V _{IN} ≤-10 mV, I _{OUT} ≤8 mA		0.23	0.4	V
Positive Supply Current	T _A =25°C	5.1	7.5	mA	
Negative Supply Current	T _A =25°C	4.1	5.0	mA	

11.0 Connection Diagrams



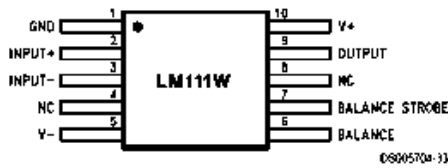
Note: Pin 4 connected to case

Top View
 Order Number LM111H, LM111H/883(Note 21), LM211H or LM311H
 See NS Package Number H08C



Top View
 Order Number LM111J-8, LM111J-8/883(Note 21),
 LM311M, LM311MX or LM311N
 See NS Package Number J08A, M08A or N08E

Top View
 Order Number LM111J/883(Note 21)
 See NS Package Number J14A or N14A



Order Number LM111W/883(Note 21), LM111WG/883
 See NS Package Number W10A, WG10A

LM339, LM239, LM2901, LM2901V, NCV2901, MC3302

Single Supply Quad Comparators

These comparators are designed for use in level detection, low-level sensing and memory applications in consumer, automotive, and industrial electronic applications.

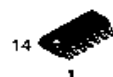
Features

- Single or Split Supply Operation
- Low Input Bias Current: 25 nA (Typ)
- Low Input Offset Current: ± 5.0 nA (Typ)
- Low Input Offset Voltage
- Input Common Mode Voltage Range to GND
- Low Output Saturation Voltage: 130 mV (Typ) @ 4.0 mA
- TTL and CMOS Compatible
- ESD Clamps on the Device Operation
- NCV Prefix for Automotive and Control Changes
- Pb-Free Packages available



ON Semiconductor®

<http://onsemi.com>

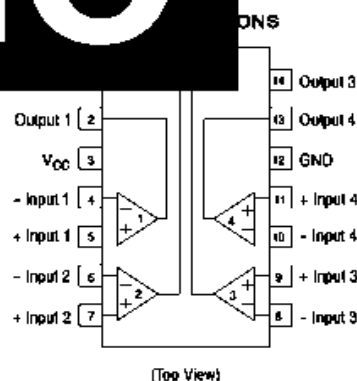


SOIC-14
O SUFFIX
CASE 751A



PDIP-14
N, P SUFFIX
CASE 646

SOP-14
SUFFIX
CASE 949G



ORDERING INFORMATION

See detailed ordering and shipping information in the package dimensions section on page 6 of this data sheet.

DEVICE MARKING INFORMATION

See general marking information in the device marking section on page 8 of this data sheet.

LM339, LM239, LM2901, LM2901V, NCV2901, MC3302

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Power Supply Voltage	V_{CC}	+5.0 or +10 +3.0 or +15	Vdc
Input Differential Voltage			Vdc
Input Common Mode Voltage		V_{CC}	Vdc
Output Short-Circuit Current		100mA	
Power Dissipation (at Typ. Pin Connections, Derate Above 25°C)		0.5	W (mW)
Junction Temperature		0	°C
Operating Ambient Temperature Range			°C
	LM339 LM239 LM2901 LM2901V, NCV2901 MC3302		-25 to +85 -40 to +85 -40 to +125 -40 to +125 0 to +70



A. MỤC ĐÍCH THÍ NGHIỆM :

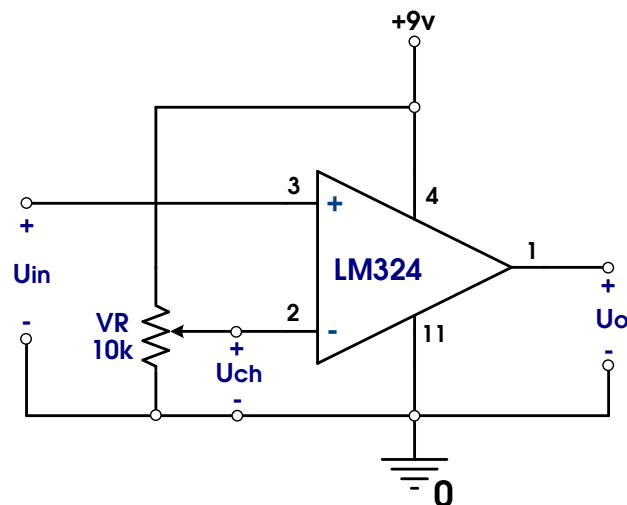
Mục đích bài này giúp sinh viên nắm được các chế độ làm việc thường gặp của IC khuếch đại thuật toán (Operational Amplifier – gọi tắt là OPAMP) gồm :

- Chế độ vận hành vòng hở và ứng dụng làm mạch so sánh điện áp.
- Chế độ vận hành có hồi tiếp âm điện áp và ứng dụng làm mạch khuếch đại tín hiệu DC, AC biên độ nhỏ.

B. NỘI DUNG THÍ NGHIỆM :

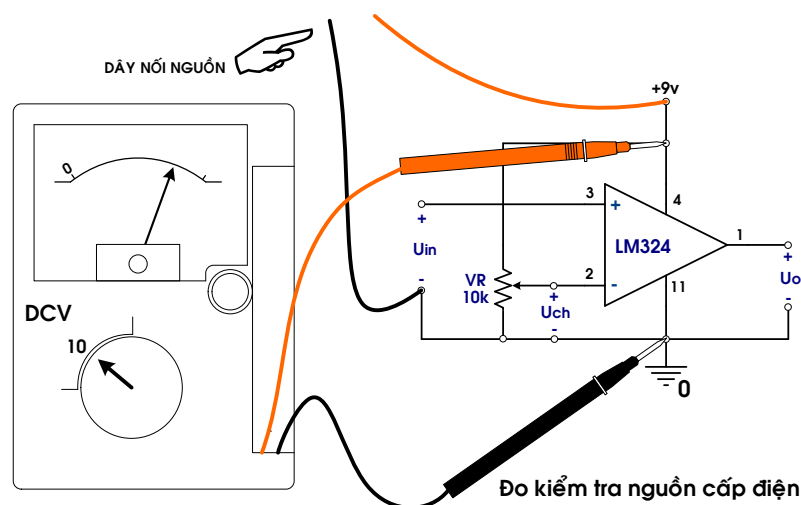
1. KHẢO SÁT CHẾ ĐỘ VÒNG HỞ CỦA OPAMP ĐA DỤNG :

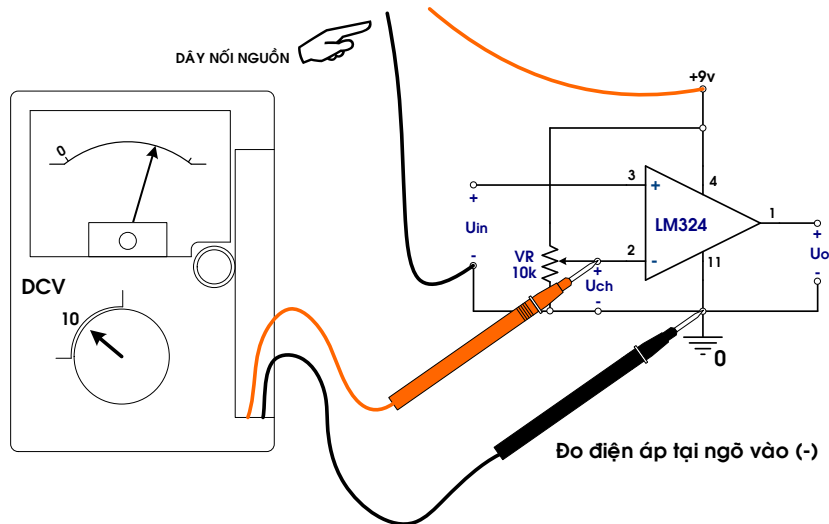
Thực hiện mạch sau :



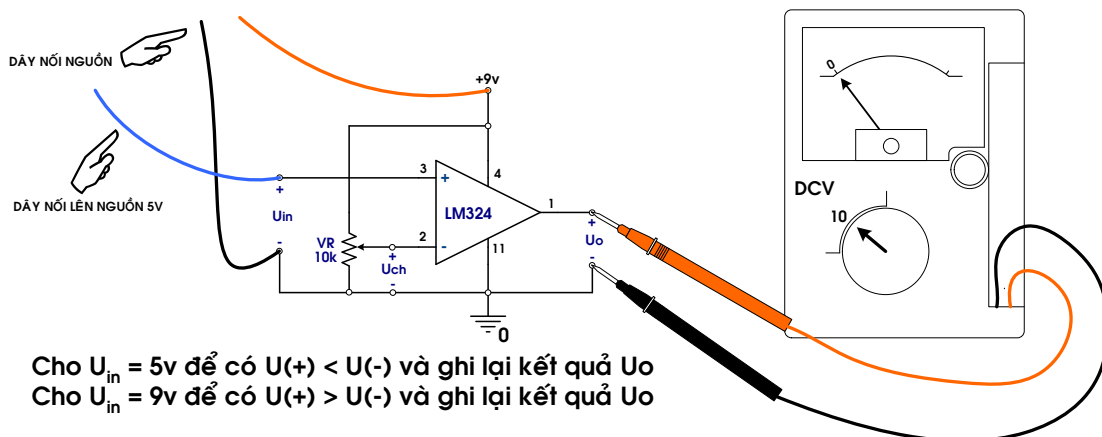
Trình tự thí nghiệm :

1. Lắp mạch
2. Cấp nguồn cho mạch và thực hiện các phép đo như sau:
Đo kiểm tra nguồn :



Đo điện áp đặt tại ngõ vào (-) của Opamp

Vừa đo, vừa chỉnh biến trở VR để có điện áp tại ngõ vào (-) của OPAMP khoảng 6v. ta gọi điện áp này là U_{ch} .

Thực hiện thí nghiệm :

Cho $U_{in} = 5v$ để có $U(+)$ < $U(-)$ và ghi lại kết quả U_o

Cho $U_{in} = 9v$ để có $U(+)$ > $U(-)$ và ghi lại kết quả U_o

Ta gọi $U_{(+)}$ là điện áp tại ngõ vào (+) (chân 3 của OPAMP)

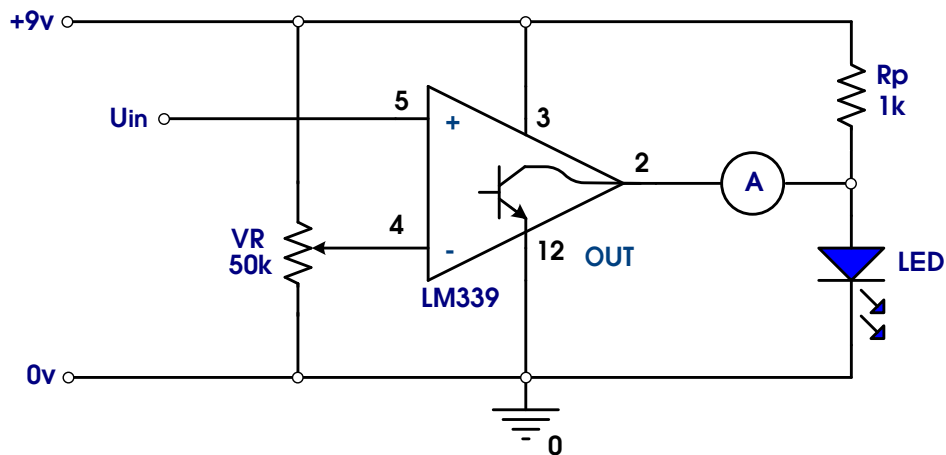
$U_{(-)}$ là điện áp tại ngõ vào (-) (chân 2 của OPAMP)

Khi $U_{(+)} < U_{(-)}$ thì $U_o = \dots\dots\dots$

Khi $U_{(+)} > U_{(-)}$ thì $U_o = \dots\dots\dots$ So mức áp này với mức áp nguồn

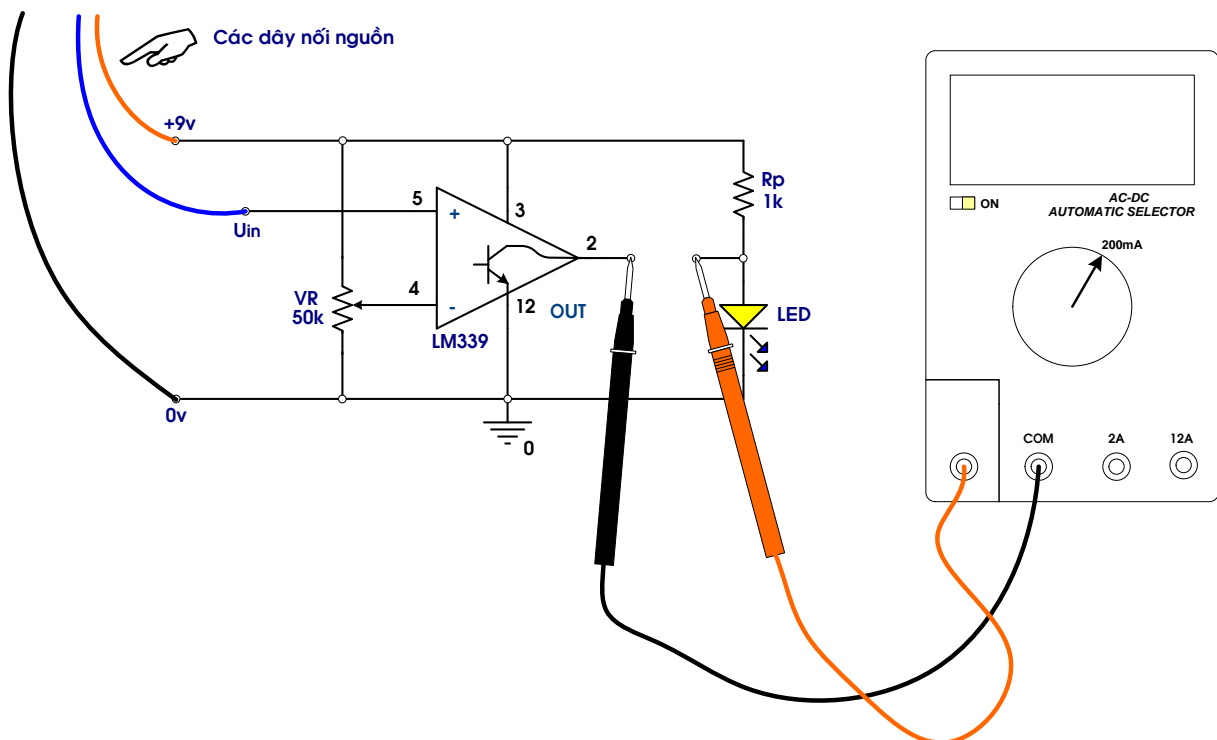
.....

2. KHẢO SÁT CHẾ ĐỘ VÒNG HỞ CỦA OPAMP LOẠI OPEN-COLLECTOR :



Trình tự thí nghiệm :

1. Lắp mạch, tạm thời nối tắt vị trí gắn Ampere trên mạch nguyên lý.
2. Đo kiểm tra nguồn cấp điện.
3. Đo điện áp tại ngõ vào (-) và chỉnh biến trở để có $U_{(-)} = 6V$
4. Tiến hành thí nghiệm như sau :
Gắn A và để đo dòng ở ngõ ra của OPAMP.



Đầu tiên cấp U_{in} sao cho $U_{(+)} < U_{(-)}$ và quan sát chỉ số A, trạng thái đèn LED.

$U_{(+)} =$

$U_{(-)} =$

Chỉ số A :

Trạng thái đèn LED :

Giải thích :

Thay đổi U_{in} sao cho $U_{(+)} > U_{(-)}$ và quan sát chỉ số A, trạng thái đèn LED

$U_{(+)} =$

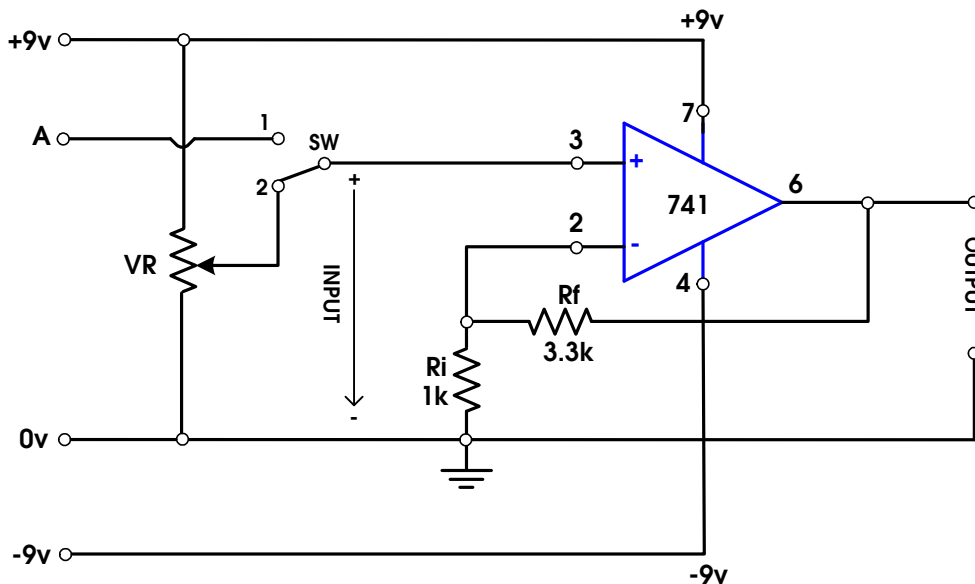
$U_{(-)} =$

Chỉ số A :

Trạng thái đèn LED :

Giải thích :

3. KHẢO SÁT CHẾ ĐỘ VÒNG KÍN HỒI TIẾP ÂM ĐIỆN ÁP VỚI MẠCH OPAMP ĐA DỤNG :



Trình tự thí nghiệm :

- Thực hiện mạch và cấp nguồn cho mạch.
- Chỉnh biến trở VR sao cho điện áp tại ngõ vào (+) của Opmap lần lượt có các giá trị như trong bảng sau. Đo và tính theo yêu cầu cho trong bảng ứng với mỗi giá trị của $U(+)$.

Điện áp tại ngõ vào (+) : $U(+)$	Điện áp tại ngõ vào (-) : $U(-)$	Điện áp ngõ ra của Opmap : U_o	Tỉ số $U_o/U(+)$
0			
0,5			
1			
1,5			

2			
2,5			
3			

3. Nhận xét về quan hệ giữa $U(+)$ và $U(-)$ và tỉ số $U_o/U(+)$:

.....

.....

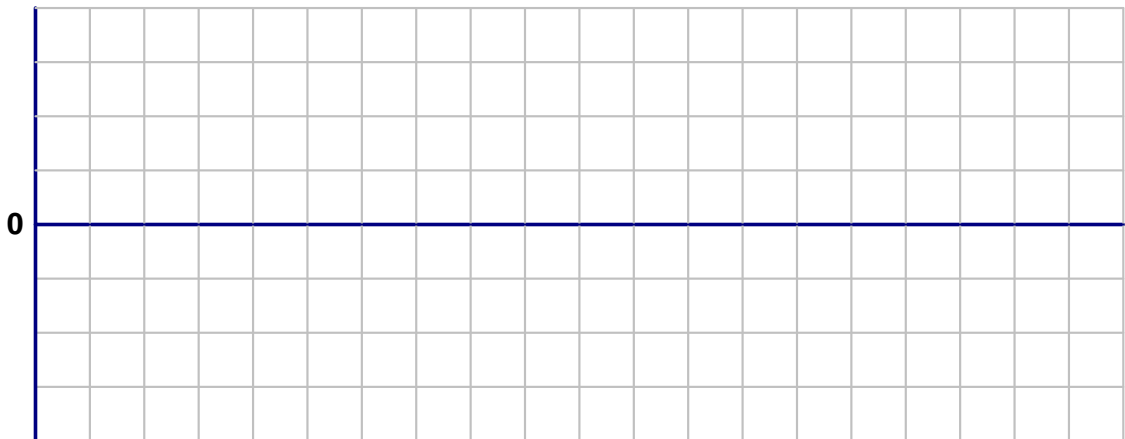
.....

.....

.....

.....

4. Bật SW sang vị trí 1 và cấp một tín hiệu dạng sin, tần số khoảng 1000Hz, biên độ khoảng 0,5v vào điểm A và dùng máy dao động ký đo đồng thời tín hiệu tại INPUT và OUTPUT của mạch, vẽ lại các sóng này và nhận xét kết quả.



.....

.....

.....

.....

.....

.....

.....

Bài 04

ĐIỀU KHIỂN NHIỆT ĐỘ

PHẦN 1 : NHỮNG KIẾN THỨC LIÊN QUAN ĐẾN THÍ NGHIỆM

1. Mục đích của thí nghiệm

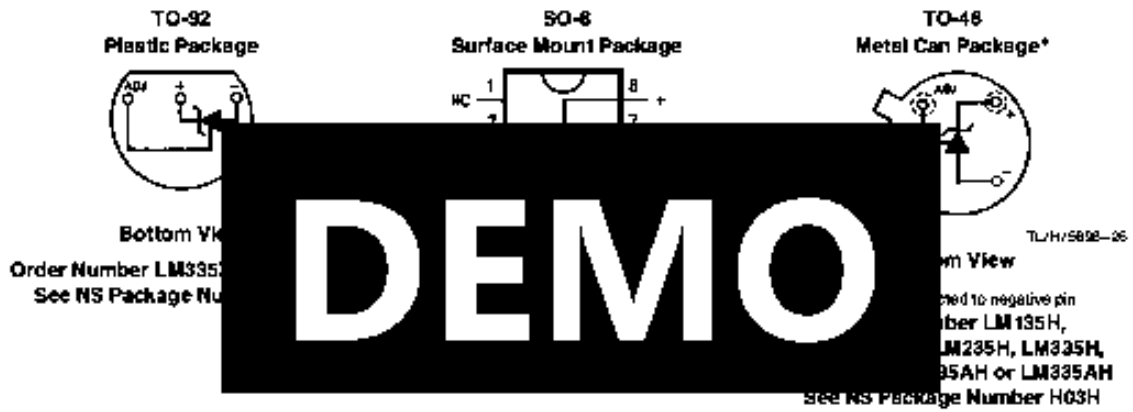
Mục đích của thí nghiệm này giúp SV hiểu và vận dụng được các kiến thức sau :

- Hoạt động của cảm biến nhiệt độ dùng bán dẫn (cảm biến điển hình là LM335 của nhà sản xuất National).
- Các ứng dụng điển hình của vi mạch Opamp gồm : Mạch đệm, mạch trừ, mạch khuếch đại và mạch Trigger-Schmitt.
- Vấn đề giao tiếp quang giữa tín hiệu điều khiển và mạch động lực dùng TRIAC làm phần tử đóng ngắt. Khảo sát hoạt động của bộ ghép quang (Opto-Coupler) với IC điển hình là 4N35.

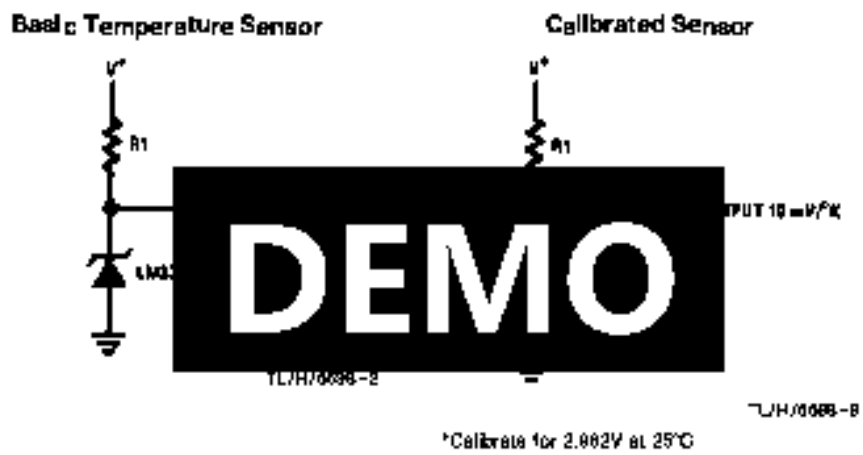
2. Những kiến thức liên quan

2.1 Cảm biến nhiệt độ dùng bán dẫn

Cảm biến nhiệt độ là phần tử có nhiệm vụ biến đổi đại lượng nhiệt thành đại lượng điện dùng cho đo lường và điều khiển liên quan đến nhiệt độ. Cảm biến nhiệt độ có rất nhiều loại được phân chia tùy thuộc vào phạm vi nhiệt độ làm việc và mục đích sử dụng. Ngày nay, cảm biến nhiệt độ là một phần tử quan trọng trong các hệ thống điều khiển tự động. Trong các ứng dụng có phạm vi nhiệt độ thấp trong tầm 100°C , các cảm biến loại bán dẫn được dùng phổ biến. Loại cảm biến này có một số ưu điểm như : đặc tuyến tuyến tính, độ chính xác cao, độ ổn định cao, gọn nhẹ và giá thành thấp. Tuy nhiên nhược điểm chính của chúng là phạm vi nhiệt độ làm việc bị giới hạn (thường $< 150^{\circ}\text{C}$). Trong thí nghiệm này ta khảo sát một cảm biến điển hình là : LM335 của nhà sản xuất National. Đây là một trong số các cảm biến cùng họ gồm : LM135; LM235; LM335; LM135A; LM235A; LM335A. Datasheet của các cảm biến này có thể tải về từ website của nhà sản xuất National Semiconductor (www.national.com).



Sơ đồ chân tương ứng với các kiểu vỏ của họ cảm biến LM135.



Sơ đồ kết nối khi sử dụng

Các thông số kỹ thuật chủ yếu

Absolute Maximum Ratings		Specified Operating Temp. Range		Intermittent (Note 2)	
If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications. (Note 4)		LM135, LM135A	-55°C to +150°C	150°C to 200°C	
Reverse Current	15 mA	LM235, LM235A	-40°C to +125°C	125°C to 150°C	
Forward Current	10 mA	LM335, LM335A	40°C to +100°C	100°C to 125°C	
Storage Temperature		Lead Temp. (Soldering, 10 seconds)			
TO-48 Package	-80°C to +180°C	TO-92 Package:		260°C	
TO-92 Package	-60°C to +150°C	TO-48 Package:		300°C	
SO-8 Package	65°C to +150°C	SO-8 Package:		300°C	
		Vapor Phase (60 seconds)		215°C	
		Infrared (15 seconds)		220°C	

Temperature Accuracy LM135/LM235, LM135A/LM235A (Note 1)								
Parameter	Conditions	LM135A/LM235A			LM135/LM235			Units
		Min	Typ	Max	Min	Typ	Max	
Operating Output Voltage	T _C = 25°C, I _R = 1 mA	2.97	2.98	2.99	2.95	2.98	3.01	V
Uncalibrated Temperature Error	T _C = 25°C, I _R = 1 mA		0.5	1		1	3	°C
Uncalibrated Temperature Error	T _{MIN} ≤ T _C ≤ T _{MAX} , I _R = 1 mA		1.3	2.7		2	5	°C
Temperature Error with 25°C Calibration	T _{MIN} ≤ T _C ≤ T _{MAX} , I _R = 1 mA		0.3	1		0.5	1.5	°C
Calibrated Error at Extended Temperatures	T _C = T _{MAX} (Intermittent)		2			2		°C
Non-Linearity	I _R = 1 mA		0.3	0.5		0.3	1	°C

Temperature Accuracy LM135/LM235, LM135A/LM235A (Note 1)								
Parameter	Conditions	LM135A/LM235A			LM135/LM235			Units
		Min	Typ	Max	Min	Typ	Max	
Operating Output Voltage	T _C = 25°C, I _R = 1 mA	2.97	2.98	2.99	2.95	2.98	3.01	V
Uncalibrated Temperature Error	T _C = 25°C, I _R = 1 mA		0.5	1		1	3	°C
Uncalibrated Temperature Error	T _{MIN} ≤ T _C ≤ T _{MAX} , I _R = 1 mA		1.3	2.7		2	5	°C
Temperature Error with Calibration	T _{MIN} ≤ T _C ≤ T _{MAX} , I _R = 1 mA		0.3	1		0.5	1.5	°C
Calibrated Error at Extended Temperatures	T _C = T _{MAX} (Intermittent)		2			2		°C
Non-Linearity	I _R = 1 mA		0.3	0.5		0.3	1	°C

Electrical Characteristics (Note 1)								
Parameter	Conditions	LM135/LM235 LM135A/LM235A			LM335 LM335A			Units
		Min	Typ	Max	Min	Typ	Max	
Operating Output Voltage Change with Current	400 μA ≤ I _R ≤ 5 mA At Constant Temperature		2.5	10		3	14	mV
Dynamic Impedance	I _R = 1 mA		0.5			0.6		Ω
Output Voltage Temperature Coefficient			+10			+10		mV/°C
Time Constant	Still Air		80			80		sec
	100 ft/Min Air		10			10		sec
	Stirred Oil		1			1		sec
Time Stability	T _C = 125°C		0.2			0.2		°C/1hr

Note 1: Accuracy measurements are made in a well-stirred oil bath. For other conditions, self heating must be considered.

Note 2: Continuous operation at these temperatures for 10,000 hours for H package and 5,000 hours for Z package may decrease life expectancy of the device.

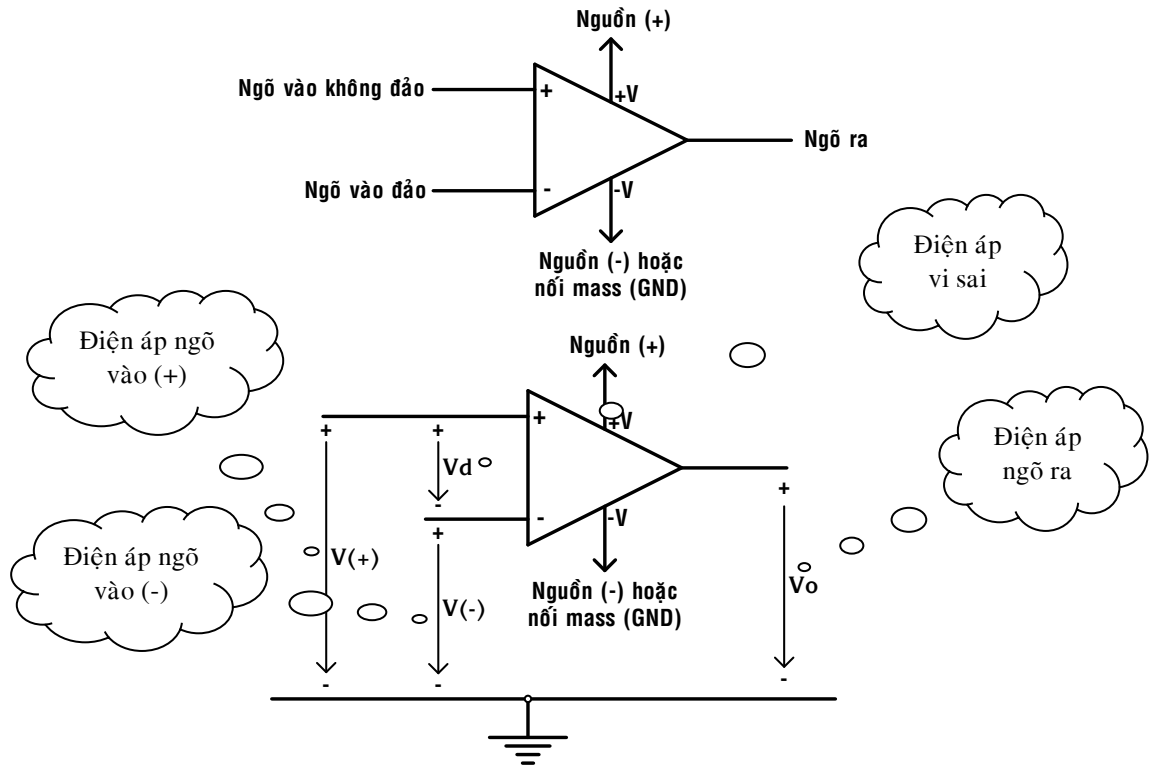
Note 3: Thermal Resistance

	TO-92	TO-48	SO-8
θ _{J-A} (junction to ambient)	202°C/W	40°C/W	185°C/W
θ _{J-C} (junction to case)	170°C/W	N/A	N/A

Note 4: Refer to METS135H for military specifications

2.2 Vi mạch Opamp

Vi mạch Opamp hay còn gọi là bộ khuếch đại thuật toán là một mạch khuếch đại vi sai được tích hợp. Trong các sơ đồ mạch điện, Opamp được ký hiệu như sau :



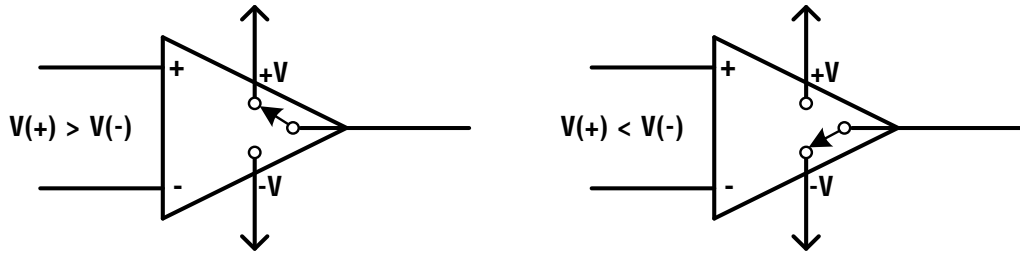
Chế độ vòng hở :

Ở chế độ vòng hở (chế độ không có hồi tiếp từ ngõ ra về ngõ vào), điện áp ngõ ra của Opamp là : $V_o = A_{vo} \cdot V_d$

A_{vo} được gọi là độ lợi vòng hở và thường có giá trị rất lớn (từ 10000 lần trở lên). Vì vậy ở chế độ vòng hở, chỉ cần có một sai lệch rất bé giữa điện áp ngõ vào (+) và điện áp ngõ vào (-) hay điện áp vi sai khác 0 thì điện áp ngõ ra đã đạt đến giá trị bão hoà (+) hoặc bão hoà (-). Mức điện áp bão hoà (+) và (-) tùy thuộc vào mức điện áp nguồn và chế độ cấp nguồn.

- Mức bão hoà (+) thường thấp hơn mức áp nguồn (+) từ 1 đến 2V.
- Mức bão hoà (-) thường cao hơn mức áp nguồn (-) từ 1 đến 2V.
- Trường hợp cấp nguồn đơn thì mức bão hoà (-) xấp xỉ 0V.

Có thể minh hoạ hoạt động của Opamp ở chế độ vòng hở như sau :

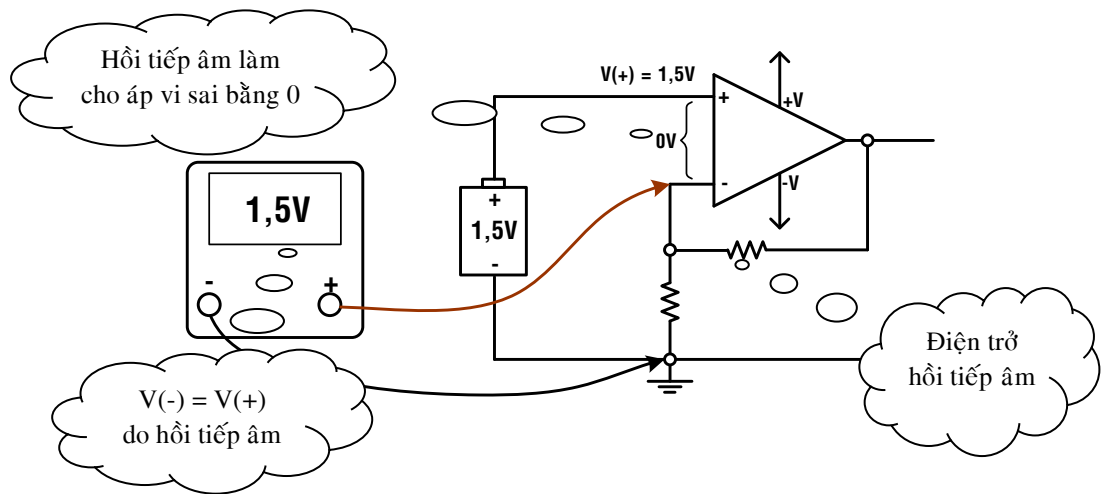


Chế độ vòng hở của Opamp được dùng làm mạch so sánh điện áp.

- Khi điện áp ngõ ra ở mức cao, ta biết $V(+) > V(-)$.
- Khi điện áp ngõ ra ở mức thấp, ta biết $V(+) < V(-)$.

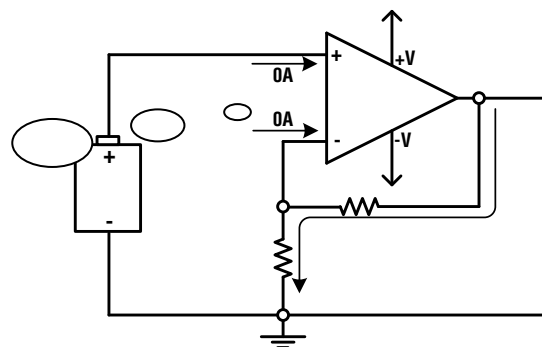
Chế độ vòng kín hồi tiếp âm.

Hồi tiếp âm là sự hồi tiếp từ ngõ ra về ngõ vào có tác dụng làm giảm điện áp ngõ vào. Trong trường hợp Opamp, điện áp vi sai V_d được xem là điện áp ngõ vào. Trong trường hợp này, vòng hồi tiếp từ ngõ ra về ngõ vào (-) sẽ làm giảm điện áp vi sai V_d (vì $V_d = V(+) - V(-)$). Do đó hồi tiếp từ ngõ ra về ngõ vào (-) là hồi tiếp âm. Quá trình hồi tiếp này làm cho điện áp vi sai giảm đến 0. Vì vậy trong các ứng dụng có hồi tiếp âm, điện áp ngõ vào (+) và (-) của Opamp xem như bằng nhau.



Tổng trở ngõ vào của Opamp

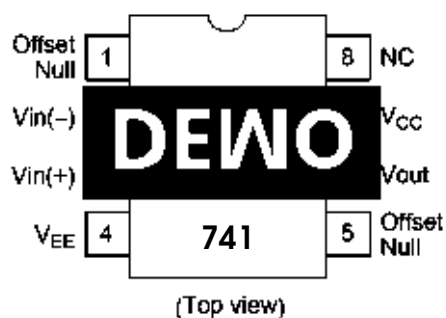
Do tổng trở ngõ vào của Opamp rất lớn, hàng chục MΩ nên dòng điện ngõ vào của Opamp gần như bằng 0



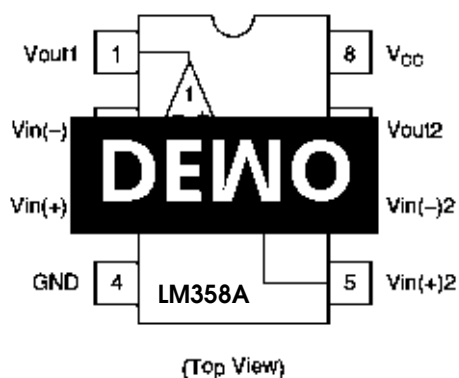
Ta gọi mỗi khối có ký hiệu hình tam giác trên đây là một bộ Opamp. Trên thực tế, người ta chế tạo chung nhiều bộ Opamp trong cùng một IC duy nhất. Số lượng thông thường là 1, 2, 4. Một số vi mạch (IC) Opamp thông thường là LM741; LM324; LM358; LM558; TL084 v.v Datasheet của các IC này có thể tải về từ các website của nhà sản xuất. Một số nhà sản xuất lớn là :

- National Semiconductor : LM
- Fairchild : μ A hoặc uA
- Hitachi : HA
- Motorola : MC

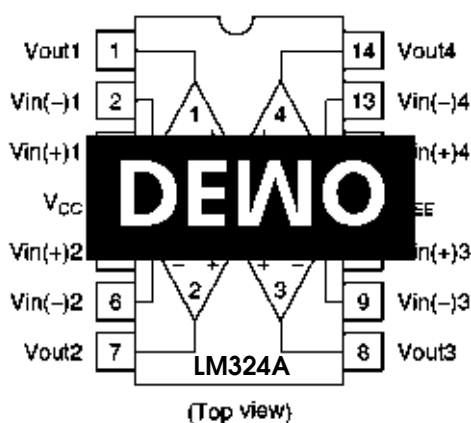
Sơ đồ chân của một số Opamp thông dụng



Opamp 741 do nhiều hãng chế tạo với các mã hiệu thương mại thông dụng là: LM741 của hãng National; μ A741 của hãng Fairchild; HA17741 của hãng Hitachi. Độ lợi áp vòng hở của HA17741 điển hình là 106dB (gần 200 ngàn lần). 741 hoạt động với nguồn cấp điện kép. V_{cc} là chân cấp nguồn (+) và V_{EE} là chân cấp nguồn (-). Nguồn cấp điện tối đa là $\pm 18v$



Opamp 358A do nhiều hãng chế tạo với các mã hiệu thương mại thông dụng là: LM358A (National); HA17358A (Hitachi). Độ lợi áp vòng hở của HA17358A điển hình là 90dB (xấp xỉ 30 ngàn lần). 358A hoạt động với nguồn cấp điện đơn. V_{cc} là chân cấp nguồn (+) và GND là chân nối mass. Nguồn cấp điện tối đa là +32v




Opamp 324A do nhiều hãng chế tạo với các mã hiệu thương mại thông dụng là: LM324A (National); HA17324A (Hitachi). Độ lợi vòng hở của HA17324A điển hình là 90dB. 324A hoạt động với nguồn cấp điện đơn hoặc kép. Trong chế độ nguồn cấp điện đơn, chân V_{cc} nối với nguồn (+) và chân V_{EE} nối mass. Nguồn V_{cc} trong trường hợp này cho phép tối đa là +32v. Trong chế độ cấp nguồn kép, chân V_{EE} nối với nguồn (-). Nguồn cấp điện kép max là $\pm 18v$

2.3 Opto-Coupler

Opto-Coupler (bộ ghép quang), thường được gọi tắt là Opto, có cấu tạo gồm phần sơ cấp là LED và phần thứ cấp có thể là Diode quang, Transistor quang, SCR quang hoặc TRIAC quang. Năng lượng ánh sáng do LED sơ cấp phát ra sẽ kích thích phần thứ cấp dẫn điện. Nhờ đó giao tiếp giữa sơ cấp và thứ cấp là giao tiếp quang. Bộ ghép quang được dùng để cách ly về điện giữa phần sơ cấp và phần thứ cấp mà thông thường phía sơ cấp là thiết bị điều khiển và phía thứ cấp là mạch động lực. Bộ ghép quang được dùng phổ biến là loại LED-Transistor. Hiện nay có loại LED-SCR và LED-TRIAC cũng được dùng khá phổ biến. Opto-Coupler loại LED-Transistor điển hình là họ 4N35 gồm : 4N35; 4N36; 4N37 của hãng Motorola.

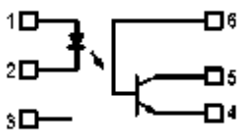
4N35*
4N36
4N37
 [CTR = 100% Min]
 *Motorola Preferred Device

STYLE 1 PLASTIC



5 **DEMO**

SCHEMATIC



PIN 1. LED ANODE
 2. LED CATHODE
 3. N.C.
 4. EMITTER
 5. COLLECTOR
 6. BASE

MAXIMUM RATINGS (T_A = 25°C unless otherwise noted)

Rating	Symbol	Value	Unit
INPUT LED			
Reverse Voltage	V _R	6	Volts
Forward Current — Continuous	I _F	80	mA
LED Power Dissipation @ T _A = 25°C with Negligible Power in Output Detector Derate above 25°C	P _D	120	mW
		1.41	mW/°C
OUTPUT TRANSISTOR			
Collector-Emitter Voltage	V _{CE0}	30	Volts
Emitter-Base Voltage	V _{EB0}		Volts
Collector-Base Voltage	V _{CB0}		Volts
Collector Current	I _C		mA
Detector Power Dissipation with Negligible Power in Output Detector Derate above 25°C			mW
			mW/°C
TOTAL DEVICE			
Isolation Source Voltage ⁽¹⁾ (Peak ac Voltage, 60 Hz, 1 sec Duration)	V _{ISO}	7500	Vac(pk)
Total Device Power Dissipation @ T _A = 25°C Derate above 25°C	P _D	260	mW
		2.94	mW/°C
Ambient Operating Temperature Range ⁽²⁾	T _A	-55 to +100	°C
Storage Temperature Range ⁽²⁾	T _{stg}	-55 to +150	°C
Soldering Temperature (10 sec, 1:16" from case)	T _L	260	°C

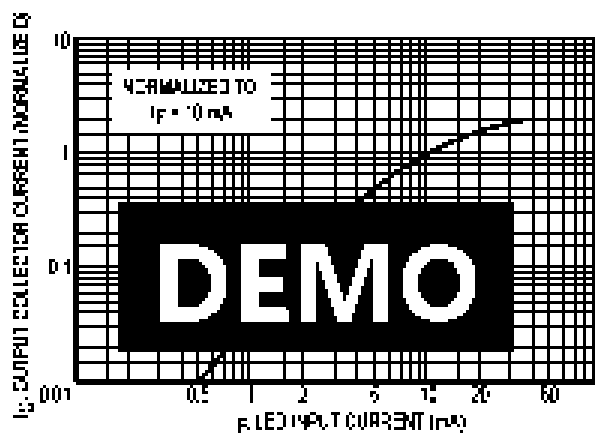
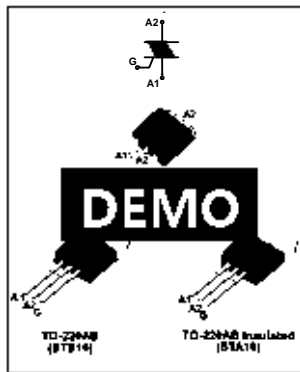


Figure 2. Output Current versus Input Current

2.4 TRIAC

TRIAC là linh kiện được dùng cho các ứng dụng điều khiển pha xoay chiều hoặc điều khiển ON-OFF phụ tải điện xoay chiều. Một số trường hợp đặc biệt người ta dùng TRIAC kết hợp với cầu chỉnh lưu Diode trong trường hợp chỉnh lưu có điều khiển. Một số hãng sản xuất SCR và TRIAC nổi tiếng gồm : ST Microelectronics và SGS Thomson Microelectronics.



ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
$I_{T(RMS)}$	RMS on-state current (full sine waves)	D2 PAK TO-220AB TO-220AB Ins. $T_c = 85^\circ\text{C}$	15 A
I_{TSM}	Non-repetitive on-state current	$T_c = 100^\circ\text{C}$	50 A
I_t	Transient on-state current		44 A
di/dt	Critical rate of rise of anode current $I_G = 2\text{mA}$		10 A/ μs
V_{DSM}/V_{RSM}	Non-repetitive peak reverse voltage		100 V
I_{GM}	Peak gate current		1 A
$P_{G(AV)}$	Average gate power dissipation	$T_j = 125^\circ\text{C}$	1 W
T_{stg}	Storage junction temperature range		-40 to +150 $^\circ\text{C}$
T_j	Operating junction temperature range		-40 to +125 $^\circ\text{C}$

ELECTRICAL CHARACTERISTICS ($T_j = 25^\circ\text{C}$, unless otherwise specified)

■ SNUBBERLESS™ and LOGIC LEVEL (3 Quadrants)

Symbol	Test Conditions	Quadrant	MAX.	T16	BTA/BTB16			Unit
				T1635	SW	CW	BW	
$I_{GT}(1)$	$V_D = 12\text{V}$ $R_L = 33\ \Omega$	I - II - III	MAX.	35	10	35	50	mA
V_{GT}		I - II - III	MAX.	1.3				V
V_{GD}	$V_D = V_{DRM}$ $R_L = 3.3\ \text{k}\Omega$ $T_j = 125^\circ\text{C}$	I - II - III	MIN.	0.2				V
$I_H(2)$	$I_T = 500\ \text{mA}$		MAX.	35	15	35	50	mA
I_L	$I_G = 1.2 I_{GT}$	I - III	MAX.	50	25	50	70	mA
		II		60	30	60	80	
$dV/dt(2)$	$V_D = 67\% V_{DRM}$ gate open $T_j = 125^\circ\text{C}$		MIN.	500	40	500	1000	V/ μs
$(di/dt)c(2)$	$(dV/dt)c = 0.1\ \text{V}/\mu\text{s}$ $T_j = 125^\circ\text{C}$		MIN.	-	8.5	-	-	A/ms
	$(dV/dt)c = 10\ \text{V}/\mu\text{s}$ $T_j = 125^\circ\text{C}$		MIN.	-	3.0	-	-	
	Without snubber $T_j = 125^\circ\text{C}$		MIN.	8.5	-	8.5	14	

■ STANDARD (4 Quadrants)

Symbol	Test Conditions	Quadrant	MAX.	T16	BTA/BTB16		Unit	
				T1635	SW	BW		
$I_{GT}(1)$	$V_D = 12\text{V}$		MAX.	35	10	35	50	mA
V_{GT}			MAX.	1.3				V
V_{GD}	$V_D = V_{DRM}$		MIN.	0.2				V
$I_H(2)$	$I_T = 500\ \text{mA}$		MAX.	35	15	35	50	mA
I_L	$I_G = 1.2 I_{GT}$	I - III - IV	MAX.	40	60			mA
		II		80	120			
$dV/dt(2)$	$V_D = 67\% V_{DRM}$ gate open $T_j = 125^\circ\text{C}$		MIN.	200	400			V/ μs
$(di/dt)c(2)$	$(di/dt)c = 7\ \text{A}/\text{ms}$ $T_j = 125^\circ\text{C}$		MIN.	5	10			V/ μs

STATIC CHARACTERISTICS

Symbol	Test Conditions	Value	Unit
$V_{TM}(2)$	$I_{TM} = 22.5\ \text{A}$ $t_p = 380\ \mu\text{s}$ $T_j = 25^\circ\text{C}$	MAX.	1.55 V
$V_{G}(2)$	Threshold voltage $T_j = 125^\circ\text{C}$	MAX.	0.85 V
$R_d(2)$	Dynamic resistance $T_j = 125^\circ\text{C}$	MAX.	25 m Ω
I_{DRM}	$V_{DRM} = V_{RRM}$ $T_j = 25^\circ\text{C}$	MAX.	5 μA
I_{RRM}	$T_j = 125^\circ\text{C}$	MAX.	2 mA

PHẦN 2 : NỘI DUNG VÀ TRÌNH TỰ THÍ NGHIỆM

1. CÔNG TÁC CHUẨN BỊ

e) Board mạch và các dụng cụ cần thiết :

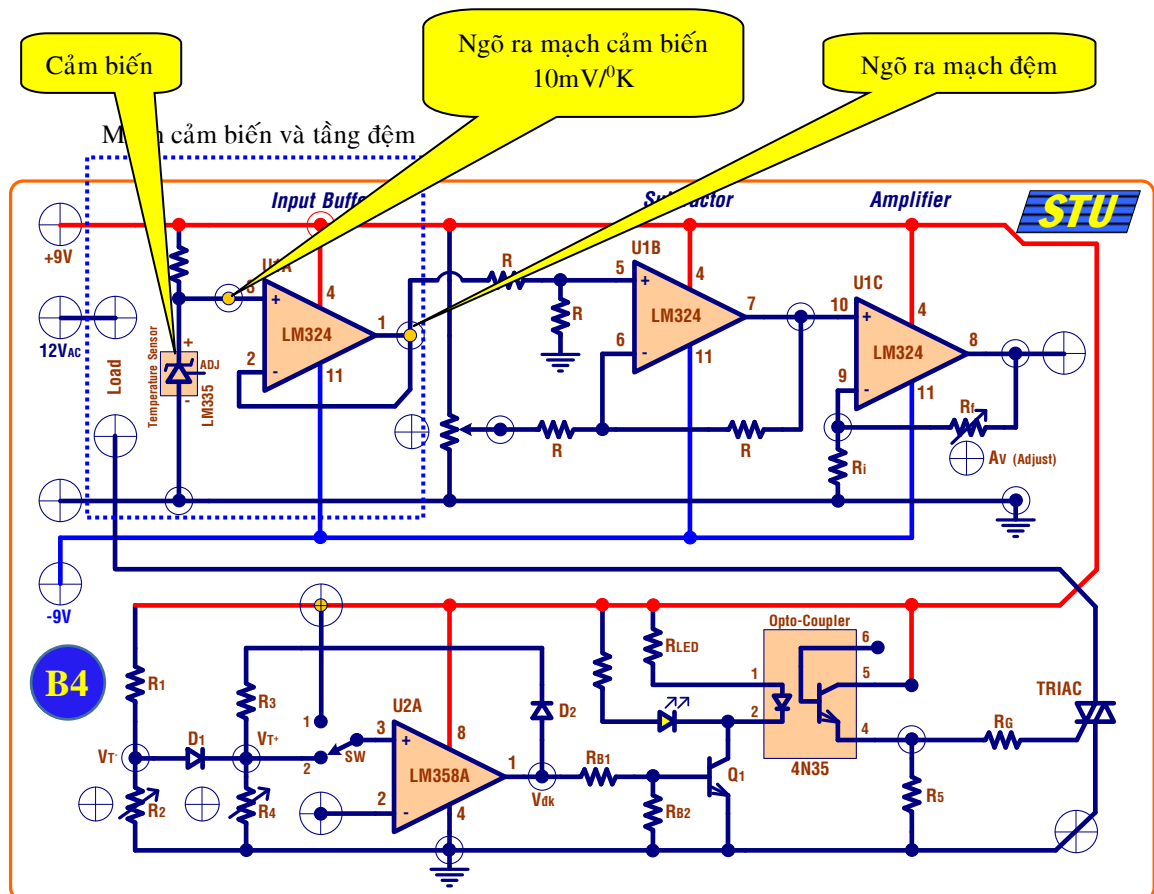
- + Board mạch B5
- + Đồng hồ đo vạn năng V.O.M
- + Dây nối

f) Công tác kiểm tra

- + Kiểm tra V.O.M
- + Kiểm tra nguồn điện DC 9V và -9V trên tủ điện
- + Kiểm tra nguồn điện AC 6V/6VAC trên tủ điện.

2. TRÌNH TỰ THỰC HIỆN

THÍ NGHIỆM 1 : Khảo sát sự thay đổi điện áp ngõ ra của cảm biến LM335 theo nhiệt độ.



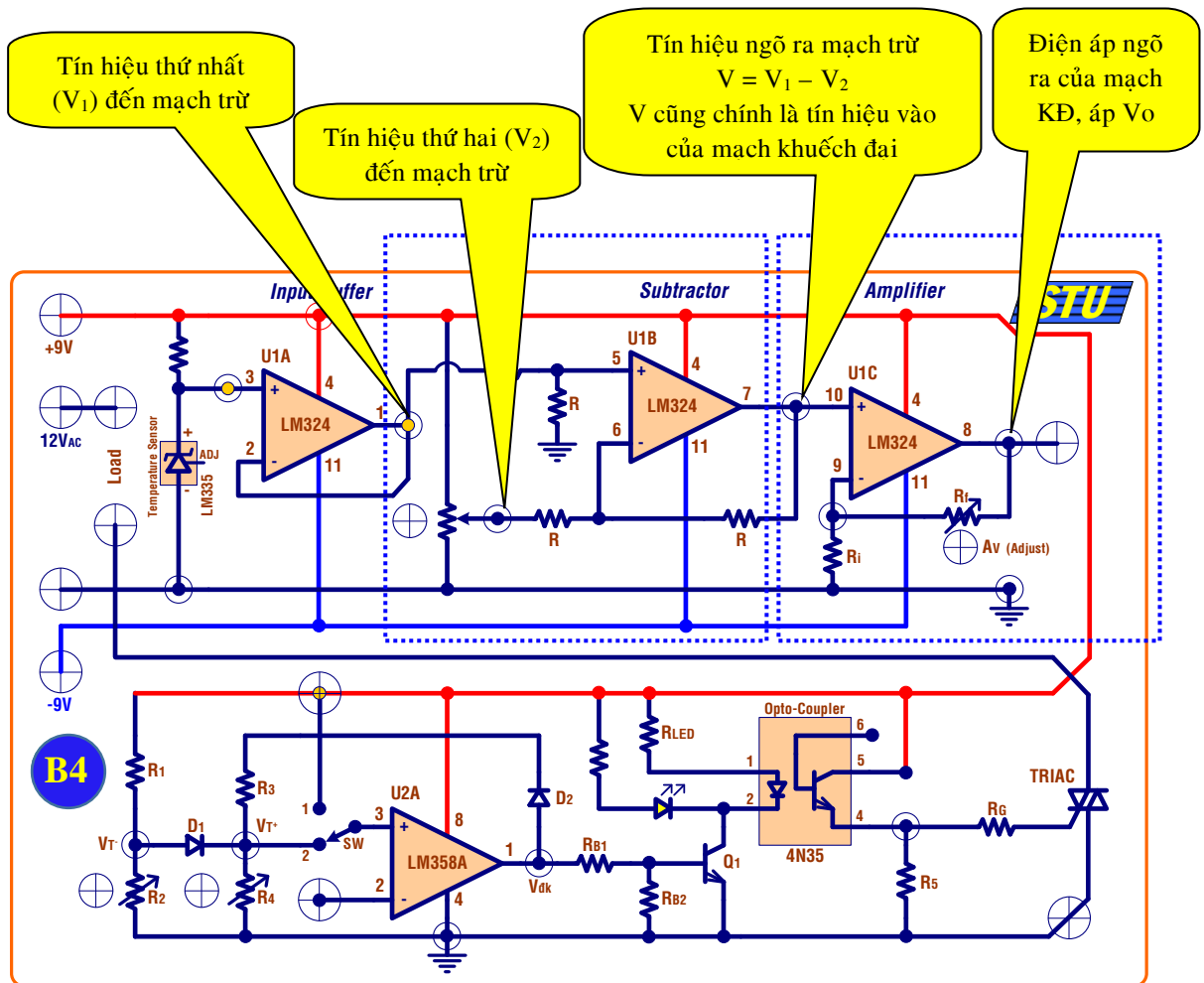
1. Cấp nguồn DC cho mạch.
2. Đo điện áp tại ngõ ra của mạch cảm biến và ngõ ra của tầng đệm ở nhiệt độ bình thường.

Điện áp ngõ ra của mạch cảm biến :

Điện áp ngõ ra của tầng đệm :

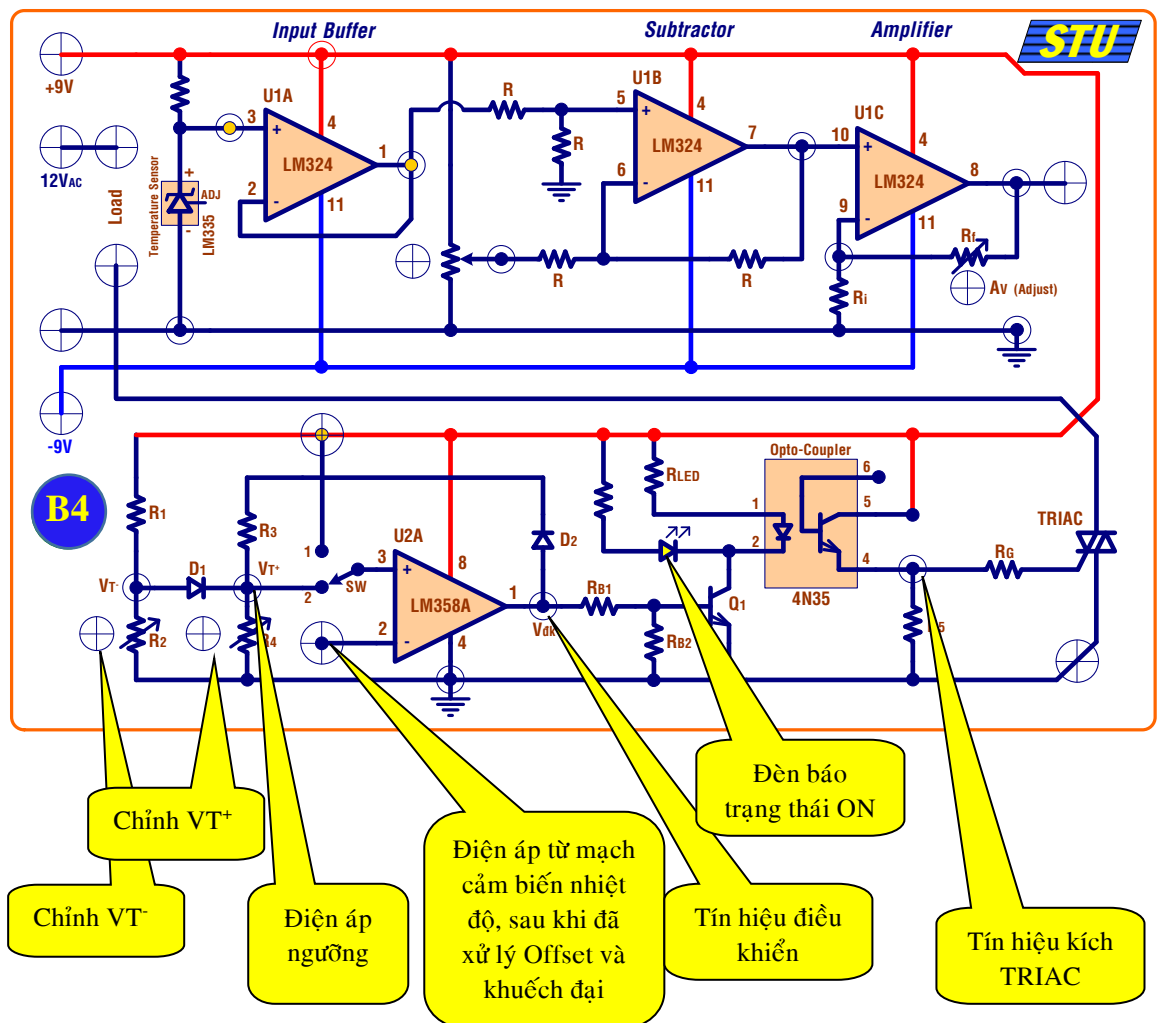
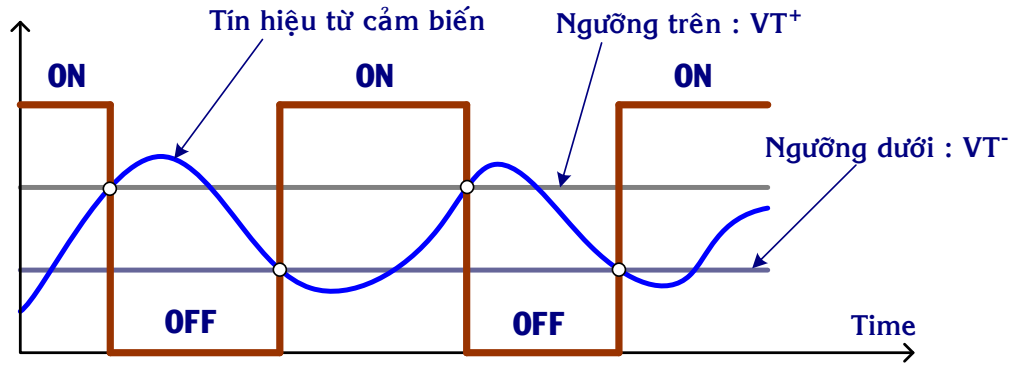
3. Gắn sẵn đồng hồ đo áp tại ngõ ra của tầng đệm và chú ý mức áp hiện tại. Dự đoán mức điện áp tại ngõ ra này khi nhiệt độ tăng 20°C. Chú ý mốc này để dừng thí nghiệm trong bước sau.
4. Cấp điện xoay chiều AC 12V đến tải và quan sát sự thay đổi của điện áp đo ở ngõ ra của tầng đệm, dừng thí nghiệm sau khi điện áp tăng thêm 0,2V. Giải thích kết quả quan sát.

THÍ NGHIỆM 2 : Khảo sát mạch trừ và mạch khuếch đại tín hiệu.



1. Cấp nguồn DC cho mạch và đợi ít nhất 1 phút để điện áp V2 tại ngõ vào thứ 2 của mạch trừ ổn định.
2. Đo điện áp V1, V2, V trên mạch trừ để kiểm tra mối quan hệ : $V = V_1 - V_2$ có đúng không.
3. Chỉnh V2 để có $V = 0,1$ (vôn)
4. Điều chỉnh biến trở Rf trên mạch khuếch đại sao cho độ khuếch đại của mạch bằng 10 lần.
5. Đo lại điện áp V và chỉnh V2 để có $V = 0$ tại nhiệt độ bình thường.

THÍ NGHIỆM 3 : Khảo sát mạch điều khiển kiểu Trigger-Schmith.



1. Cắt nguồn AC 12V cho tải và chờ cho tải nguội.
2. Chỉnh SW trên mạch về vị trí 2.
3. Cấp đến ngõ vào (-) của mạch so sánh (Opamp LM358A) mức điện áp 0V để ngõ ra của mạch ở trạng thái mức cao (đèn báo hiệu trạng thái ON sáng) và chỉnh ngưỡng VT^+ khoảng 1,5V.

Bài 05**ĐIỀU KHIỂN PHA****PHẦN 1 : NHỮNG KIẾN THỨC LIÊN QUAN ĐẾN THÍ NGHIỆM****3. Mục đích của thí nghiệm**

Mục đích của thí nghiệm này giúp SV hiểu và vận dụng được các kiến thức sau :

- Nguyên lý của mạch Window-Detector và ứng dụng mạch Window-Detector làm mạch phát hiện Zero (Zero-Detector).
- Mạch dao động tạo sóng tam giác đồng bộ điện áp lưới điện.
- Mạch vi phân tạo xung kích SCR, TRIAC
- Vấn đề giao tiếp quang giữa tín hiệu điều khiển và mạch động lực dùng TRIAC, SCR làm phần tử đóng ngắt. Khảo sát hoạt động của bộ ghép quang (Opto-Coupler) với IC điển hình là 4N35.

4. Những kiến thức liên quan**4.1 IC ổn áp (+) họ 78XX và IC ổn áp (-) họ 79XX**

Xem bài 02

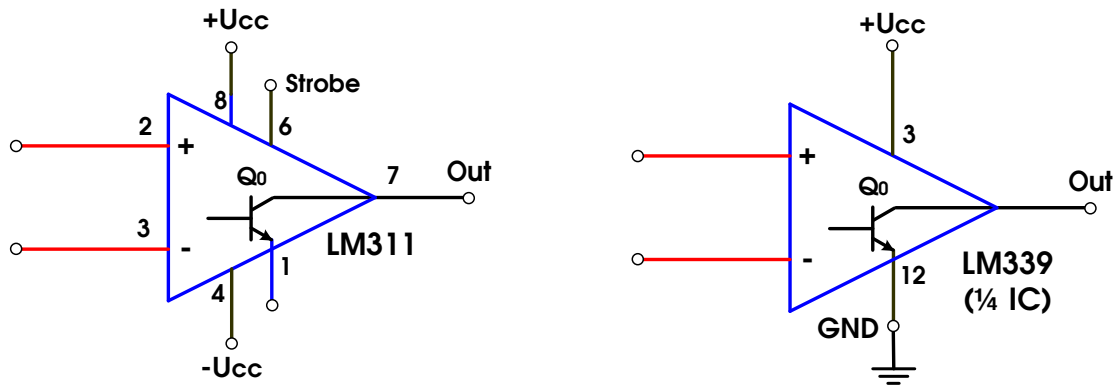
2.2 IC ổn áp LM317T

Xem bài 02

2.3 Vi mạch Opamp

Trong thí nghiệm này có 2 loại Opamp được sử dụng, một loại là Opamp thường và loại còn lại là Opamp đặc biệt có ngõ ra loại Open-Collector. Opamp loại thường đã trình bày trong bài 05. Phần này giới thiệu Opamp loại ngõ ra Open-Collector.

Opamp loại Open-Collector là loại Opamp đặc biệt được thiết kế chuyên dùng cho mục đích so sánh điện áp. Ưu điểm của loại này là tốc độ làm việc nhanh hơn loại thường và cho phép nối chung các ngõ ra với nhau để dùng cho một số ứng dụng đặc biệt.

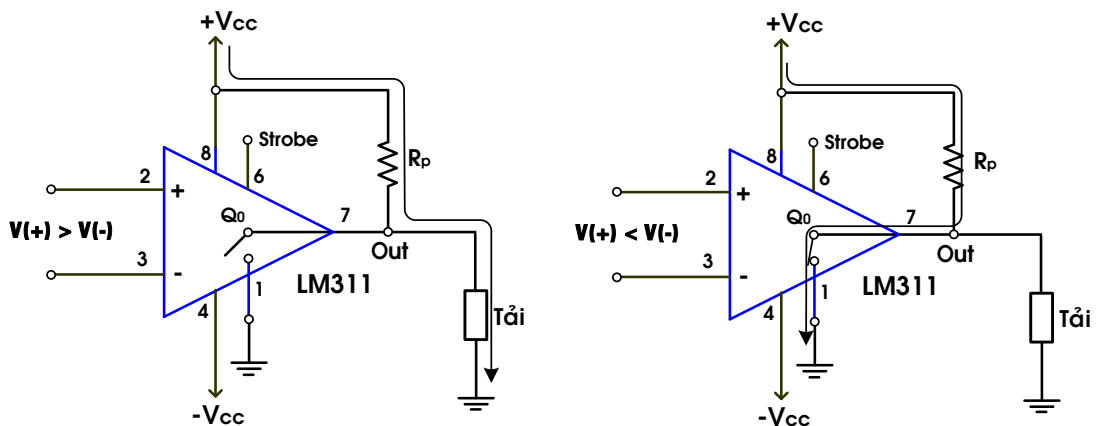


Ngõ ra của Opamp loại Open-Collector là một Transistor (ngõ ra chính là cực C : Collector của Transistor này) và ngõ ra không nối với bất kỳ điện trở hay linh kiện nào khác (bên trong IC). Chính vì vậy nên Opamp loại này có tên là ngõ ra Open-Collector.

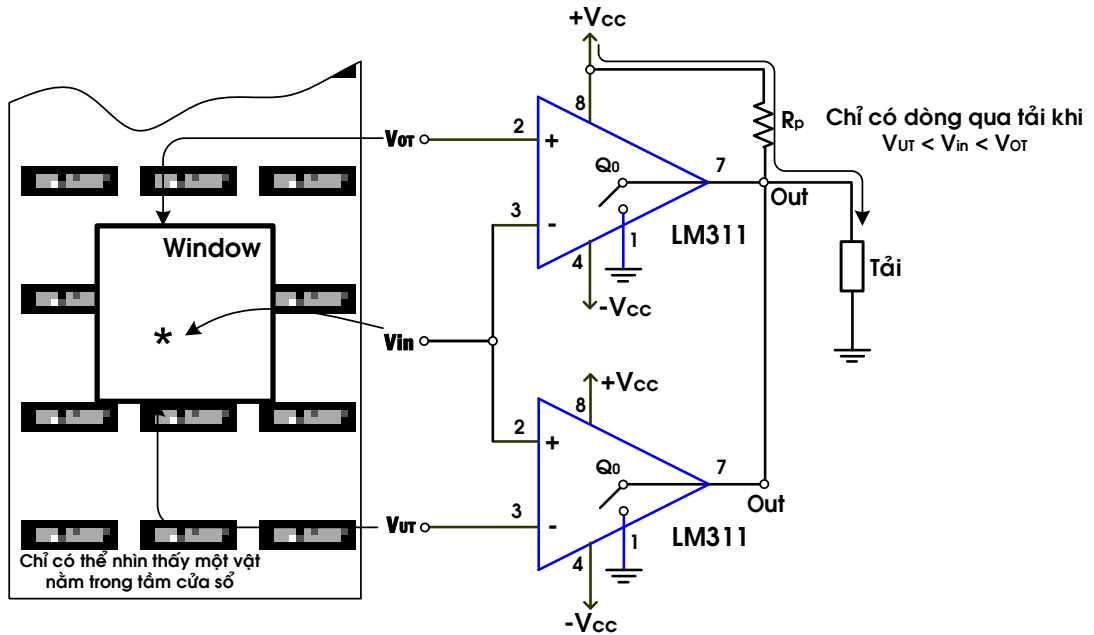
Transistor ngõ ra hoặc là ở trạng thái ngưng dẫn, hoặc là ở trạng thái dẫn bão hoà tùy theo quan hệ giữa điện áp ngõ vào (+) và (-) của Opamp.

- Nếu $V(+)$ > $V(-)$: Transistor ngõ ra ngưng dẫn
- Nếu $V(+)$ < $V(-)$: Transistor ngõ ra dẫn điện bão hoà

Hoạt động của Opamp loại Open-Collector có thể minh hoạ như sau :



Mạch Window-Detector



Datasheet của Opamp LM311 và LM339

5.0 Absolute Maximum Ratings for the LM311 (Note 12)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Total Supply Voltage (V_{SA})	36V
Output to Negative Supply Voltage (V_{74})	40V
Ground to Negative Supply Voltage (V_{14})	30V
Differential Input Voltage	$\pm 30V$
Input Voltage (Note 13)	$\pm 15V$
Power Dissipation (Note 14)	500 mW
ESD Rating (Note 19)	300V
Output Short Circuit Duration	10 sec

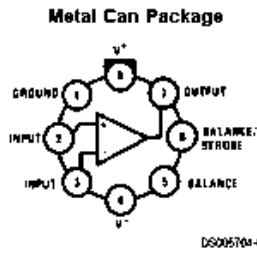
Operating Temperature Range: 0° to 70°C
 Storage Temperature Range: -65°C to 150°C
 Lead Temperature (soldering, 10 sec): 260°C
 Voltage at Strobe Pin: $V^+ - 5V$
 Soldering Information:
 Dual-In-Line Package:
 Soldering (10 seconds): 260°C
 Small Outline Package:
 Vapor Phase (60 seconds): 215°C
 Infrared (15 seconds): 220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

Electrical Characteristics (Note 15)
for the LM311

Parameter	Max	Units		
Input Offset Voltage (Note 15)	7.5	mV		
Input Offset Current (Note 15)	50	nA		
Input Bias Current	250	nA		
Voltage Gain		V/mV		
Response Time (Note 15)		ns		
Saturation Voltage	1.5	V		
Strobe ON Current (Note 18)	$T_A = 25^\circ C$	2.0, 5.0	mA	
Output Leakage Current	$V_{IN} \ge 10 \text{ mV}, V_{OUT} = 35V$ $T_A = 25^\circ C, I_{STROBE} = 3 \text{ mA}$ $V^- = \text{Pin } 1 = -5V$	0.2, 50	nA	
Input Offset Voltage (Note 16)	$R_B \le 50K$	10	mV	
Input Offset Current (Note 16)		70	nA	
Input Bias Current		300	nA	
Input Voltage Range		-14.5, 13.8, -14.7	13.0	V
Saturation Voltage	$V^+ \ge 4.5V, V^- = 0$ $V_{IN} \le -10 \text{ mV}, I_{OUT} \le 8 \text{ mA}$	0.23, 0.4		V
Positive Supply Current	$T_A = 25^\circ C$	5.1, 7.5		mA
Negative Supply Current	$T_A = 25^\circ C$	4.1, 5.0		mA

11.0 Connection Diagrams



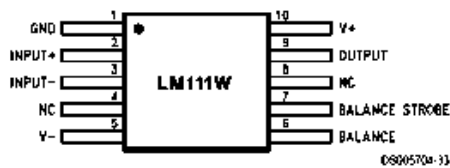
Note: Pin 4 connected to case

Top View
 Order Number LM111H, LM111H/883(Note 21), LM211H or LM311H
 See NS Package Number H08C



Top View
 Order Number LM111J-8, LM111J-8/883(Note 21),
 LM311M, LM311MX or LM311N
 See NS Package Number J08A, M08A or N08E

Top View
 Order Number LM111J/883(Note 21)
 See NS Package Number J14A or N14A



Order Number LM111W/883(Note 21), LM111WG/883
 See NS Package Number W10A, WG10A

LM339, LM239, LM2901, LM2901V, NCV2901, MC3302



ON Semiconductor®

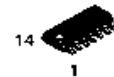
<http://onsemi.com>

Single Supply Quad Comparators

These comparators are designed for use in level detection, low-level sensing and memory applications in consumer, automotive, and industrial electronic applications.

Features

- Single or Split Supply Operation
- Low Input Bias Current: 25 nA (Typ)
- Low Input Offset Current: ± 5.0 nA (Typ)
- Low Input Offset Voltage
- Input Common Mode Voltage Range to GND
- Low Output Saturation Voltage: 130 mV (Typ) @ 4.0 mA
- TTL and CMOS Compatible
- ESD Clamps on the Device Operation
- NCV Prefix for Automotive and Control Changes
- Pb-Free Packages available

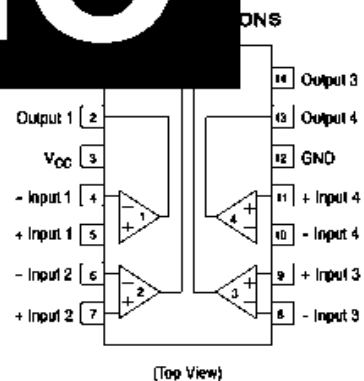


SOIC-14
O SUFFIX
CASE 751A



PDP-14
N, P SUFFIX
CASE 646

SOP-14
SUFFIX
CASE 949G



ORDERING INFORMATION

See detailed ordering and shipping information in the package dimensions section on page 6 of this data sheet.

DEVICE MARKING INFORMATION

See general marking information in the device marking section on page 8 of this data sheet.

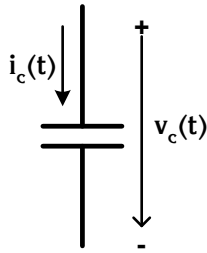
LM339, LM239, LM2901, LM2901V, NCV2901, MC3302

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Power Supply Voltage	V_{CC}	± 20 or ± 15 ± 30 or ± 15	Vdc
Input Differential Voltage			Vdc
Input Common Mode Voltage		V_{CC}	Vdc
Output Short-Circuit Current		100 mA	
Power Dissipation (at Typ. Pin Connections, Derate Above 25°C)		100 mW	W (mW)
Junction Temperature		150	°C
Operating Ambient Temperature Range			°C
	LM339 MC3302 LM239 LM2901 NCV2901, NCV2901 LM339		
		-25 to +85 -40 to +95 -40 to +125 -40 to +125 0 to +70	



2.3 Nguyên lý mạch tạo xung tam giác



Xét một tụ điện C đang nạp điện với dòng điện $i_c(t)$. Điện áp trên tụ được xác định theo công thức:

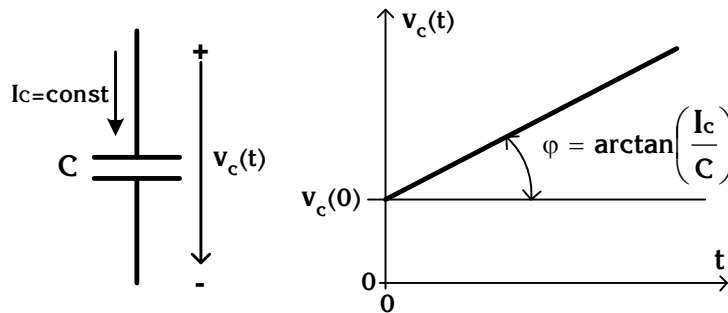
$$v_c(t) = \frac{1}{C} \int_0^t i_c(t) \cdot dt + v_c(0)$$

$v_c(0)$ là điện áp trên tụ lúc $t = 0$.

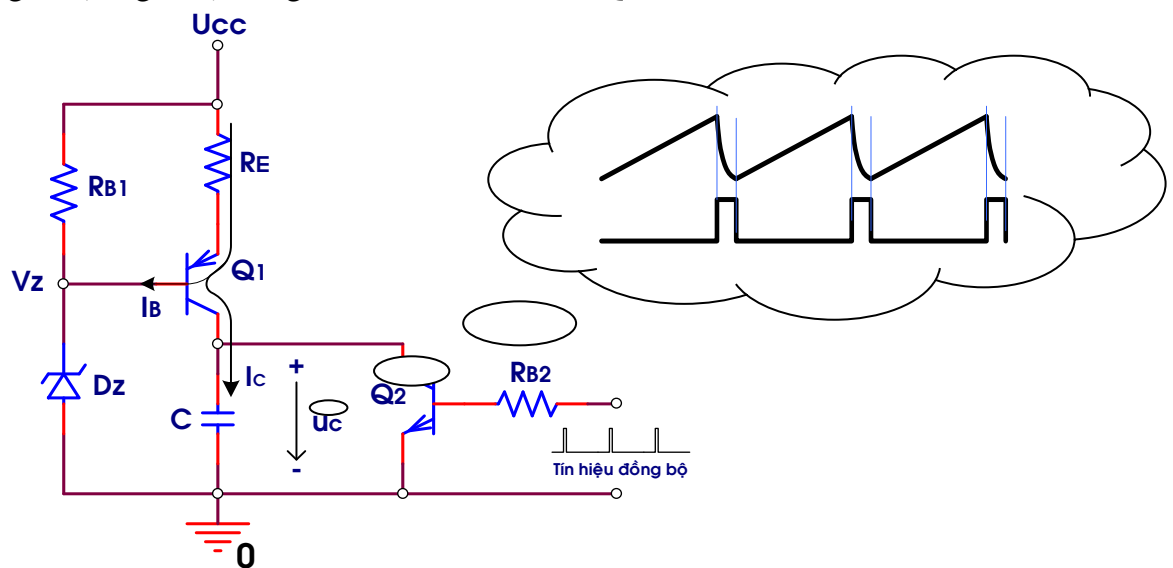
Nếu ta nạp điện cho tụ với dòng điện không đổi, tức là $i_c(t) = I_c = \text{const}$ ta sẽ có :

$$v_c(t) = \frac{1}{C} \int_0^t i_c(t) \cdot dt + v_c(0) = \frac{I_c}{C} t + v_c(0)$$

Trường hợp này $v_c(t)$ là hàm bậc nhất theo t nên sẽ biến thiên tuyến tính (đồ thị là đường thẳng) theo t .



Như vậy nếu nạp điện cho tụ với dòng điện không đổi thì điện áp trên tụ sẽ tăng tuyến tính. Để nạp điện cho tụ với dòng không đổi, người ta dùng Transistor với mạch điện như hình vẽ sau. Transistor Q_1 có nhiệm vụ duy trì dòng điện nạp cho tụ không đổi. Transistor Q_2 được kích xả vào những thời điểm cần thiết để xả hết điện tích trên tụ. Dạng áp trên tụ có dạng xung tam giác (răng cưa) đồng bộ với tín hiệu kích Q_2 .



2.4 TRIAC và SCR (xem thêm bài 04)

SCR có tính chất giống như Diode, tức là chỉ dẫn điện theo một chiều duy nhất từ A đến K. Điểm khác giữa SCR và Diode là :

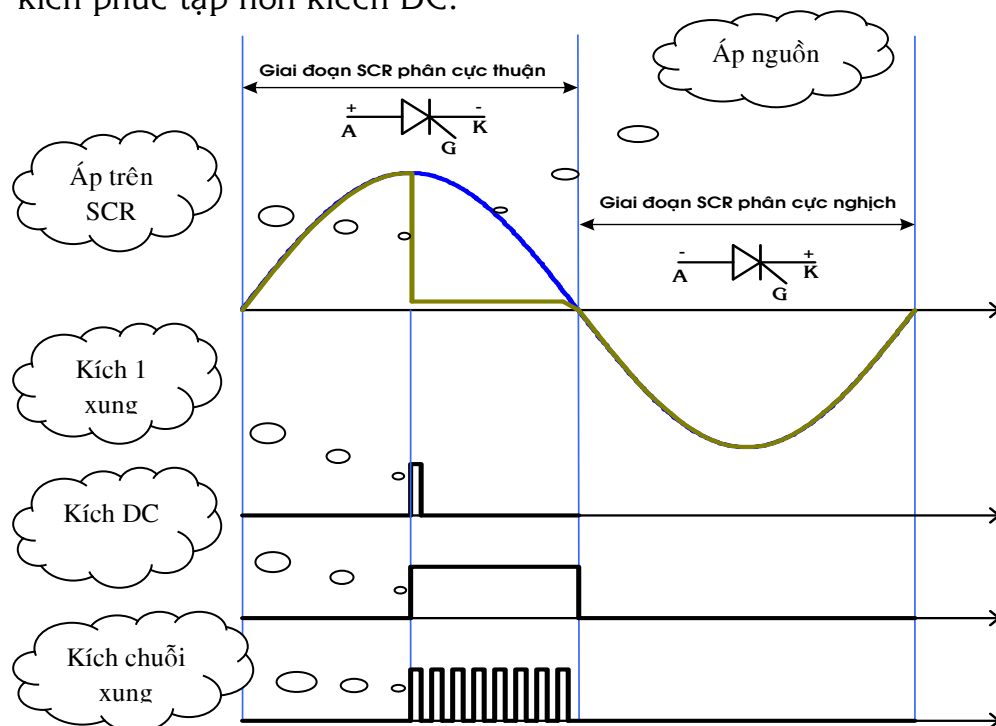
- SCR chỉ dẫn khi được kích 1 dòng điện đủ lớn vào cực G.
- Sụt áp trên SCR khi dẫn (khoảng 1 → 1,5V) lớn hơn sụt áp trên Diode khi dẫn (khoảng 0,7 → 1V).

Để tạo ra dòng kích cho SCR, một điện áp V_{GK} được cho áp lên mối nối G-K của SCR. Điện trở mắc nối tiếp trên cực G có tác dụng hạn chế dòng điện kích I_G ở mức phù hợp, tránh làm hỏng cực cổng.

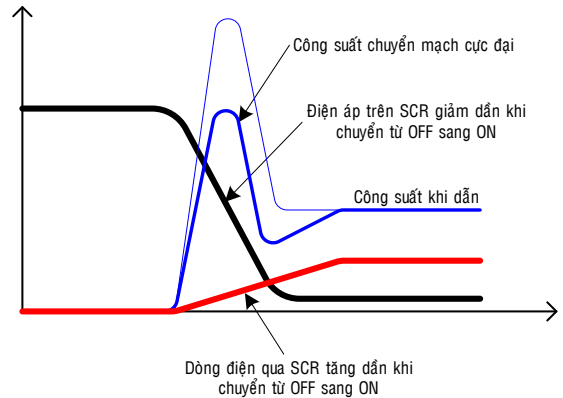
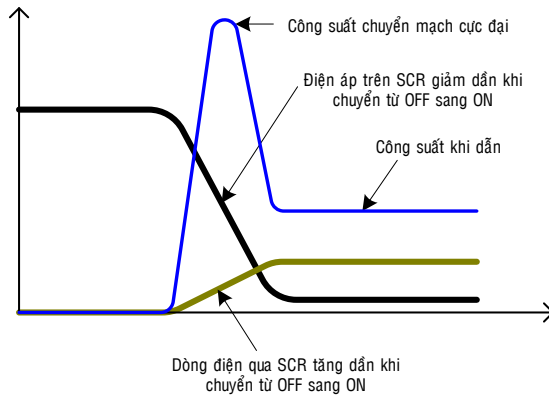
Khi SCR đang dẫn, nếu mất dòng kích, nó vẫn tiếp tục dẫn nếu dòng điện qua A của nó còn lớn hơn một giá trị tối thiểu gọi là I_H (h; hold) gọi là dòng điện giữ của SCR.

Có 3 phương pháp kích dẫn SCR (3 phương pháp này cũng được áp dụng cho TRIAC) đó là : kích 1 xung, kích chuỗi xung và kích DC.

- **Kích 1 xung** có công suất kích bé nhất nhưng chỉ được dùng cho trường hợp tải trở vì đối với tải trở, không có sự chậm pha của dòng điện. Do đó SCR sẽ dẫn ngay khi được kích. Sau đó SCR tiếp tục dẫn cho dù mất tín hiệu kích.
- **Kích DC** được dùng cho trường hợp tải có tính cảm, khi đó có sự chậm pha của dòng điện nên SCR chưa dẫn ngay khi được kích. Vì vậy kích 1 xung không làm SCR dẫn được.
- **Kích chuỗi xung** là cải tiến của kích DC nhằm giảm công suất kích. Nếu không thì tăng khả năng kích do có thể kích với dòng điện lớn hơn trường hợp kích DC. Tuy nhiên kích chuỗi xung cần mạch kích phức tạp hơn kích DC.



Thời gian chuyển trạng thái của SCR từ OFF sang ON khoảng $100\mu s$. Trong thời gian này, điện áp trên SCR giảm dần và dòng điện qua SCR tăng dần. Công suất tiêu thụ trên SCR trong thời gian này là lớn và được gọi là công suất chuyển mạch. Công suất chuyển mạch lớn có thể làm hỏng SCR. Do vậy người ta thường mắc nối tiếp với SCR một cuộn cảm nhằm kéo dài thời gian tăng dòng điện và nhờ đó giảm công suất chuyển mạch.



Trường hợp không áp dụng biện pháp hạn chế tăng dòng

Trường hợp sử dụng cuộn cảm hạn chế tăng dòng

Philips Semiconductors

Product specification

Thyristors

BT151 series

GENERAL DESCRIPTION

Passivated thyristors in a plastic envelope, intended for use in applications requiring high bidirectional blocking voltage capability and high thermal cycling performance. Typical applications include motor control, industrial and domestic lighting, heating and static switching.

QUICK REFERENCE DATA

SYMBOL	PARAMETER	MAX.	MAX.	MAX.	UNIT
V_{RRM}	Repetitive peak off-state voltages	500R	650R	800R	V
$I_{T(AV)}$	Average on-state current	7.5	7.5	7.5	A
$I_{T(RMS)}$	RMS on-state current	12	12	12	A
I_{TSM}	Non-repetitive peak on-state current	100	100	100	A

PINNING - TO220AB

PIN	DESCRIPTION
1	cathode
2	anode
3	gate
tab	anode

PIN CONFIGURATION

SYMBOL



LIMITING VALUES

Limiting values in accordance with the following conditions

SYMBOL	PARAMETER	MAX.	MAX.	MAX.	UNIT
V_{RRM} , V_{RSM}	Repetitive peak voltages	500R	650R	800R	V
$I_{T(AV)}$	Average on-state current	7.5	7.5	7.5	A
$I_{T(RMS)}$	RMS on-state current	12	12	12	A
I_{TSM}	Non-repetitive peak on-state current	100	100	100	A
I^2t	I^2t for fusing	-	100	-	A ² s
dI_T/dt	Repetitive rate of rise of on-state current after triggering	-	50	-	A/ μs
I_{GM}	Peak gate current	-	2	-	A
V_{GM}	Peak gate voltage	-	5	-	V
V_{RGM}	Peak reverse gate voltage	-	5	-	V
P_{GM}	Peak gate power	-	5	-	W
$P_{GM(AV)}$	Average gate power	-	0.5	-	W
T_{SIG}	Storage temperature	-40	150	-	$^{\circ}C$
T_J	Operating junction temperature	-	125	-	$^{\circ}C$



STATIC CHARACTERISTICS

$T_j = 25\text{ }^\circ\text{C}$ unless otherwise stated

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
I_{GT}	Gate trigger current	$V_D = 12\text{ V}; I_T = 0.1\text{ A}$	-	2	15	mA
I_L	Latching current	$V_D = 12\text{ V}; I_{GT} = 0.1\text{ A}$	-	10	40	mA
I_H	Holding current	$V_D = 12\text{ V}; I_{GT} = 0.1\text{ A}$	-	7	20	mA
V_T	On-state voltage	$I_T = 23\text{ A}$	-	1.4	1.75	V
V_{GT}	Gate trigger voltage	$V_D = 12\text{ V}; I_T = 0.1\text{ A}$	-	0.6	1.5	V
I_D, I_R	Off-state				0.5	mA

DYNAMIC CHARACTERISTICS

$T_j = 25\text{ }^\circ\text{C}$ unless otherwise stated

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
dV_D/dt	Critical rate of change of off-state voltage				-	V/ μ s
t_{gt}	Gate controlled turn-on time	$I_{TM} = 40\text{ A}; V_D = V_{DRM(max)}; I_G = 0.1\text{ A}; dI_G/dt = 5\text{ A}/\mu\text{s}$	-	2	-	μ s
t_q	Circuit commutated turn-off time	$V_D = 67\% V_{DRM(max)}; T_j = 125\text{ }^\circ\text{C}; I_{TM} = 20\text{ A}; V_G = 25\text{ V}; dI_{TM}/dt = 30\text{ A}/\mu\text{s}; dV_D/dt = 50\text{ V}/\mu\text{s}; R_{GK} = 100\text{ }\Omega$	-	70	-	μ s



2.3 Opto-Coupler (xem bài 05)

PHẦN 2 : NỘI DUNG VÀ TRÌNH TỰ THÍ NGHIỆM

1. CÔNG TÁC CHUẨN BỊ

a) Lý thuyết

- + Mạch nguồn kép
- + Mạch Window-Detector
- + Mạch tạo xung răng cưa
- + Mạch vi phân
- + Opto-Coupler
- + Phương pháp kích SCR, TRIAC và tính chất của SCR, TRIAC khi dẫn.

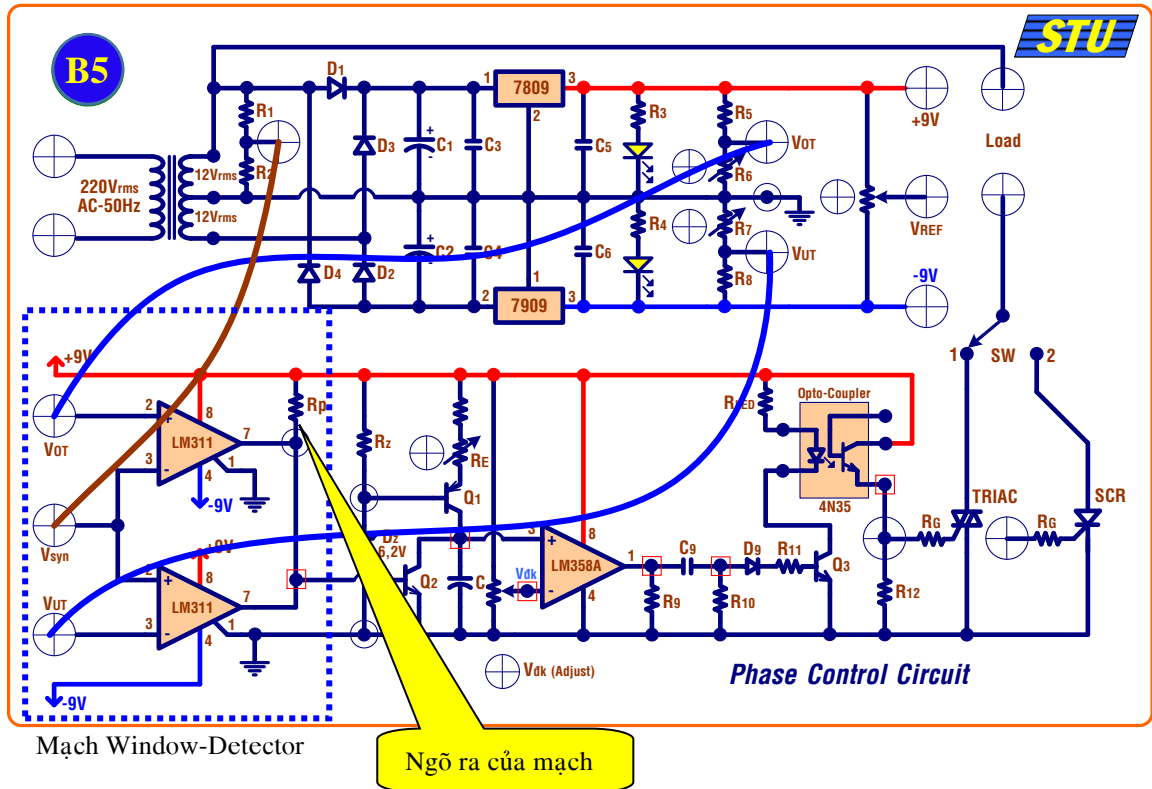
b) Board mạch và các dụng cụ cần thiết :

- + Board mạch B5
- + Đồng hồ đo vạn năng V.O.M
- + Dây nối

c) Công tác kiểm tra

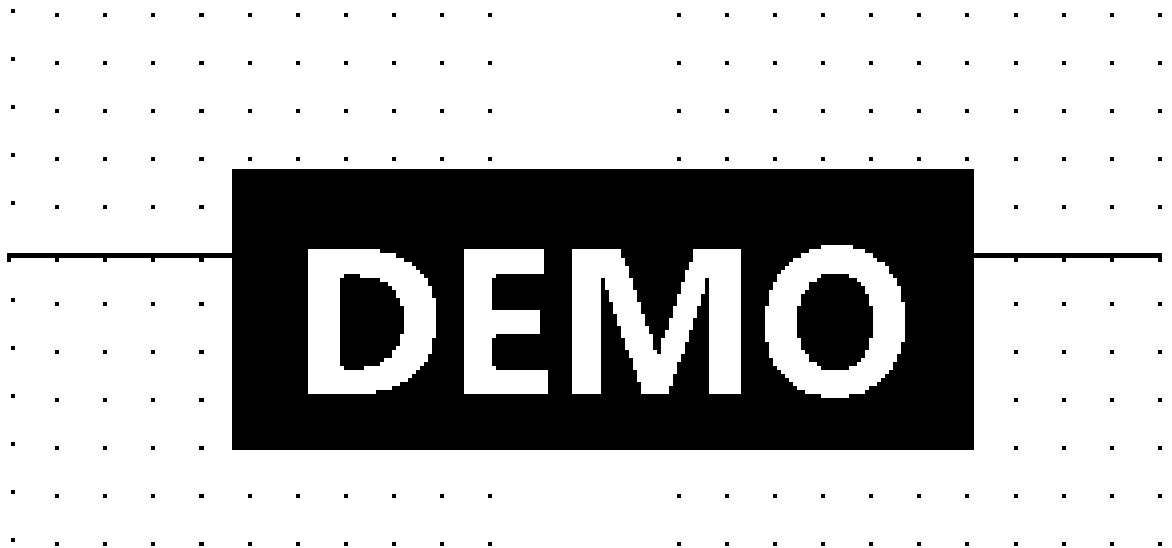
- + Kiểm tra V.O.M
- + Kiểm tra nguồn điện DC 9V và -9V trên tủ điện
- + Kiểm tra nguồn điện AC 6V/6VAC trên tủ điện.

THÍ NGHIỆM 3 : Ứng dụng mạch Window - Detector phát hiện Zero.



1. Thực hiện sơ đồ nối dây như hình vẽ.
2. Chỉnh $V_{OT} = 0,1V$ và $V_{UT} = -0,1V$
3. Dùng máy dao động ký đo đồng thời tín hiệu V_{syn} và tín hiệu ngõ ra của mạch.

Quan hệ giữa V_{syn} và V_o

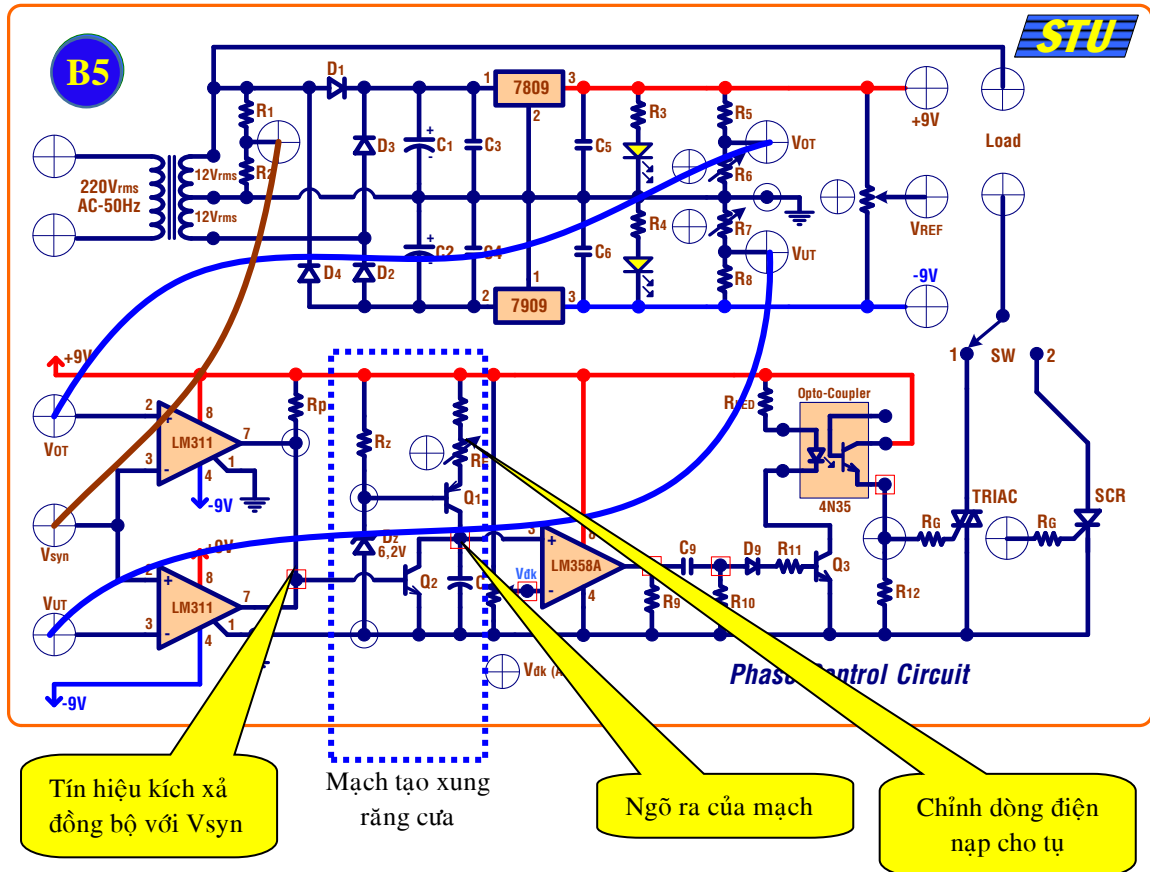


4. Giải thích kết quả trên đồ thị

.....

.....

THÍ NGHIỆM 4 : Khảo sát mạch tạo xung răng cưa



1. Thực hiện sơ đồ nối dây như hình vẽ.

2. Đo điện áp tại cực B của Transistor Q₁

$V_{BQ1} = \dots\dots\dots$

Giải thích kết quả đo này.

3. Dùng dao động ký đo dạng sóng tại ngõ ra của mạch, thử điều chỉnh biến trở R_E và quan sát sự thay đổi độ dốc của dạng sóng, giải thích sự thay đổi đó.

4. Chỉnh biến trở R_E cho đến mức tín hiệu ngõ ra của mạch bị bão hoà (xén ngang ở đỉnh). Ghi lại mức xén này và giải thích tại sao có mức xén đó.

5. Chỉnh biến trở R_E sao cho dạng sóng ở ngõ ra không bị xén (sóng răng cưa) có biên độ V_p khoảng 5V, đồng thời đo tín hiệu kích tại cực B của Q₂ và vẽ lại hai sóng quan sát được.

DEMO

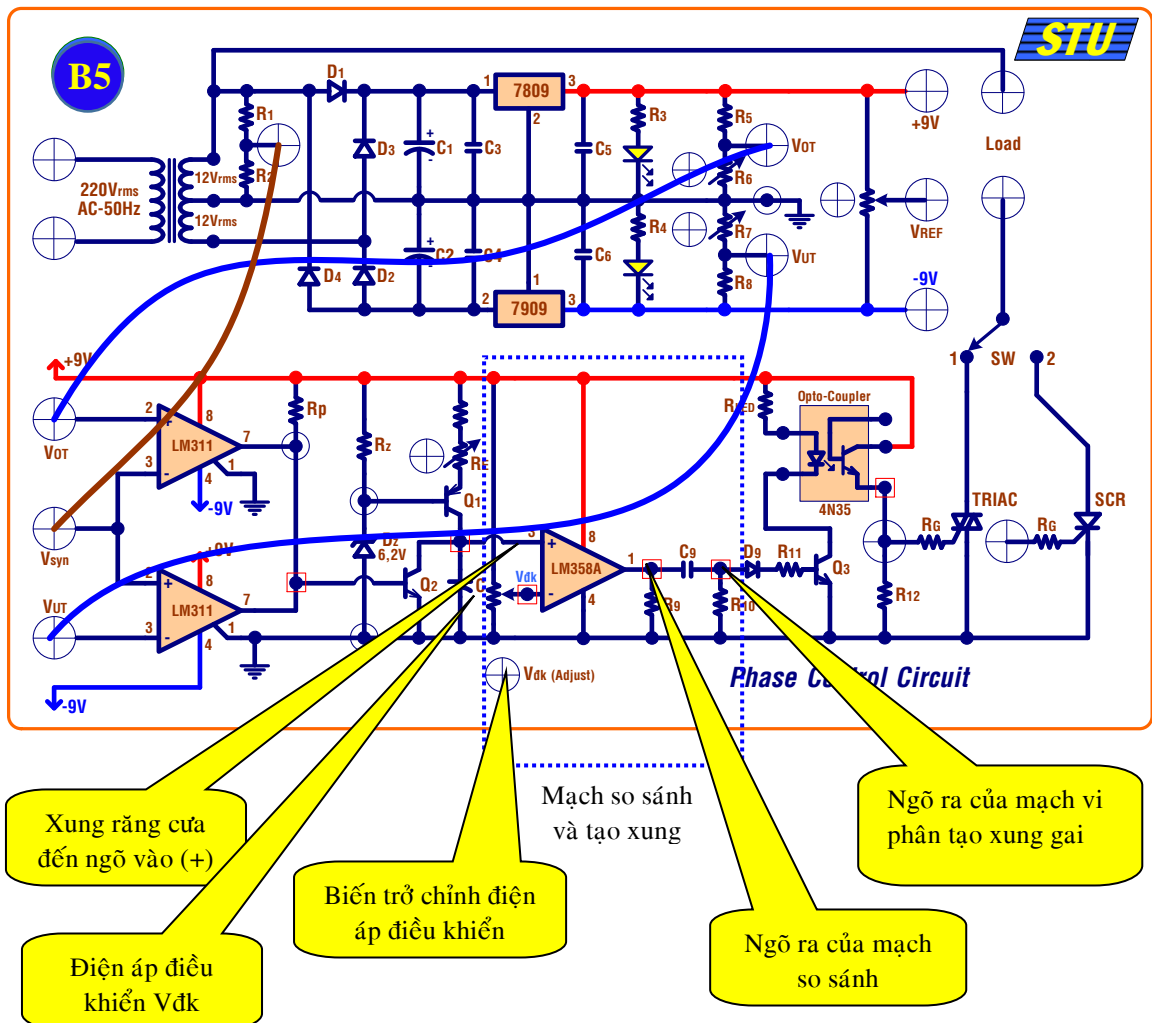
6. Giải thích dạng sóng quan sát được.

.....

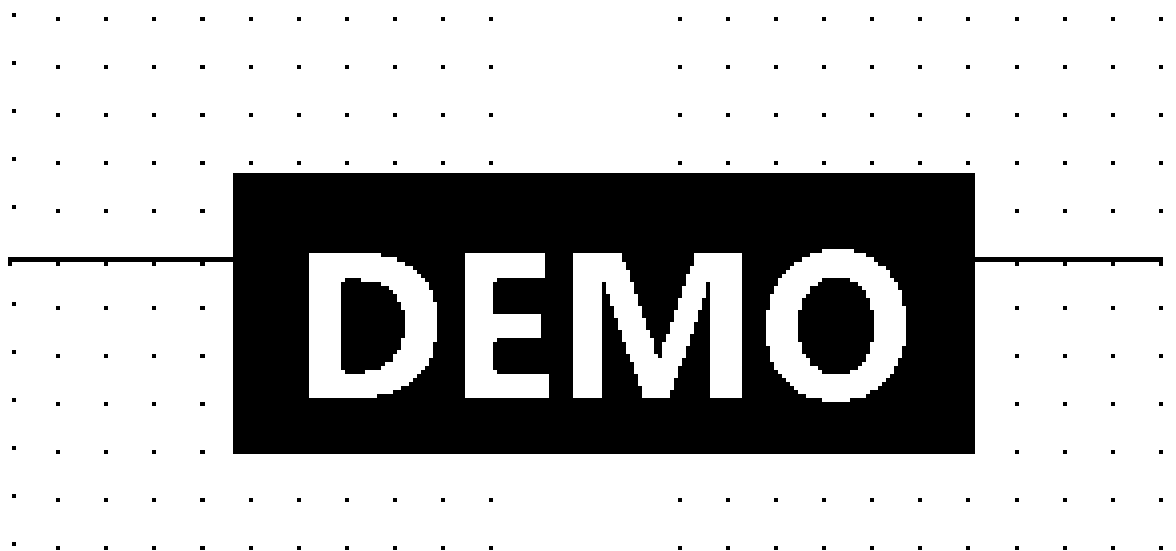
.....

.....

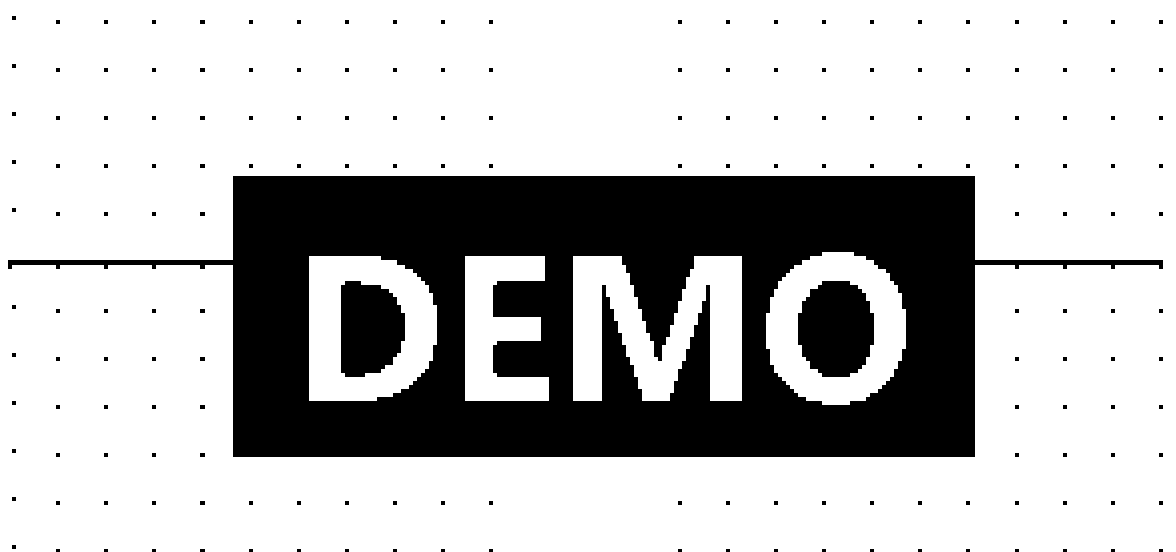
THÍ NGHIỆM 5 : Khảo sát mạch so sánh và tạo xung kích



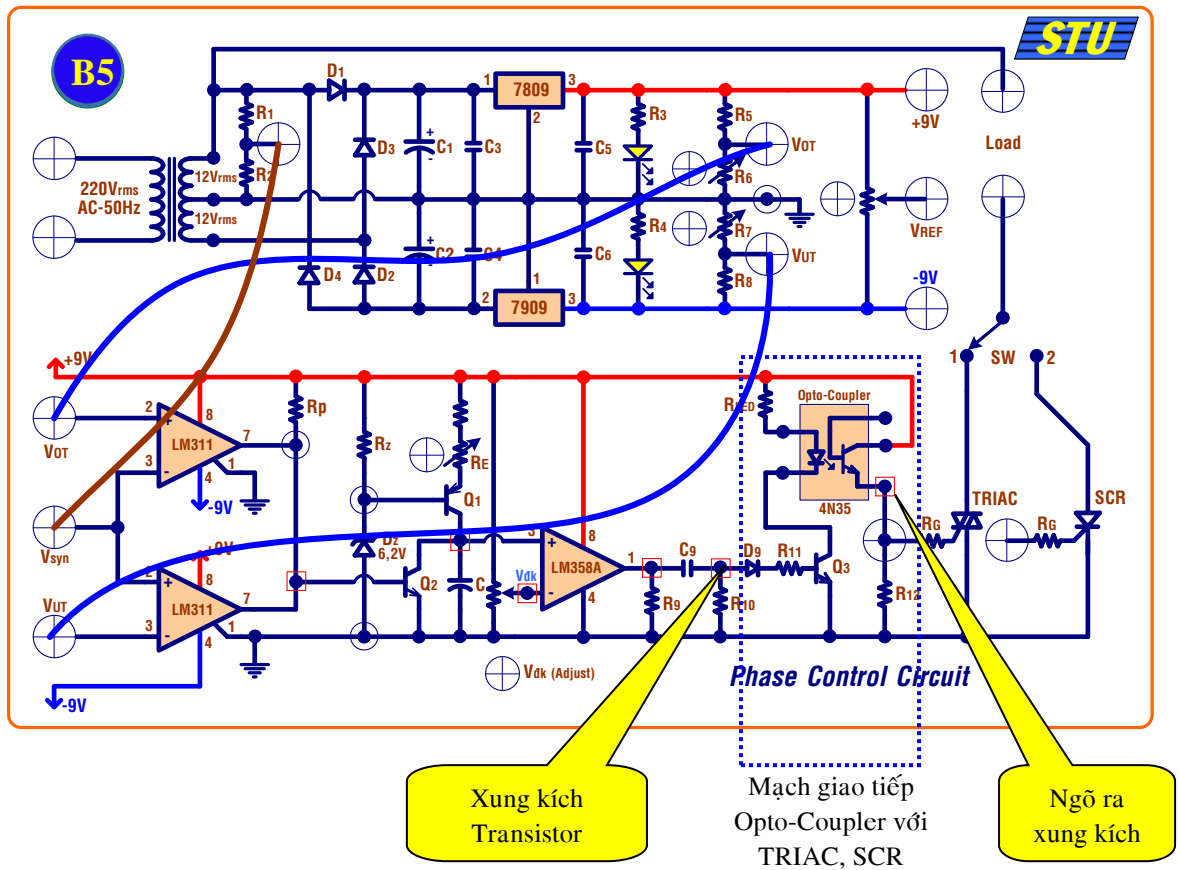
1. Thực hiện mạch như hình vẽ.
2. Đo đồng thời tín hiệu tại ngõ vào (+) và (-) của Opamp LM358A và chỉnh V_{dk} khoảng $\frac{1}{2}$ mức đỉnh của xung răng cưa, xác định mức giao nhau giữa V_{dk} và xung răng cưa.
3. Đo đồng thời xung răng cưa và tín hiệu ngõ ra của mạch so sánh, vẽ lại quan hệ giữa 3 tín hiệu : xung răng cưa, V_{dk} và V_o (mạch so sánh). Giải thích kết quả.



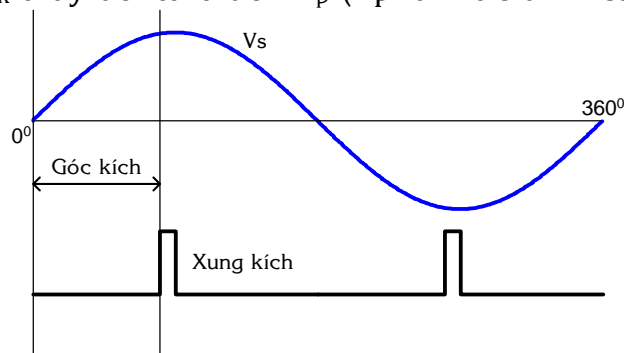
4. Thử thay đổi V_{dk} trong tâm của sóng răng cưa xem ảnh hưởng thế nào đến điện áp ngõ ra.
5. Đo đồng thời tín hiệu tại ngõ ra của mạch so sánh (xung vuông) với tín hiệu tại ngõ ra của mạch vi phân tạo xung gai và vẽ lại quan hệ giữa hai tín hiệu này, giải thích kết quả.



THÍ NGHIỆM 6 : Khảo sát mạch giao tiếp Opto-Coupler TRIAC, SCR

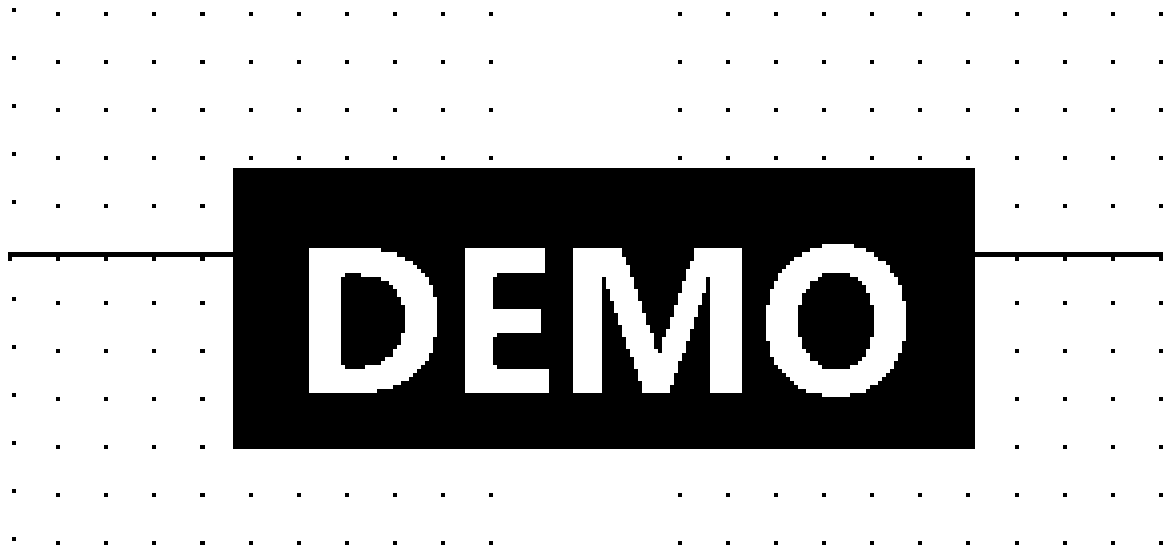


1. Thực hiện mạch như hình vẽ.
2. Khảo quát quan hệ giữa tín hiệu kích Transistor và tín hiệu xung kích TRIAC, giải thích kết quả.
3. Từ các thí nghiệm trên, suy ra mối quan hệ giữa các tín hiệu :
 - V_s (điện áp sin của nguồn)
 - Xung răng cưa
 - V_{dk}
 - Xung kích TRIAC
4. Nếu góc kích được xác định như mô tả sau thì góc kích sẽ thay đổi thế nào khi V_{dk} thay đổi từ 0 đến V_p (V_p là mức đỉnh của xung răng cưa).

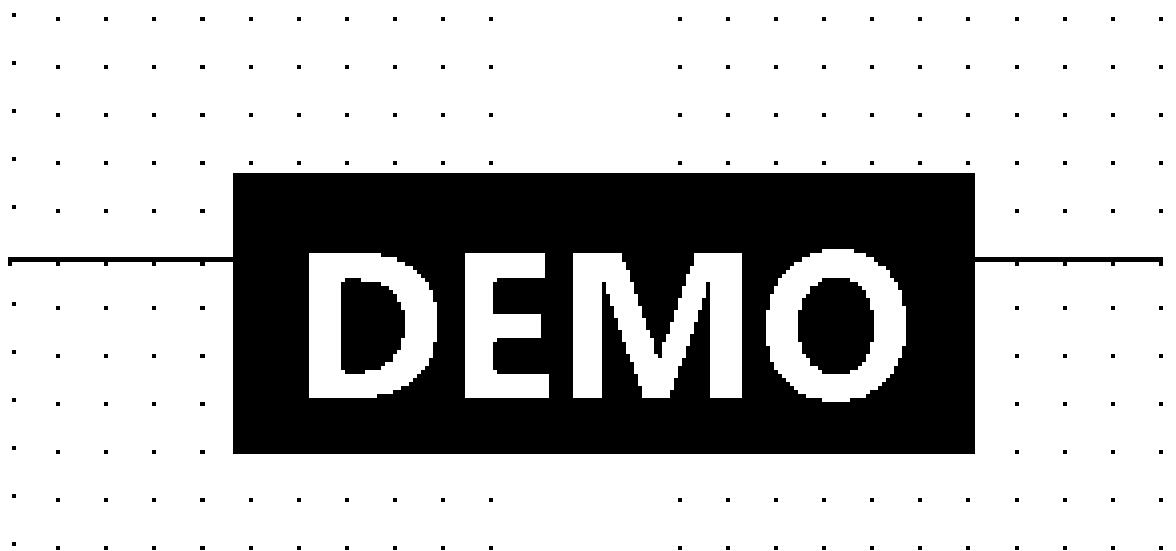


- 5. Dùng dao động ký đo đồng thời tín hiệu kích TRIAC, SCR với điện áp trên TRIAC, SCR, từ đó suy ra mối quan hệ giữa tín hiệu kích với điện áp trên tải. Giải thích kết quả và tìm ví dụ ứng dụng.

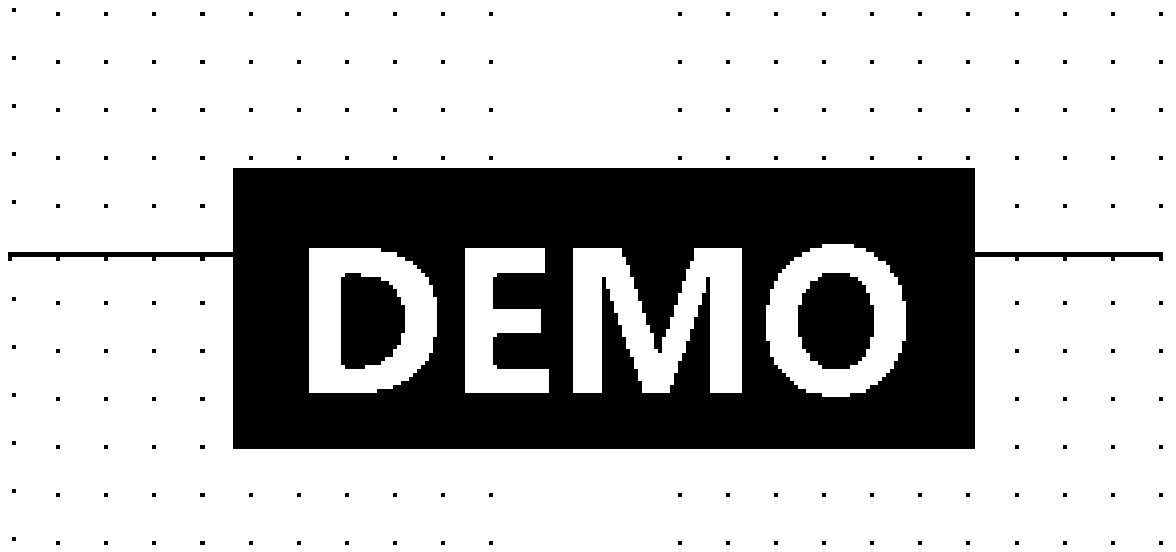
Quan hệ giữa tín hiệu kích TRIAC với điện áp trên TRIAC



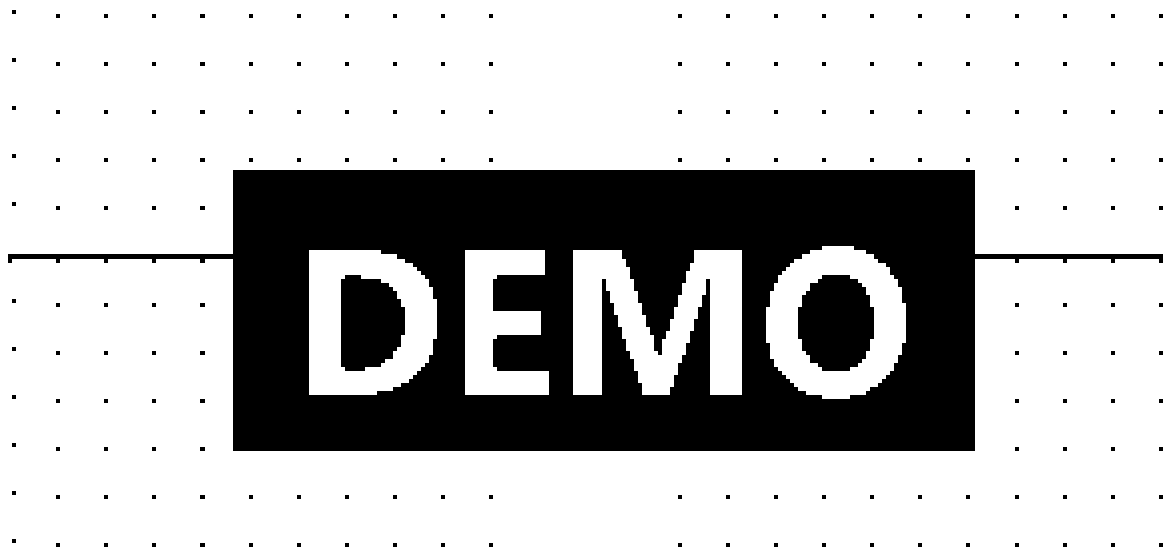
Quan hệ giữa tín hiệu kích TRIAC với điện áp trên tải



Quan hệ giữa tín hiệu kích SCR với điện áp trên SCR



Quan hệ giữa tín hiệu kích SCR với điện áp trên tải



Bài 06

CHỈNH LƯU CHÍNH XÁC

PHẦN 1 : NHỮNG KIẾN THỨC LIÊN QUAN ĐẾN THÍ NGHIỆM

5. Mục đích của thí nghiệm

Mục đích của thí nghiệm này giúp SV hiểu và vận dụng được các kiến thức sau :

- Mạch chỉnh lưu chính xác bán kỳ và toàn kỳ.
- Sự khác nhau giữa chỉnh lưu chính xác với chỉnh lưu thông thường, ứng dụng của chỉnh lưu chính xác.
- Mạch lọc thụ động thông thấp dùng để lọc lấy thành phần DC.

6. Những kiến thức liên quan

6.1 Diode chỉnh lưu

SV cần ôn lại những kiến thức cơ bản liên về Diode chỉnh lưu gồm :

- + Tính chất của Diode chỉnh lưu.
- + Đặc tuyến Volt-Ampe của Diode chỉnh lưu.
- + Các loại mạch chỉnh lưu thông thường : bán kỳ, toàn kỳ.

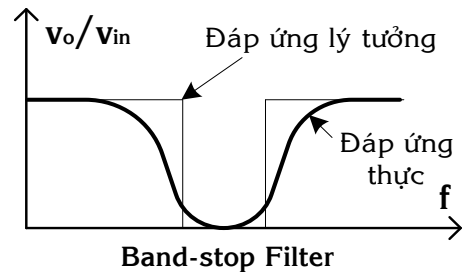
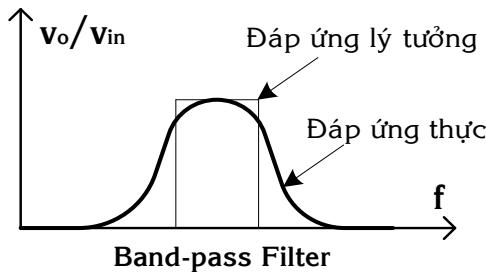
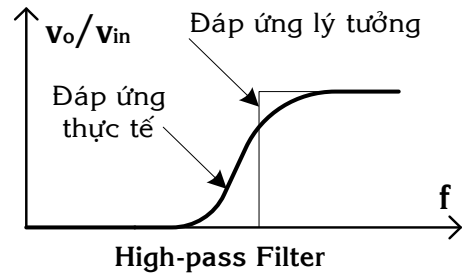
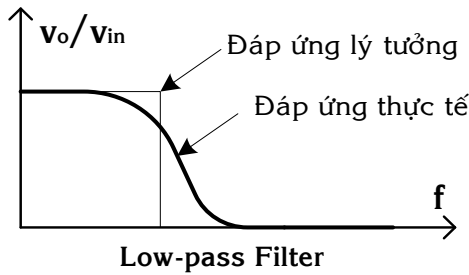
2.2 Vi mạch Opamp

Trong thí nghiệm này sử dụng Opamp loại thường (LM324). SV cần xem lại những vấn đề cơ bản đã được trình bày trong bài 05.

2.3 Mạch lọc thụ động

Mạch lọc thụ động là loại mạch thuộc dạng mạng 2 cửa (cửa vào và cửa ra) không dùng nguồn nuôi. Trong mạch chỉ sử dụng các phần tử R, L, C (thường ít sử dụng L vì kích thước lớn). Khi ta cấp một tín hiệu đến cửa vào hay ngõ vào của mạch, ta sẽ nhận được một tín hiệu ở cửa ra hay ngõ ra của mạch. Quan hệ giữa tín hiệu ngõ ra với tín hiệu ngõ vào được xác định nhờ hàm truyền của mạch. Cấu trúc và thông số của các phần tử mạch được tính toán sao cho đáp ứng được yêu cầu lọc, có thể có một trong 4 dạng sau :

- Lọc thông thấp (**low-pass filter** : cho tần số thấp đi qua)
- Lọc thông cao (**high-pass filter** : cho tần số cao đi qua)
- Lọc thông dải (**band-pass filter** : cho một dải tần số đi qua)
- Lọc chặn dải (**band-stop filter** : ngăn một dải tần số đi qua).



Hàm truyền được định nghĩa là tỉ số giữa biến đổi Laplace của tín hiệu ngõ ra với biến đổi Laplace của tín hiệu ngõ vào :

$$H(s) = \frac{V_o(s)}{V_{in}(s)}$$

- $V_o(s)$ là ảnh Laplace của $v_o(t)$
- $V_{in}(s)$ là ảnh Laplace của $v_{in}(t)$.

Biến đổi Laplace của một tín hiệu $v(t)$ được tính theo công thức :

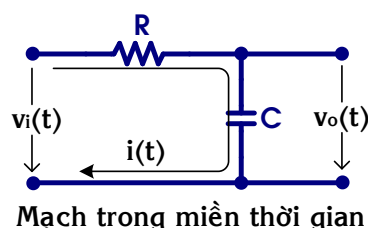
$$V(s) = \int_{-\infty}^{+\infty} v(t) \cdot e^{-st} \cdot dt$$

Trong trường hợp tín hiệu chỉ tồn tại từ thời điểm $t = 0$ trở đi ta có biến đổi Laplace một bên của $v(t)$ là :

$$V(s) = \int_0^{+\infty} v(t) \cdot e^{-st} \cdot dt$$

Biến s trong ảnh Laplace là một số phức có dạng : $s = a + jb$ và do vậy biến s trong hàm truyền $H(s)$ cũng có dạng : $s = a + jb$. Tuy nhiên khi khảo sát đáp ứng tần số của mạch thì số phức s trong hàm $H(s)$ chỉ có phần ảo : $s = j\omega$ với $\omega = 2\pi f$ (rad/s) là tần số góc của tín hiệu, f [Hz] là tần số của tín hiệu.

Hàm $H(s)$ được định nghĩa là tỉ số $V_o(s)/V_{in}(s)$ nhưng thường không được tính từ biến đổi Laplace của tín hiệu vào/ra mà tính từ cấu trúc của mạch. Ví dụ xét mạch R-C như hình vẽ sau :



Giả sử $v_i(t)$ là tín hiệu ngõ vào của mạch. Để tìm tín hiệu ngõ ra của mạch (tức tìm $v_o(t)$), phương pháp chung nhất là giải phương trình vi tích phân mô tả mạch. Với mạch như trên, phương trình vi tích phân mô tả mạch là :

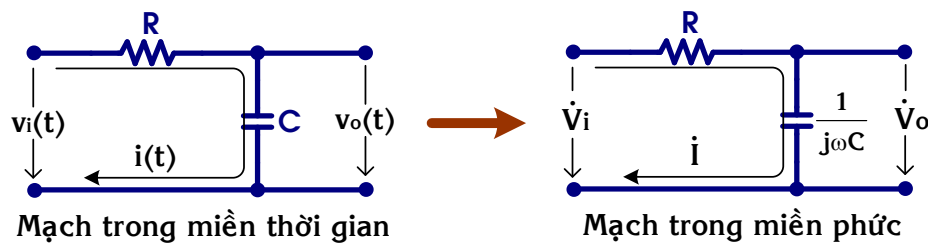
$$v_i(t) = R.i(t) + \frac{1}{C} \int_0^t i(t).dt + v_c(0)$$

Giải phương trình này sẽ tìm được $i(t)$ và sau đó tính $v_o(t)$. Vì $v_o(t)$ chính là điện áp trên tụ (trường hợp đang xét) nên :

$$v_o(t) = \frac{1}{C} \int_0^t i(t).dt + v_c(0)$$

Nhận thấy việc làm trên không đơn giản.

Để dễ khảo sát hơn, trong trường hợp tín hiệu ngõ vào có dạng sin, người ta áp dụng phương pháp chuyển sang miền phức để giải. Mạch trong miền phức như sau :



Trong miền phức ta có :

$$\dot{V}_o = \dot{I} \cdot \frac{1}{j\omega C}; \quad \dot{V}_i = \dot{I} \cdot \left(R + \frac{1}{j\omega C} \right); \quad \text{Tỉ số: } \frac{\dot{V}_o}{\dot{V}_i} = \frac{\frac{1}{j\omega C}}{R + \frac{1}{j\omega C}}$$

Tỉ số này là một số phức. Ta biết rằng nếu tín hiệu $v_i(t)$ có dạng sin thì biểu diễn biên độ phức của nó có dạng : $\dot{V}_i = V_{im}/\theta_i$. Tương tự biểu diễn phức của tín hiệu ngõ ra cũng có dạng : $\dot{V}_o = V_{om}/\theta_o$.

$$\text{Do đó ta có : } \frac{\dot{V}_o}{\dot{V}_i} = \frac{V_{om}}{V_{im}} \angle \theta_i - \theta_o$$

Như vậy nếu gọi số phức : $\dot{H} = \frac{\dot{V}_o}{\dot{V}_i}$ thì :

- $|\dot{H}|$ chính là tỉ số biên độ tín hiệu ngõ ra với tín hiệu ngõ vào, đại lượng này được gọi là **đáp ứng biên độ-tần số** (gọi tắt là **đáp ứng biên**) của mạch.
- $\angle \dot{H}$ chính là góc lệch pha giữa tín hiệu ngõ ra với tín hiệu ngõ vào, đại lượng này được gọi là **đáp ứng pha-tần số** (gọi tắt là **đáp ứng pha**) của mạch.

Cuối cùng theo như phân tích trên ta có :

$$\dot{H} = \frac{\dot{V}_o}{\dot{V}_i} = \frac{1}{R + \frac{1}{j\omega C}} \text{ là một hàm theo biến } j\omega \text{ (phụ thuộc tần số).}$$

Người ta đã chứng minh được rằng khi thay biến s trong tỉ số $V_o(s)/V_i(s)$ (với $V_o(s)$ và $V_i(s)$ là biến đổi Laplace của $v_i(t)$ và $v_o(t)$) bằng $j\omega$ thì sẽ nhận được kết quả giống như trên.

Như vậy để khảo sát đáp ứng tần số của mạch, người ta xây dựng hàm truyền $H(s)$ của mạch với $s = j\omega$. Khi đã có $H(s)$ thì :

- $|H(s)|$ là đáp ứng biên độ của mạch và
- $\angle H(s)$ là đáp ứng pha của mạch.

Nhờ đáp ứng biên độ, ở một tần số cần xét, sẽ biết được tỉ số tín hiệu ngõ ra với tín hiệu ngõ vào, từ đó xác định được biên độ tín hiệu ra.

Nhờ đáp ứng pha, ở tần số xem xét sẽ biết được hiệu số giữa góc pha của tín hiệu ra với góc pha của tín hiệu vào, từ đó tính được góc pha của tín hiệu ra.

Đồ thị mô tả quan hệ giữa tỉ số biên độ V_{om}/V_{im} theo tần số hoặc hiệu số về góc pha $\angle\theta_o - \angle\theta_i$ được gọi là giản đồ Bode.

Gọi $A_v = V_{om}/V_{im}$ là độ lợi áp của mạch, người ta hay tính độ lợi này theo dB được định nghĩa như sau :

$$A_v(\text{dB}) = 20\log(A_v)$$

Bảng sau đây cung cấp một số kết quả tham khảo :

A_v	$A_v(\text{dB})$
0,001 hay 1/1000	-60dB
0,01 hay 1/100	-40dB
0.1 hay 1/10	-20dB
1	0dB
10	20dB
100	40dB
1000	60dB

- Độ lợi $A_v > 1$ ứng với $A_v(\text{dB}) > 0$, khi đó tín hiệu ra lớn hơn tín hiệu vào, ta có mạch khuếch đại tín hiệu.
- Độ lợi $A_v < 1$ ứng với $A_v(\text{dB}) < 0$, khi đó tín hiệu ra bé hơn tín hiệu vào, ta có mạch suy giảm tín hiệu.
- Độ lợi $A_v = 1$ ứng với $A_v(\text{dB}) = 0$, ta có mạch đệm tín hiệu.

Một khoảng cách trên trục tần số mà tần số ở cuối khoảng gấp 10 lần tần số ở đầu khoảng được gọi là 1 **decade**. Khi đáp ứng tần số được vẽ với trục tần số chia theo **decade**, nó được gọi là vẽ theo thang **logarit**, còn nếu trục tần số được chia bình thường, ta gọi là vẽ theo thang tuyến tính (**linear**).

Ví dụ vẽ đáp ứng biên và đáp ứng pha của mạch R-C trên đây, ta có :

$$H(s) = \frac{1}{sC} = \frac{1}{R + \frac{1}{sC}}$$

$$H(j\omega) = \frac{1}{1 + jRC\omega}$$

Đáp ứng biên độ :

$$|H(j\omega)| = \frac{1}{|1 + jRC\omega|} = \frac{1}{\sqrt{1 + (RC\omega)^2}}$$

Đáp ứng pha :

$$\angle H(j\omega) = -\arctan(RC\omega).$$

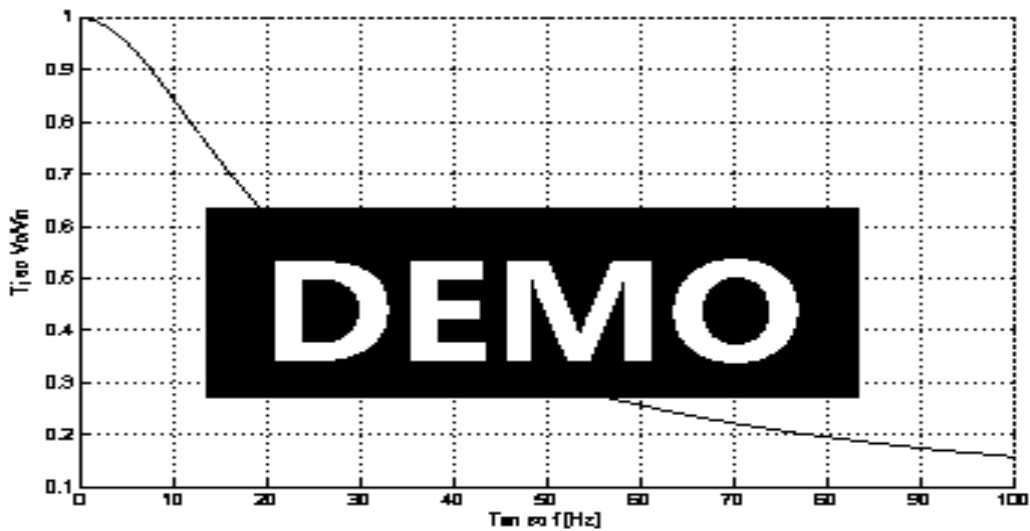
Để vẽ các đáp ứng này, có thể dùng phương pháp khảo sát vẽ đồ thị hoặc lập trình bằng phần mềm Pascal, C, Matlab để vẽ. Ví dụ nếu dùng Matlab, đoạn chương trình m.file như sau dùng để vẽ đáp ứng biên độ.

```
R=input('Nhap dien tro R[Ohm] = ');
C=input('Nhap tu C[uF] = ');
C=C/1e6;
fmin=input('Nhap tan so nho nhat cua khoang ve : fmin = ');
fmax=input('Nhap tan so lon nhat cua khoang ve : fmax = ');
b=input('Nhap buoc tinh toan : b = ');
f=fmin;
hold;
while f <= fmax;
w=2*pi*f;
H=1/(1+j*R*C*w);
plot(f,abs(H));
f=f+b;
end;
xlabel('Tan so f [Hz]);
ylabel('Ti so Vo/Vin');
grid on;
```

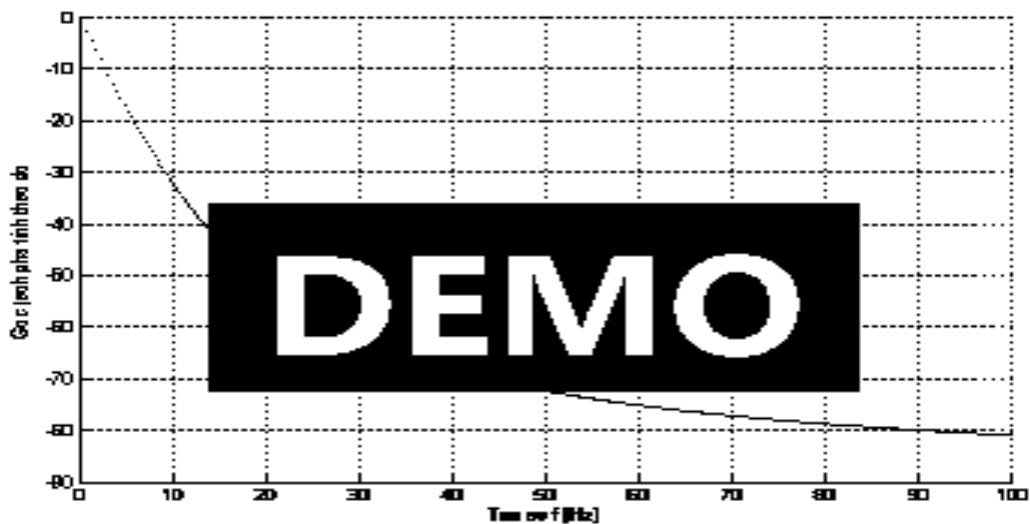
Trường hợp cần vẽ đáp ứng pha, chỉ cần thay lệnh :

`plot(f,abs(H));` bằng lệnh : `plot(f,angle(H)*180/pi);`

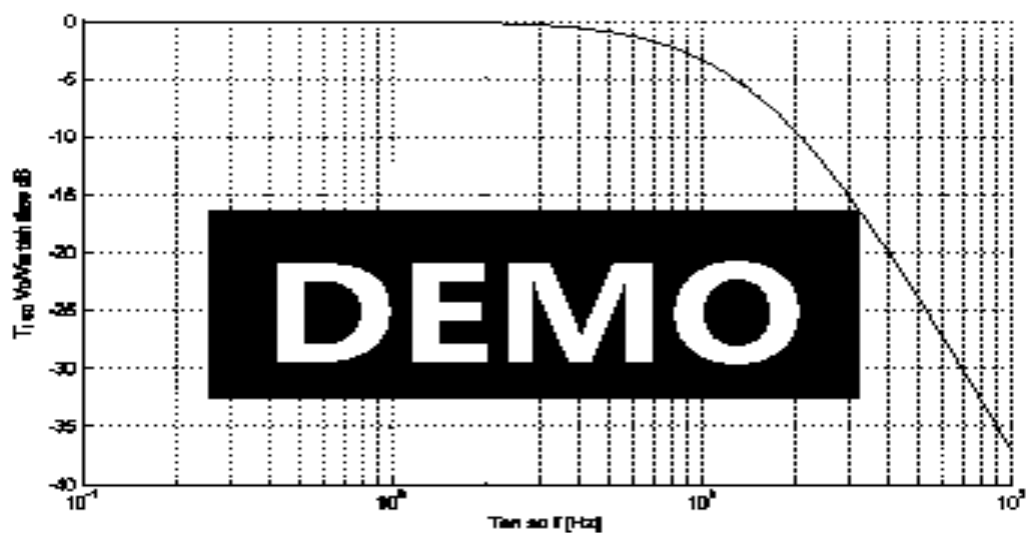
Ví dụ với $R = 1000\Omega$, $C = 10\mu F$, $f_{min} = 0$; $f_{max} = 100$; $b = 0.1$, ta có đáp ứng biên độ và đáp ứng pha như sau :



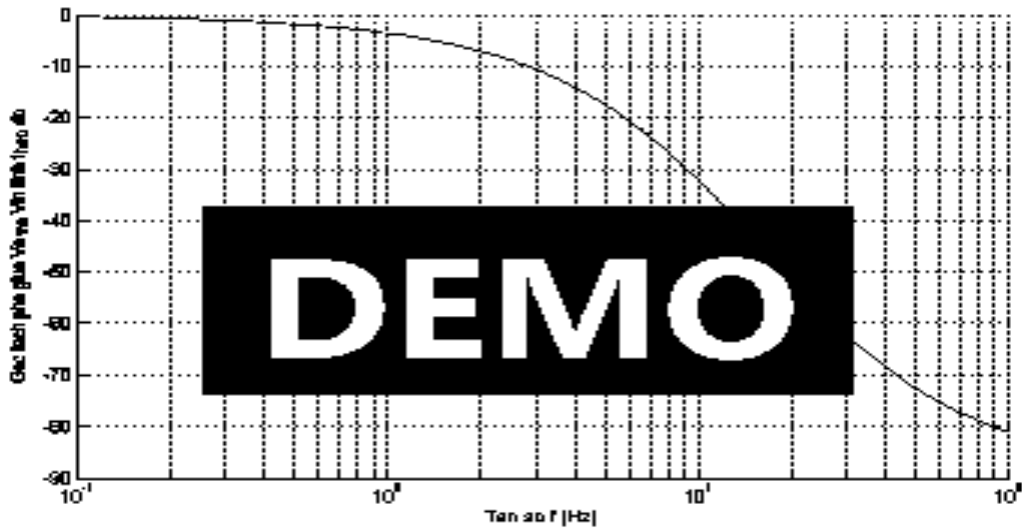
Đáp ứng biên độ – tần số (vẽ theo thang tuyến tính : linear)



Đáp ứng pha – tần số (vẽ theo thang tuyến tính : linear)



Đáp ứng biên độ – tần số (vẽ theo thang logarit)



Đáp ứng pha – tần số (vẽ theo thang logarit)

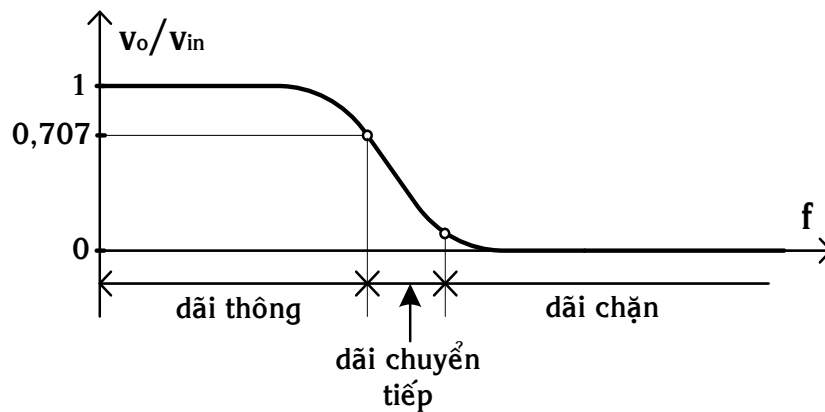
Hình 8 : Đáp ứng biên độ và đáp ứng pha của mạch lọc thông thấp

Khái niệm tần số cắt :

Tần số cắt là tần số mà tại đó đáp ứng biên độ chỉ còn khoảng 70% (chính xác là $\frac{1}{\sqrt{2}} \approx 70,7\%$) so với đáp ứng lớn nhất.

Các chỉ tiêu để đánh giá mạch lọc

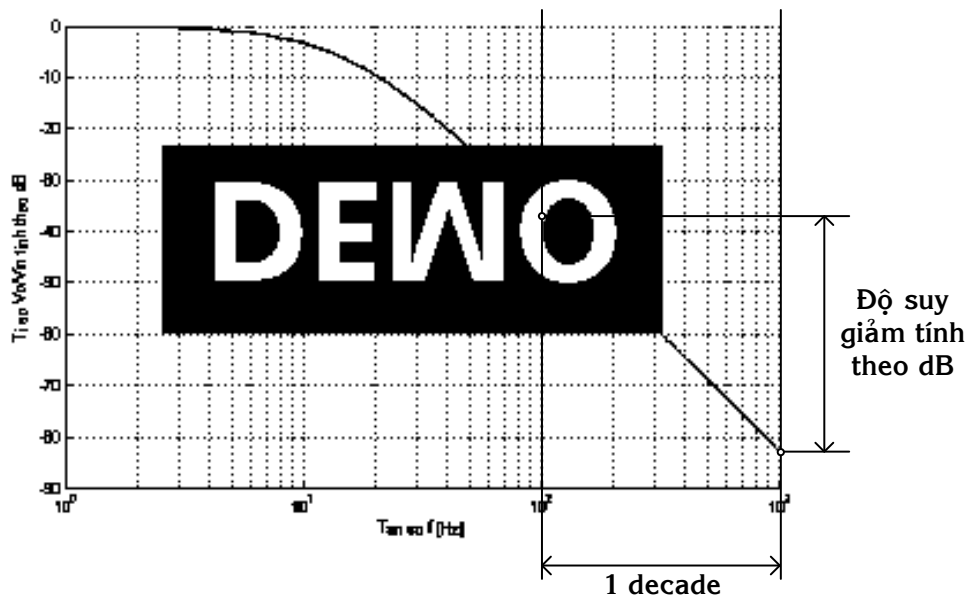
Một mạch lọc được xem là tốt khi các đáp ứng tần số của nó gần với đáp ứng lý tưởng. Trên thực tế người ta không thể đạt được đáp ứng lý tưởng. Xét ví dụ mạch lọc thông thấp có đáp ứng biên độ – tần số trên hình vẽ sau :



Đáp ứng biên độ của mạch lọc thông thấp

Mạch lọc tốt nếu dải chuyển tiếp càng hẹp. Để đánh giá một cách tổng quát, người ta dựa vào độ dốc của dải chuyển tiếp. Dải chuyển tiếp càng dốc tương ứng với bề rộng của nó càng hẹp.

Khi khảo sát độ dốc của dải chuyển tiếp, người ta hay vẽ đáp ứng biên độ theo thang logarit và độ dốc được tính theo dB/decade như minh hoạ trên hình vẽ sau :



Minh hoạ cách tính độ dốc của dải chuyển tiếp

Một mạch lọc thông thấp có độ dốc của dải chuyển tiếp là -40dB/decade có nghĩa là trong khoảng 1 decade thì đáp ứng biên độ giảm 40dB tức là giảm 100 lần. Tương tự như vậy nếu dải chuyển tiếp có độ dốc 40dB/decade thì có nghĩa là đáp ứng biên độ tăng 40dB (100 lần) trong khoảng 1 decade.

PHẦN 2 : NỘI DUNG VÀ TRÌNH TỰ THÍ NGHIỆM

3. CÔNG TÁC CHUẨN BỊ

d) Board mạch và các dụng cụ cần thiết :

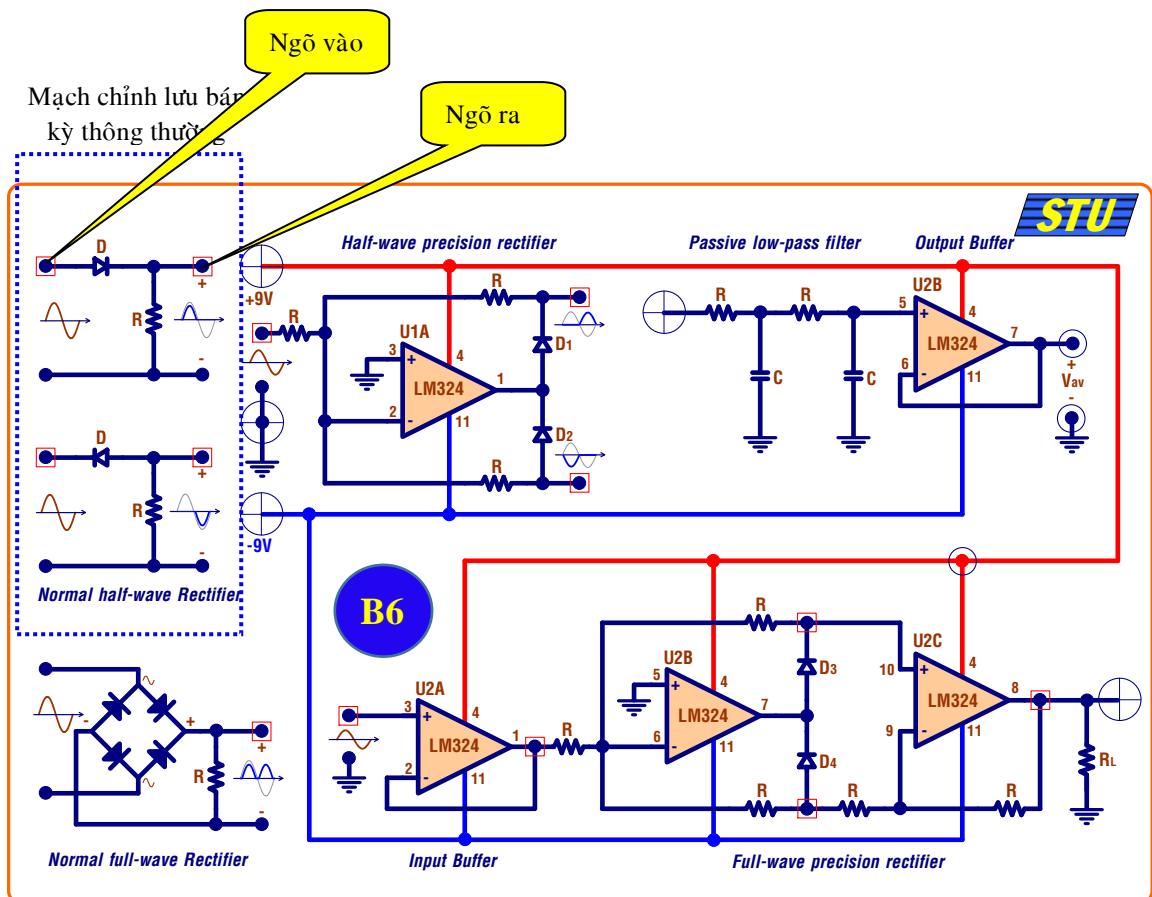
- + Board mạch B5
- + Đồng hồ đo vạn năng V.O.M
- + Dây nối

e) Công tác kiểm tra

- + Kiểm tra V.O.M
- + Kiểm tra nguồn điện DC 9V và -9V trên tủ điện
- + Kiểm tra nguồn điện AC 6V/6VAC trên tủ điện.

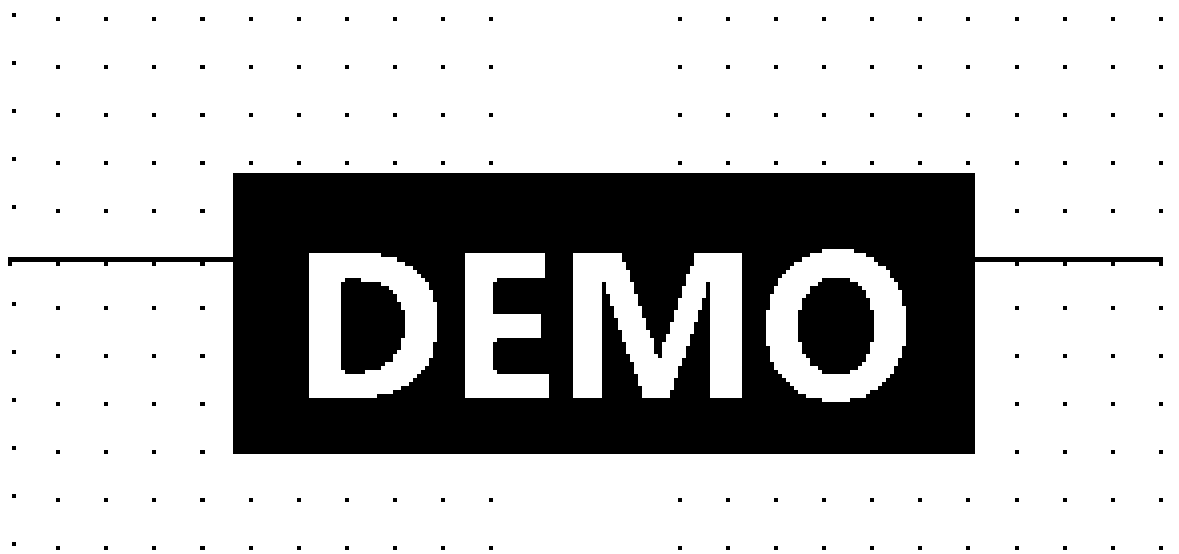
4. TRÌNH TỰ THỰC HIỆN

THÍ NGHIỆM 1 : Khảo sát chỉnh lưu bán kỳ thông thường



1. Cấp đến ngõ vào của mạch một sóng sin tần số 50Hz, biên độ 4V.
2. Dùng dao động ký đo đồng thời tín hiệu ngõ vào và ra của mạch và vẽ lại sóng vào/ra trên cùng hệ tọa độ, lưu ý mức sụt áp qua Diode.

Quan hệ tín hiệu vào/ra của mạch chỉnh lưu bán kỳ (ngõ ra lấy phần +)



3. Thử giảm tín hiệu ngõ vào xuống thấp hơn ngưỡng dẫn của Diode (tức là thấp hơn 0,6V) xem có tín hiệu ngõ ra không ? Giải thích kết quả quan sát.
4. Thực hiện lại thí nghiệm trên với mạch chỉnh lưu bán kỳ chỉnh lưu lấy phần âm và nhận xét kết quả.

Quan hệ tín hiệu vào/ra của mạch chỉnh lưu bán kỳ (ngõ ra lấy phần -)



Nhận xét kết quả thí nghiệm

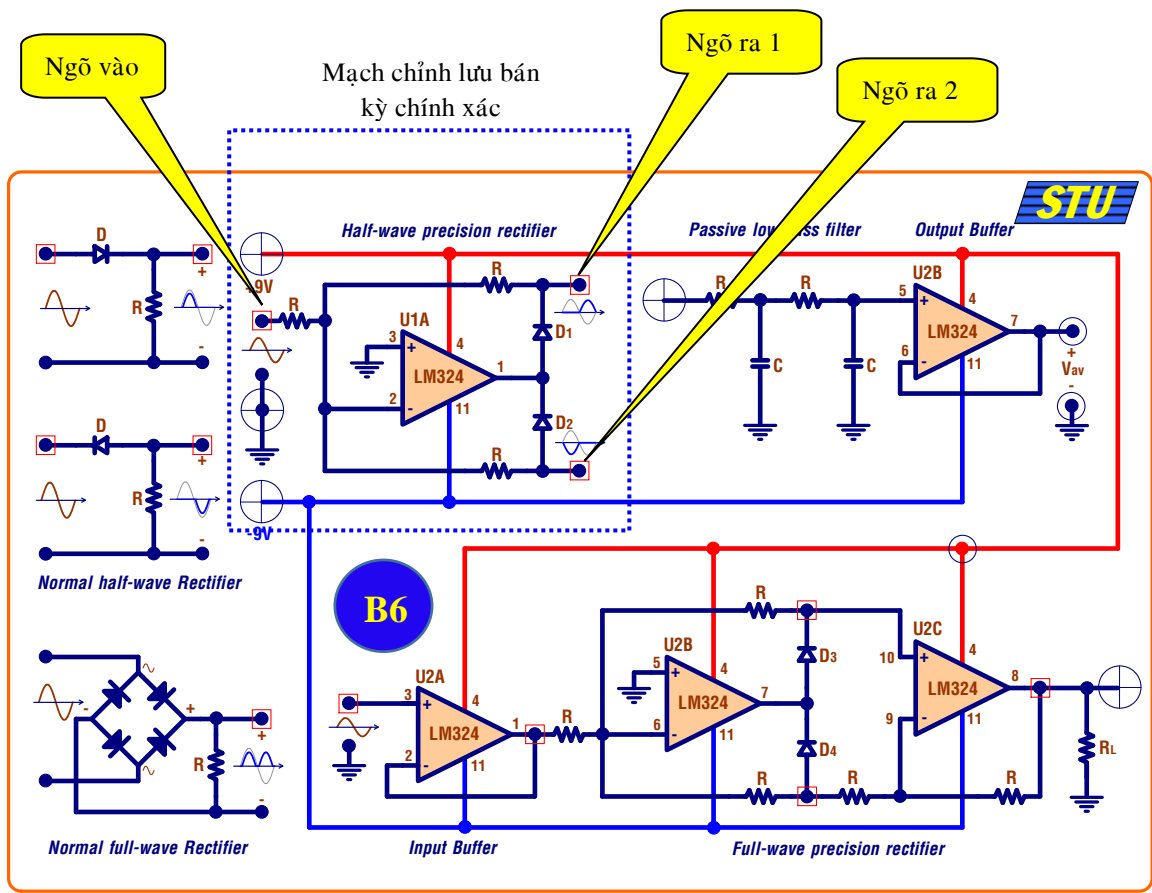
.....

.....

.....

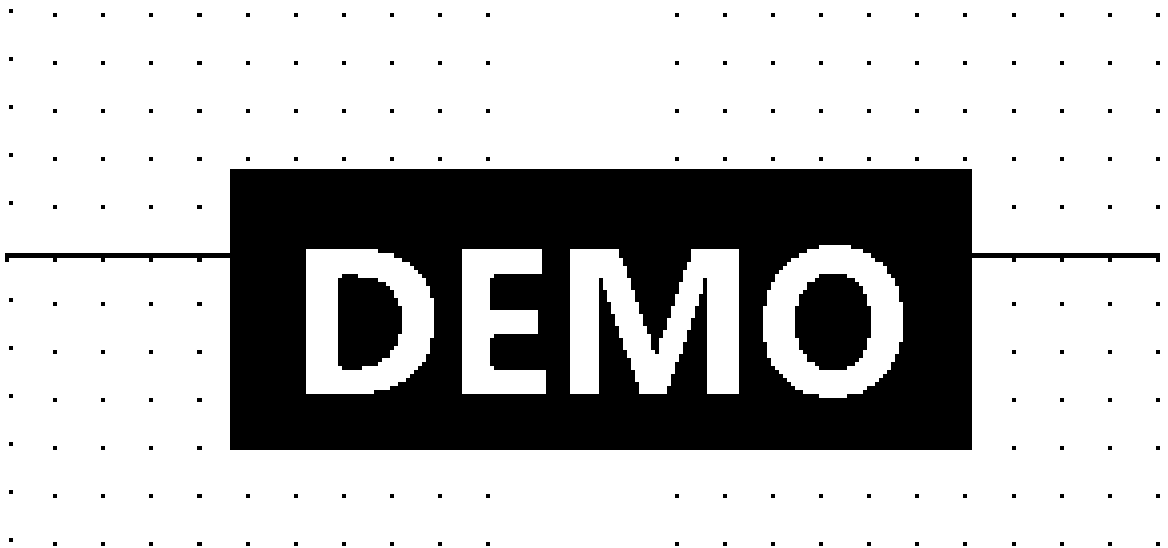
.....

THÍ NGHIỆM 2 : Khảo sát mạch chỉnh lưu bán kỳ chính xác



1. Cấp đến ngõ vào của mạch sóng sin tần số 50Hz, biên độ 4V.
2. Dùng dao động ký đo các quan hệ tín hiệu sau :

Tín hiệu vào và tín hiệu ngõ ra 1

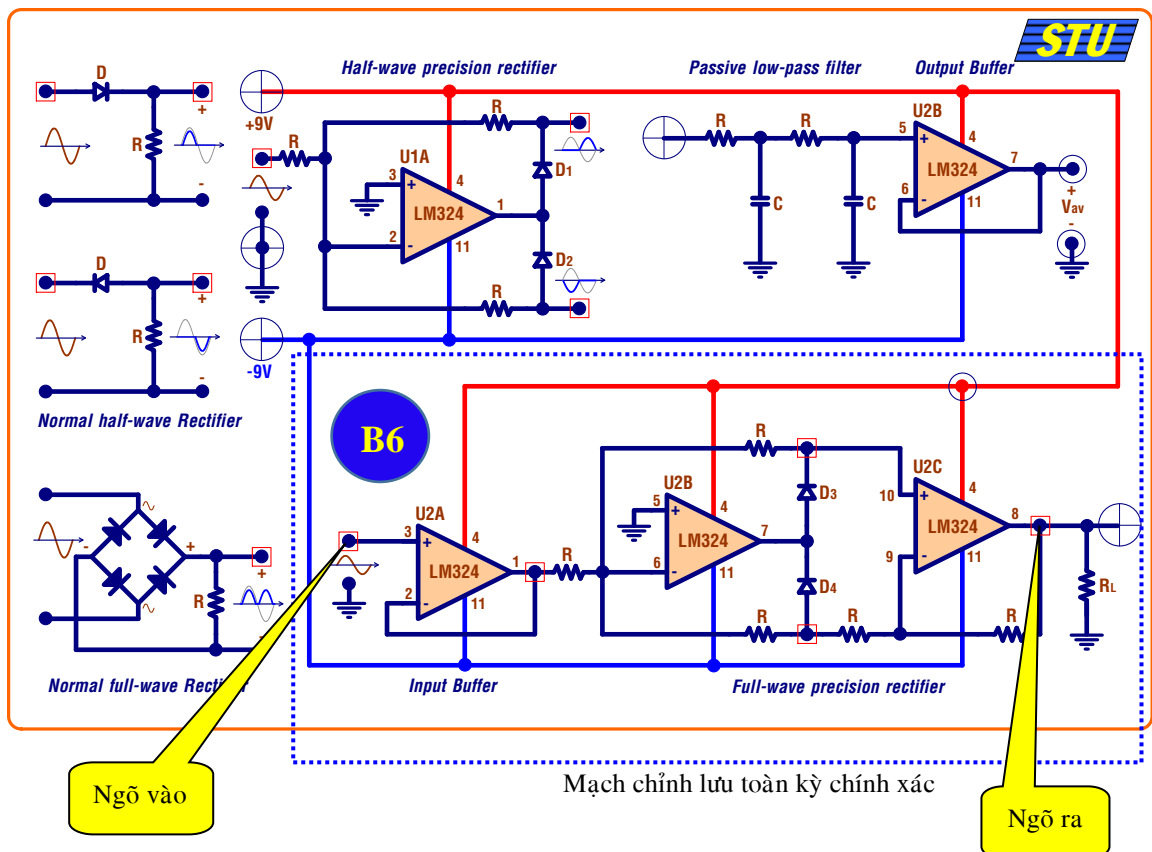


Tín hiệu vào và tín hiệu ngõ ra 2

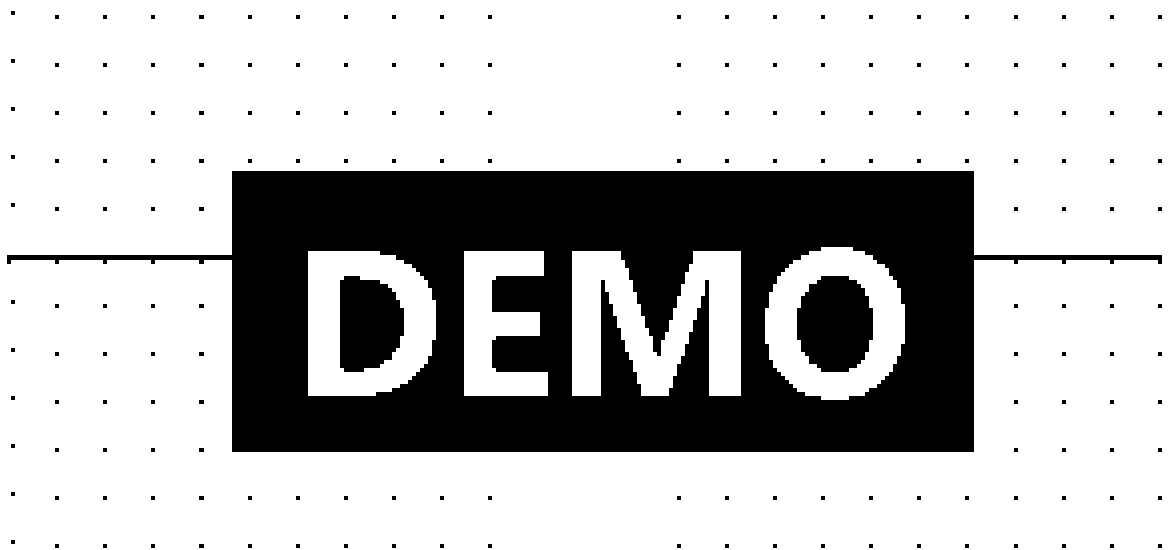


3. Giải thích kết quả quan sát.
4. Thử giảm biên độ tín hiệu ngõ vào xuống thấp hơn ngưỡng dẫn của Diode (tức là thấp hơn 0,6V) và khảo sát xem mạch chỉnh lưu chính xác còn làm việc đúng không.
5. So sánh chỉnh lưu thông thường và chỉnh lưu chính xác, từ đó cho biết ý nghĩa và ứng dụng của chỉnh lưu chính xác.

THÍ NGHIỆM 3 : Khảo sát mạch chỉnh lưu toàn kỳ chính xác



1. Cấp đến ngõ vào của mạch một sóng dạng sin, tần số 50Hz, biên độ 4V. Chú ý chỉnh Offset sao cho sóng sin không chứa thành phần DC tức là sóng sin đối xứng qua trục 0v của máy dao động ký.
2. Dùng dao động ký đo đồng thời tín hiệu tại ngõ vào và ra của mạch. Nếu quan sát thấy tín hiệu ngõ ra có biên độ không đều nhau ở hai bán kỳ là do chỉnh Offset không đúng, cần chỉnh lại Offset.
3. Vẽ lại quan hệ tín hiệu vào/ra và giải thích kết quả quan sát được.



4. Thử giảm biên độ tín hiệu ngõ vào xuống thấp hơn ngưỡng dẫn của Diode (khoảng 0,3V) và khảo sát xem mạch chỉnh lưu chính xác còn làm việc đúng không.

.....

.....

.....

.....

.....

5. So sánh chỉnh lưu toàn kỳ thông thường và chỉnh lưu toàn kỳ chính xác, từ đó cho biết ý nghĩa và ứng dụng của chỉnh lưu chính xác.

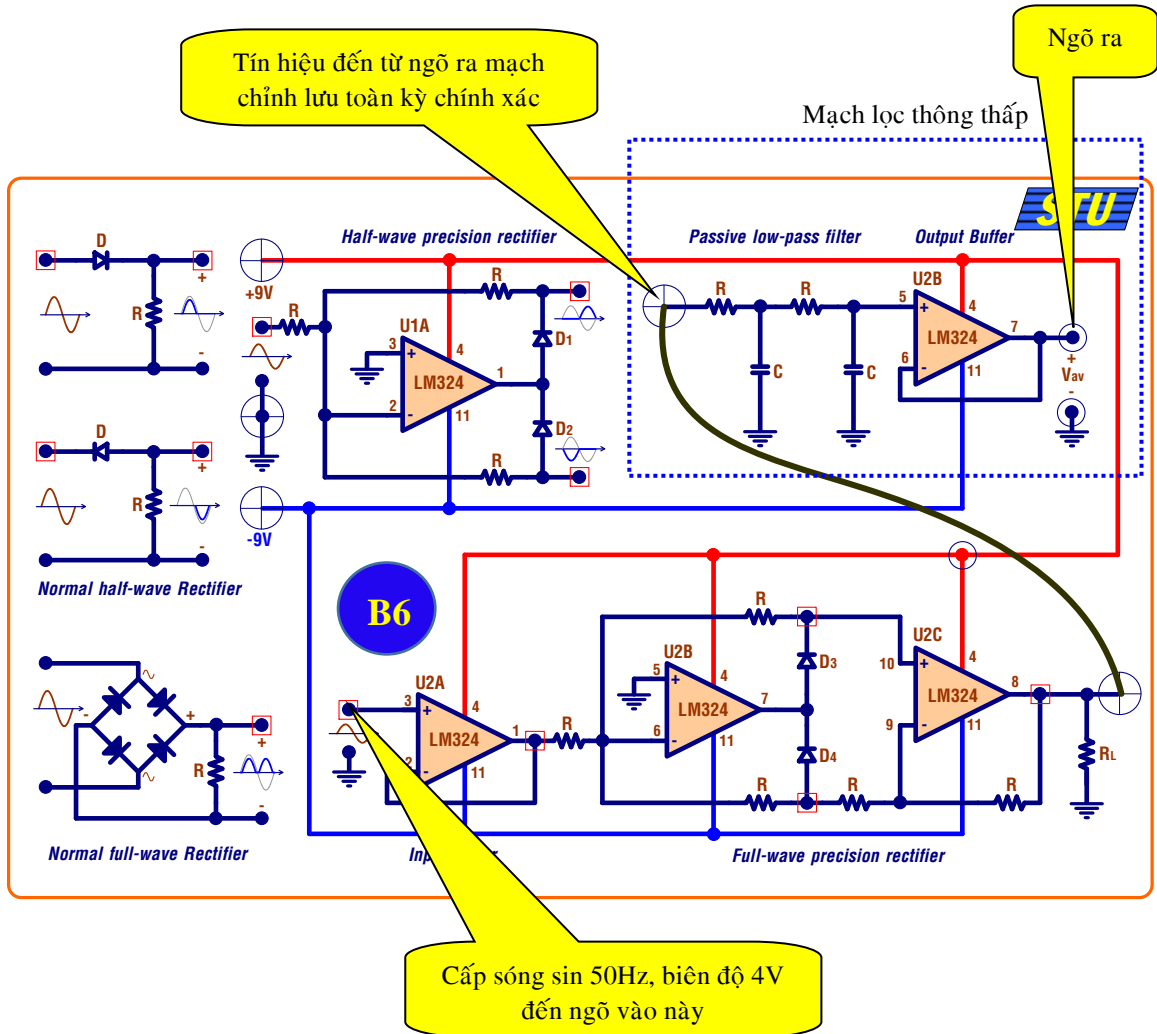
.....

.....

.....

.....

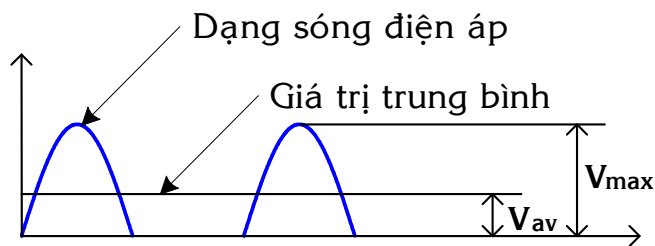
THÍ NGHIỆM 4 : Chỉnh lưu chính xác - Lọc lấy thành phần DC



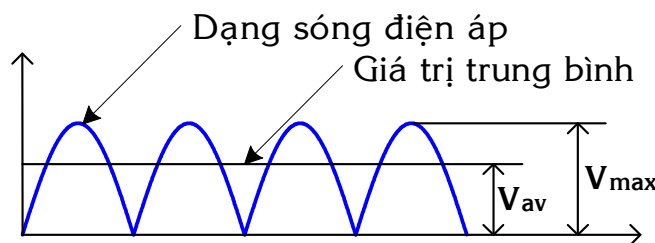
1. Thực hiện mạch như hình vẽ
2. Cấp đến ngõ vào của mạch một sóng dạng sin, tần số 50Hz, biên độ 4V. Chú ý chỉnh Offset sao cho sóng sin không chứa thành phần DC tức là sóng sin đối xứng qua trục 0v của máy dao động ký.
3. Dùng dao động ký đo đồng thời tín hiệu tại ngõ vào và ra của mạch. Nếu quan sát thấy tín hiệu ngõ ra có biên độ không đều nhau ở hai bán kỳ là do chỉnh Offset không đúng, cần chỉnh lại Offset.
4. Dùng máy dao động ký đo đồng thời tín hiệu ở ngõ ra của mạch chỉnh lưu chính xác và tín hiệu ngõ ra của mạch lọc, lần lượt thay đổi biên độ sóng sin ngõ vào để thực hiện bảng số liệu sau :

Giá trị đỉnh sin ngõ vào mạch chỉnh lưu chính xác [V]	Điện áp DC ở ngõ ra mạch lọc [V]
0,5	
1,5	
2,0	
2,5	
3,0	
3,5	
4,0	
4,5	
5,0	

5. Dùng bảng số liệu trên vẽ đồ thị quan hệ giữa biên độ đỉnh sin và điện áp DC ngõ ra. Hãy chứng minh rằng quan hệ sau và áp dụng để giải thích kết quả thí nghiệm.



$$V_{av} = \frac{V_{max}}{\pi}$$



$$V_{av} = \frac{2V_{max}}{\pi}$$

6. Từ kết quả thí nghiệm trên, cho biết có thể dùng tín hiệu DC ở ngõ ra của mạch lọc để nhận biết trị hiệu dụng của tín hiệu sin được không? Nếu được, hãy kết hợp với mạch Window-Detector trong bài 6 làm mạch bảo vệ thấp áp, quá áp.

Bài 07

MẠCH LỌC TÍCH CỰC

PHẦN 1 : NHỮNG KIẾN THỨC LIÊN QUAN ĐẾN THÍ NGHIỆM

7. Mục đích của thí nghiệm

Mục đích của thí nghiệm này giúp SV hiểu và vận dụng được các kiến thức sau :

- Mạch lọc thông thấp, thông cao và thông dải
- Mạch lọc thông dải hẹp hay mạch lọc cộng hưởng
- Khử nhiễu cao tần dùng mạch lọc cộng hưởng.

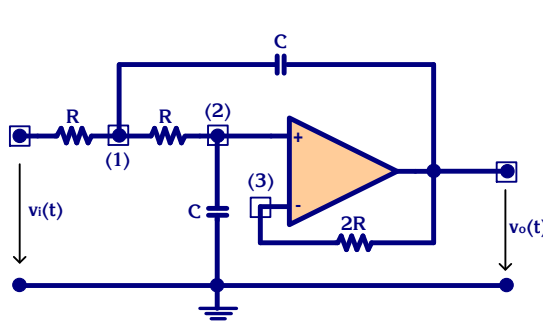
8. Những kiến thức liên quan

8.1 Mạch lọc tích cực

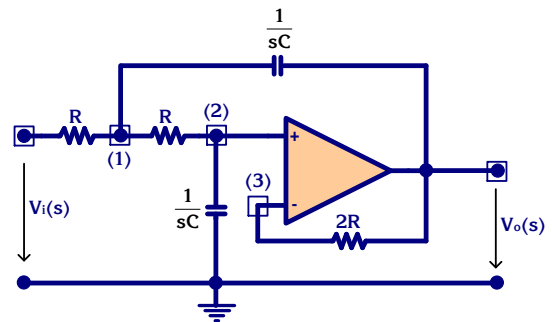
Mạch lọc tích cực là loại mạch thuộc dạng mạng 2 cửa có dùng nguồn nuôi. Phần tử chính là vi mạch Opamp, các phần tử hỗ trợ thường dùng R và C. Tùy theo cấu trúc của mạch, ta cũng có 4 dạng : low-pass filter; high-pass filter; band-pass filter và band-stop filter giống như mạch lọc thụ động.

Đáp ứng biên tần và đáp ứng pha tần của mạch lọc tích cực cũng được xác định từ hàm truyền của mạch giống như mạch lọc thụ động. Trong phần này, ta giới thiệu phương pháp xây dựng hàm truyền làm cơ sở để khảo sát đáp ứng biên độ và đáp ứng tần số.

Xét mạch lọc tích cực thông thấp bậc 2 có sơ đồ nguyên lý như sau :



Mạch trong miền thời gian



Mạch trong miền phức

Viết phương trình thế nút cho mạch ta có :

$$\begin{cases} \left(\frac{1}{R} + \frac{1}{R} + sC\right)V_1 - \left(\frac{1}{R}\right)V_2 - sC.V_o = \frac{V_i}{R} & (1) \\ -\frac{1}{R}V_1 + \left(\frac{1}{R} + sC\right)V_2 - 0.V_o = 0 & (2) \\ V_o = V_3 = V_2 & (3) \end{cases}$$

Thay (3) vào (2) ta được :

$$\begin{aligned} -\frac{1}{R}V_1 + \left(\frac{1}{R} + sC\right)V_o &= 0 \\ \Rightarrow V_1 &= (1 + RCs).V_o \end{aligned}$$

Thay vào (1) ta được :

$$\left(\frac{1}{R} + \frac{1}{R} + sC\right)(1 + RCs)V_o - \frac{1}{R}V_o - sC.V_o = \frac{V_i}{R}$$

Biến đổi phương trình này sẽ nhận được kết quả :

$$H(s) = \frac{V_o}{V_i} = \frac{1}{(1 + RCs)^2}$$

Nhận thấy $H(s)$ là hàm bậc 2 theo s nên mạch vừa khảo sát là lọc bậc 2.

Thay $s = j\omega$ ta có đáp ứng tần số của mạch là :

$$H(j\omega) = \frac{1}{(1 + RCj\omega)^2}$$

Đáp ứng biên độ của mạch là :

$$|H(j\omega)| = \frac{1}{1 + (RC\omega)^2}$$

Đáp ứng pha của mạch là :

$$\angle H(j\omega) = -2\arctan(RC\omega).$$

Tần số mà ở đó đáp ứng biên độ chỉ còn 70% (giá trị chính xác là $\frac{1}{\sqrt{2}} = \frac{\sqrt{2}}{2} \approx 70,5\%$) được gọi là tần số cắt của mạch.

Với đáp ứng biên độ như trên thì tại tần số cắt ta có :

$$1 + (RC\omega)^2 = \sqrt{2}$$

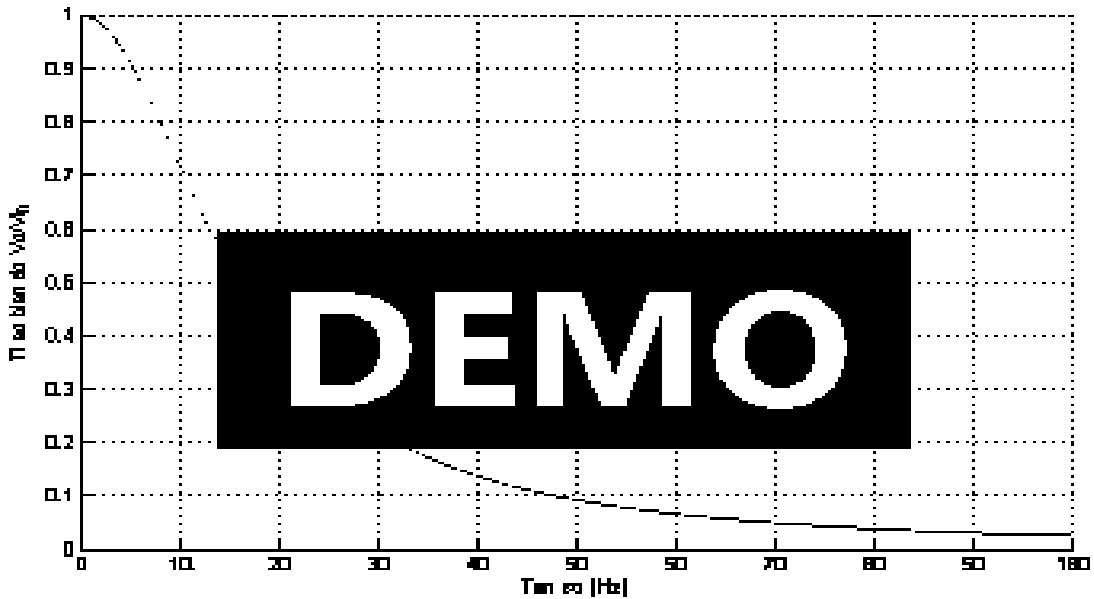
$$\Rightarrow \omega_c = \frac{\sqrt{\sqrt{2} - 1}}{RC} \approx \frac{0,6436}{RC}$$

Ví dụ với $R = 1000\Omega$; $C = 10\mu F$ ta có tần số cắt của mạch là :

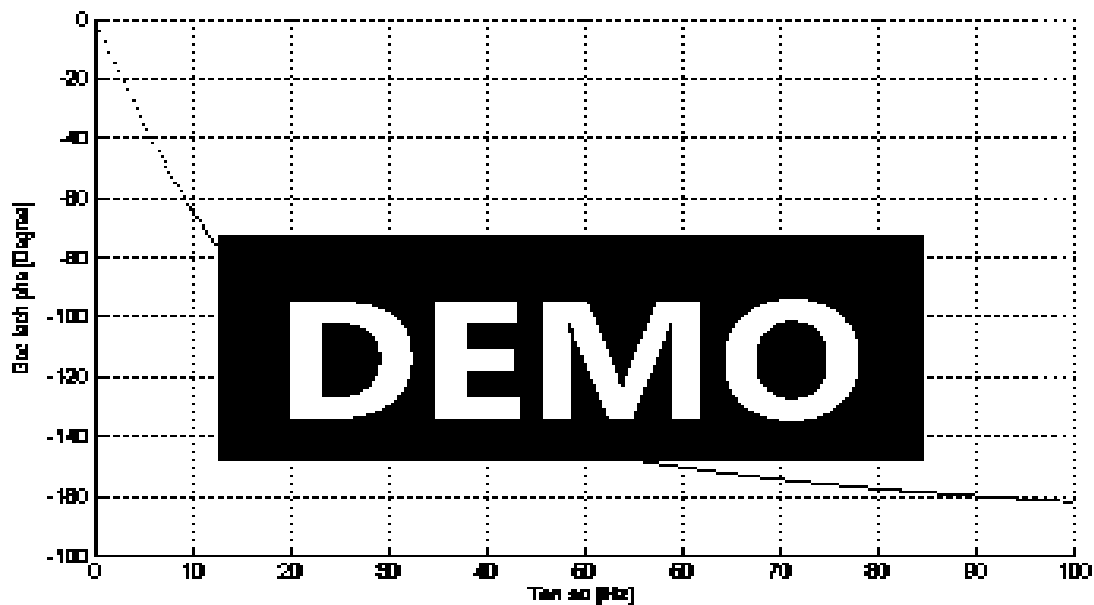
$$\omega_c = \frac{0,6436}{RC} = \frac{0,6436}{1000 \cdot 10 \cdot 10^{-6}} = 64,36(\text{rad/s})$$

$$\text{tương ứng với tần số } f_c = \frac{\omega_c}{2\pi} = \frac{100}{2\pi} = 10,24\text{Hz}$$

Đáp ứng biên độ và đáp ứng pha được vẽ cho trường hợp này như sau :



Đáp ứng biên độ – tần số (vẽ theo thang tuyến tính)



Đáp ứng pha – tần số (vẽ theo thang tuyến tính)

8.2 Mạch lọc cộng hưởng

Mạch lọc cộng hưởng hay mạch lọc thông dải hẹp có hàm truyền :

$$H(s) = \frac{-\alpha s}{s^2 + \alpha s + \omega_0^2} \quad \text{Trong đó } \omega_0 \text{ là tần số cộng hưởng.}$$

Thay $s = j\omega$ ta được :

$$H(j\omega) = \frac{-\alpha(j\omega)}{(j\omega)^2 + \alpha(j\omega) + \omega_0^2} = \frac{-j(\alpha\omega)}{\omega_0^2 - \omega^2 + j(\alpha\omega)}$$

Đặt $A = \omega_0^2 - \omega^2$; $B = \alpha\omega$

Khi đó : $A > 0$ khi $\omega < \omega_0$ tức là ở bên trái tần số cộng hưởng và :

$A < 0$ khi $\omega > \omega_0$ tức bên phải tần số cộng hưởng.

$B > 0$ ở mọi tần số.

Hàm truyền $H(j\omega)$ được viết lại thành :

$$H(j\omega) = \frac{-jB}{A + jB}$$

Đáp ứng biên độ là :

$$|H(j\omega)| = \frac{B}{\sqrt{A^2 + B^2}} = \frac{1}{\sqrt{1 + \left(\frac{A}{B}\right)^2}}$$

Đáp ứng biên độ có giá trị bằng 1 tại tần số cộng hưởng (ứng với $A = 0$) và giảm dần khi duy chuyển về cả hai bên tần số cộng hưởng (ứng với $A \neq 0$).

Đáp ứng pha :

$$\varphi(\omega) = \frac{-90^\circ}{/A + jB}$$

Ta có : $\lim_{\omega \rightarrow \omega_0^+} \varphi(\omega) = -90^\circ - (-270^\circ) = 180^\circ$

$$\lim_{\omega \rightarrow \omega_0^-} \varphi(\omega) = -90^\circ - (90^\circ) = -180^\circ$$

Do góc -180° và 180° thực ra là bằng nhau nên ta có thể viết :

$$\lim_{\omega \rightarrow \omega_0} \varphi(\omega) = +180^\circ \text{ hoặc}$$

$$\lim_{\omega \rightarrow \omega_0} \varphi(\omega) = -180^\circ$$

Như vậy tại tần số cộng hưởng thì tín hiệu ở ngõ ra của mạch lọc ngược pha với tín hiệu ngõ vào của mạch.

Bảng thông:

Ta có $|H(j\omega)| = \frac{1}{\sqrt{2}} \approx 70\%|H(j\omega_0)|$ tại tần số ω thỏa mãn : $A = \pm B$

Khi $A = B$ ta có :

$$\begin{aligned}\omega_0^2 - \omega^2 &= \alpha\omega \\ \Leftrightarrow \omega^2 + \alpha\omega - \omega_0^2 &= 0\end{aligned}$$

Phương trình này có hai nghiệm phân biệt trong đó có một nghiệm dương:

$$\omega_1 = \frac{\sqrt{\alpha^2 + 4\omega_0^2} - \alpha}{2}$$

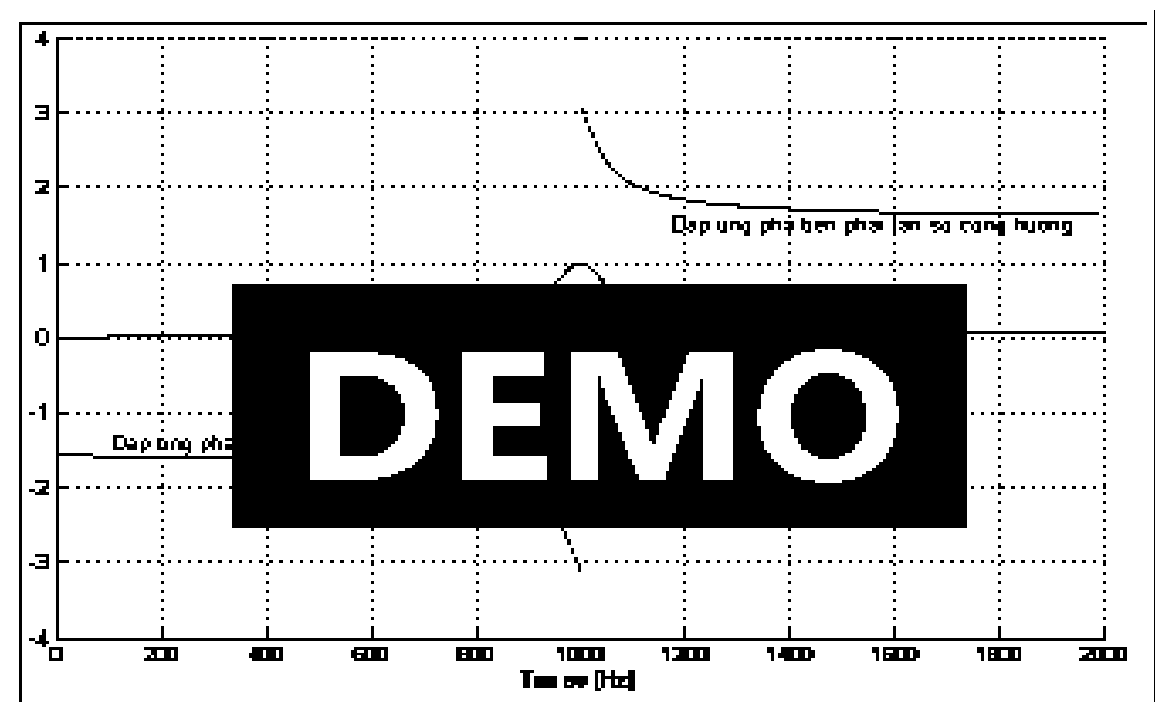
Tương tự với điều kiện $A = -B$ ta giải tìm được 1 nghiệm dương là :

$$\omega_2 = \frac{\sqrt{\alpha^2 + 4\omega_0^2} + \alpha}{2}$$

Băng thông của mạch là :

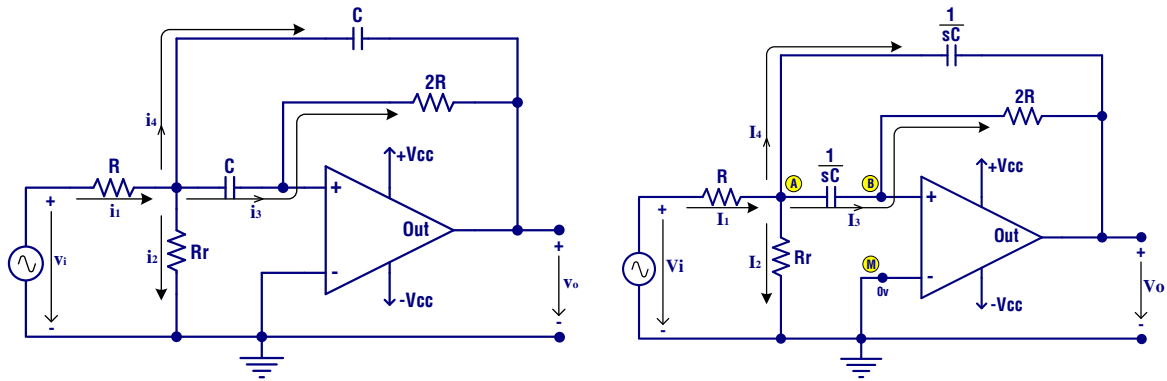
$$\boxed{BW = \omega_2 - \omega_1 = \alpha}$$

Hình vẽ sau trình bày đáp ứng biên độ và đáp ứng pha của mạch lọc cộng hưởng có $\omega_0 = 2000\pi$ (tương ứng $f_0 = 1000\text{Hz}$) và băng thông $BW = 100\text{Hz}$.



- Đáp ứng biên độ có giá trị bằng 1 tại tần số cộng hưởng
- Đáp ứng pha : $\varphi(\omega) = \pm \pi$ (ở bên phải và bên trái tần số cộng hưởng)

Sơ đồ nguyên lý của mạch lọc cộng hưởng dùng Opamp như sau:



a) Sơ đồ trong miền thời gian b) Sơ đồ trong miền Laplace
Mạch lọc cộng hưởng dùng Opamp

Phân tích mạch ta có hàm truyền của mạch là :

$$H(s) = \frac{V_o}{V_i} = \frac{-2RCs}{2(RC)^2s^2 + 2RCs + \left(1 + \frac{R}{R_r}\right)}$$

Đặt $\tau = RC$; $\alpha = \frac{1}{\tau}$; $k = 1 + \frac{R}{R_r}$ ta được hàm truyền của mạch là :

$$H(s) = \frac{V_o}{V_i} = \frac{-2\tau s}{2\tau^2s^2 + 2\tau s + k} = \frac{-\frac{1}{\tau}s}{s^2 + \frac{1}{\tau}s + \frac{k}{2\tau^2}} = \frac{-\alpha s}{s^2 + \alpha s + 0,5k\alpha^2}$$

Tần số cộng hưởng của mạch là :

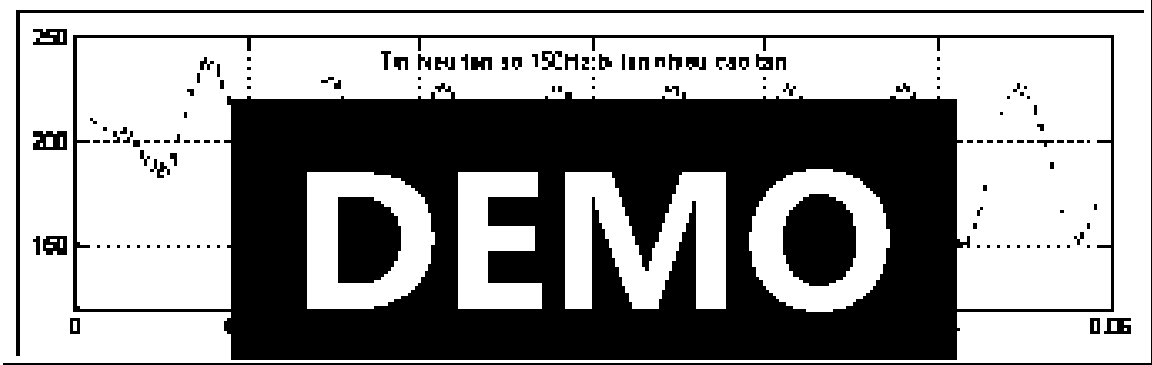
$$\omega_0 = \alpha\sqrt{0,5k} = \frac{1}{RC} \sqrt{\frac{1}{2}\left(1 + \frac{R}{R_r}\right)} \quad \text{tương ứng } f_0 = \frac{1}{2\pi RC} \sqrt{\frac{1}{2}\left(1 + \frac{R}{R_r}\right)}$$

Băng thông của mạch là :

$$BW = f_2 - f_1 = \frac{1}{2\pi RC} \text{ (Hz)}.$$

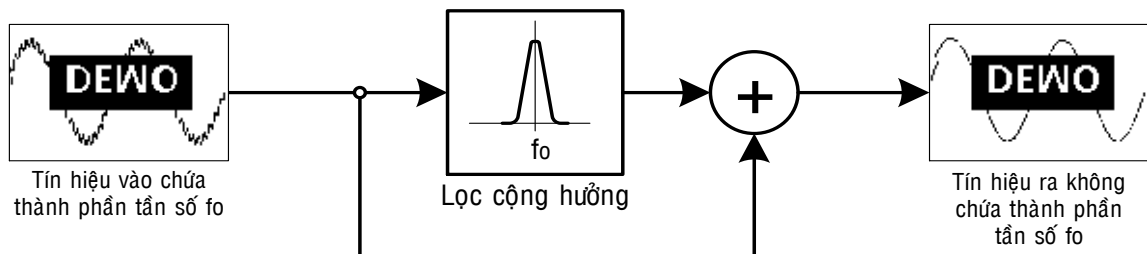
8.3 Áp dụng lọc cộng hưởng để lọc nhiễu

Xét một tín hiệu tần số thấp bị nhiễu cao tần xâm nhập có dạng sóng trên hình vẽ sau. Giả sử tín hiệu nền (tức tín hiệu tần số thấp) là tín hiệu có ý nghĩa thì sự can nhiễu cao tần sẽ làm cho việc lấy mẫu gặp sai số. Giá trị của mẫu không phản ánh đúng bản chất của tín hiệu nền. Vì vậy cần thiết phải loại tín hiệu cao tần ra khỏi tín hiệu nền.

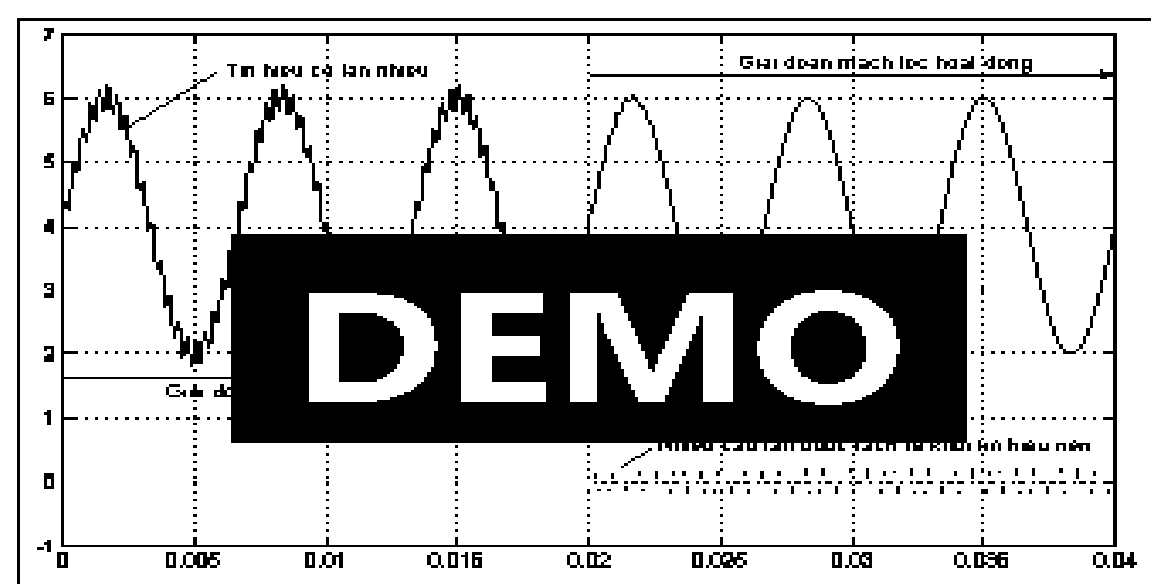


Để lọc nhiễu cao tần ra khỏi tín hiệu nền, ta có thể nghĩ đến việc dùng mạch lọc thông thấp để chỉ cho qua những thành phần tần số thấp. Tuy nhiên chính đáp ứng trễ (về pha) của mạch lọc làm cho tín hiệu ra trễ pha so với tín hiệu vào. Điều này sẽ dẫn đến sai số nếu ta lấy mẫu trên tín hiệu sau khi lọc.

Xem lại tính chất của mạch lọc cộng hưởng, nhận thấy ở tần số cộng hưởng f_0 , tín hiệu ra ngược pha với tín hiệu vào của mạch. Vì vậy nếu ta lấy tín hiệu ngõ ra của mạch lọc này cộng với tín hiệu ngõ vào của mạch thì trong kết quả tổng sẽ không chứa thành phần tần số f_0 . Nói cách khác, thành phần tần số f_0 bị loại khỏi tín hiệu. Cách thực hiện này được mô tả trên hình vẽ sau.



Sơ đồ lọc nhiễu cao tần



PHẦN 2 : NỘI DUNG VÀ TRÌNH TỰ THÍ NGHIỆM

5. CÔNG TÁC CHUẨN BỊ

f) Phân chuẩn bị bài ở nhà

Dùng MATLAB vẽ đáp ứng biên độ (vẽ theo thang tuyến tính) của các mạch lọc trong bài thí nghiệm theo số liệu sau :

+ Mạch lọc thông thấp : $R = 330\Omega$; $C = 0,1\mu\text{F}$

+ Mạch lọc thông cao : $R = 3300\Omega$; $C = 0,1\mu\text{F}$

+ Mạch lọc dải hẹp : $R = 22\text{k}\Omega$; $C = 0,2\mu\text{F}$; $R_r = 100\Omega$

Tính băng thông của mạch.

Tính khoảng thay đổi tần số cộng hưởng của mạch khi R_r thay đổi từ $20 \rightarrow 300\Omega$.

g) Board mạch và các dụng cụ cần thiết :

+ Board mạch B5

+ Đồng hồ đo vạn năng V.O.M

+ Dây nối

h) Công tác kiểm tra

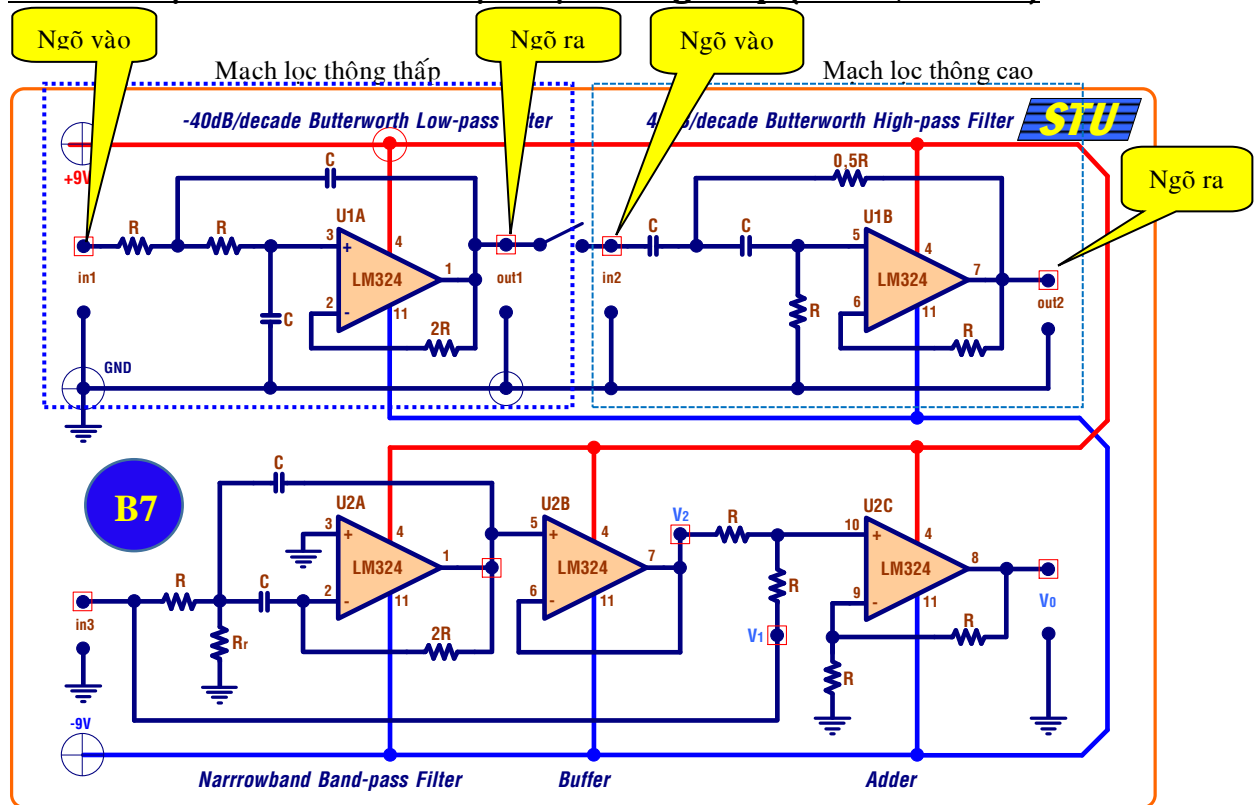
+ Kiểm tra V.O.M

+ Kiểm tra nguồn điện DC 9V và -9V trên tủ điện

+ Kiểm tra nguồn điện AC 6V/6VAC trên tủ điện.

6. TRÌNH TỰ THỰC HIỆN

THÍ NGHIỆM 1 : Khảo sát mạch lọc thông thấp (-40dB/decade)



1. Cấp đến ngõ vào một sóng sin biên độ 4V, tần số ban đầu là 50Hz.
2. Đo đồng thời tín hiệu vào và ra và thực hiện thay đổi tần số để hoàn thành bảng số liệu sau (tần số khảo sát lấy đến 5kHz). Có thể lấy thêm một số số liệu phụ để dễ vẽ đáp ứng tần số.

Tần số tín hiệu ngõ vào [Hz]	Biên độ đỉnh-đỉnh tín hiệu vào (V_{in}) [V]	Biên độ đỉnh-đỉnh tín hiệu ra (V_o) [V]	Tỉ số V_o/V_{in}
50			
500			
1000			
1500			
2000			
2500			
3000			
3500			
4000			
4500			
5000			

3. Dùng số liệu ở bảng trên vẽ đáp ứng biên độ của mạch và so sánh với lý thuyết. Nhận xét kết quả.

THÍ NGHIỆM 2 : Khảo sát mạch lọc thông cao (40dB/decade)

Thực hiện thí nghiệm tương tự như trường hợp mạch lọc thông thấp.

Chú ý : Khi thực hiện thí nghiệm này, SW ở vị trí hở mạch.

Tần số tín hiệu ngõ vào [Hz]	Biên độ đỉnh-đỉnh tín hiệu vào (V_{in}) [V]	Biên độ đỉnh-đỉnh tín hiệu ra (V_o) [V]	Tỉ số V_o/V_{in}
50			
100			
150			
200			
250			
300			
350			
400			
450			
500			
550			
600			
650			
700			
750			
800			
850			
900			
950			
1000			

Dùng số liệu ở bảng trên vẽ đáp ứng biên độ của mạch và so sánh với lý thuyết. Nhận xét kết quả.

.....

.....

.....

.....

.....

.....

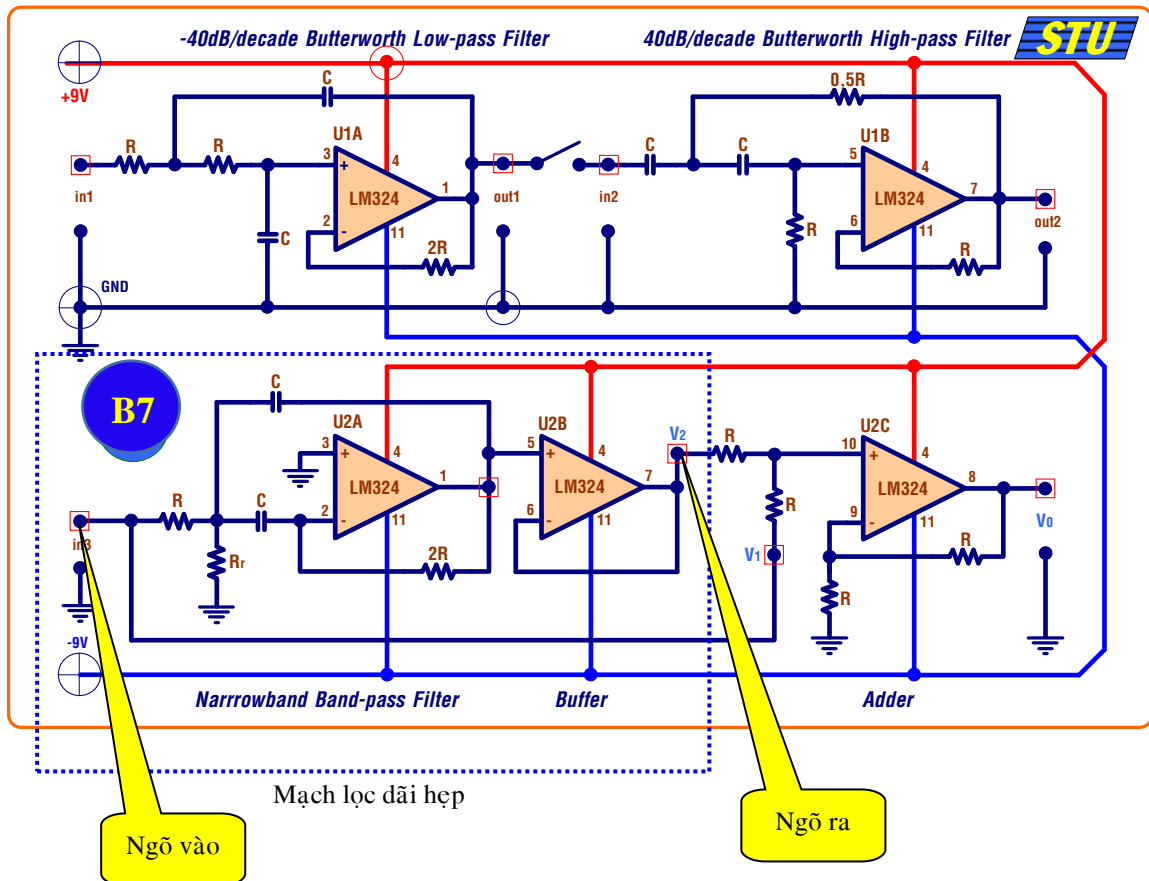
.....

.....

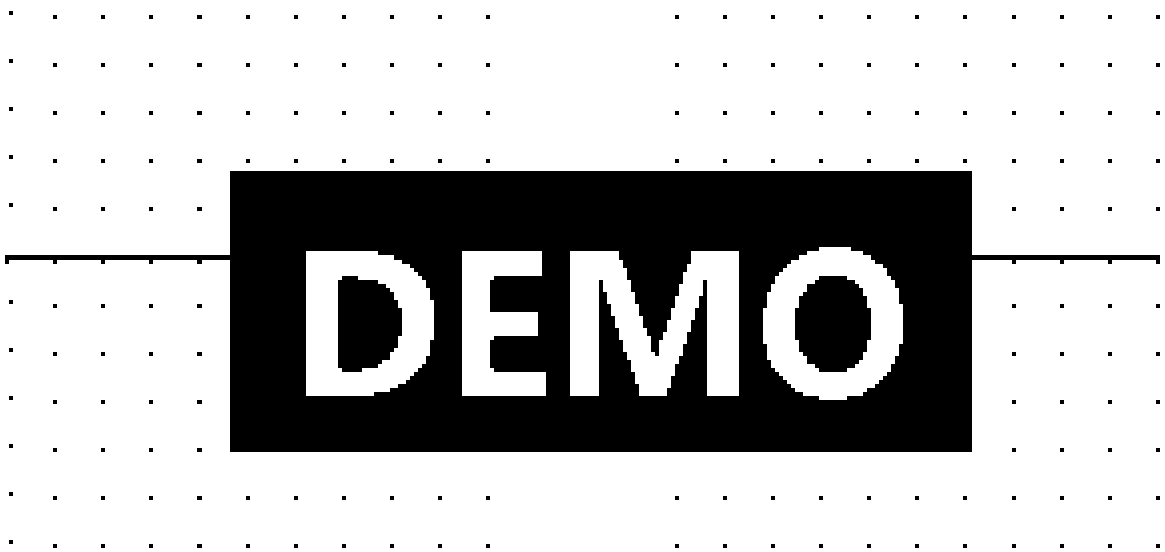
.....

.....

HÍ NGHIỆM 3 : Khảo sát mạch lọc dải hẹp



1. Chính biến trở R_r ở vị trí trung bình.
2. Cấp đến ngõ vào của mạch một tín hiệu sin, biên độ 4V
3. Dùng dao động ký đo đồng thời tín hiệu ngõ vào và ra của mạch, điều chỉnh tần số tín hiệu vào cho đến khi tín hiệu ngõ ra đạt giá trị lớn nhất (tại đó là tần số cộng hưởng), vẽ lại quan hệ tín hiệu vào/ ra lúc đó.

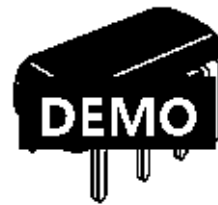
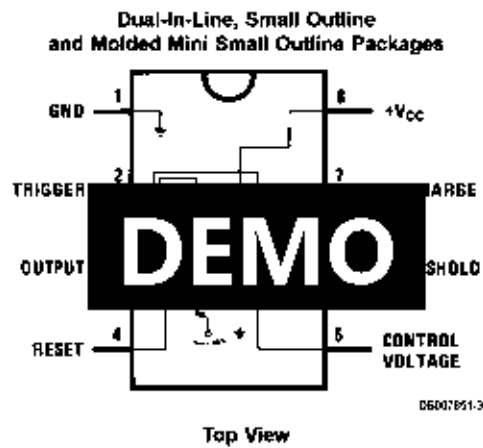


Nhận xét về quan hệ biên độ và pha giữa tín hiệu vào và ra tại tần số cộng hưởng của mạch.

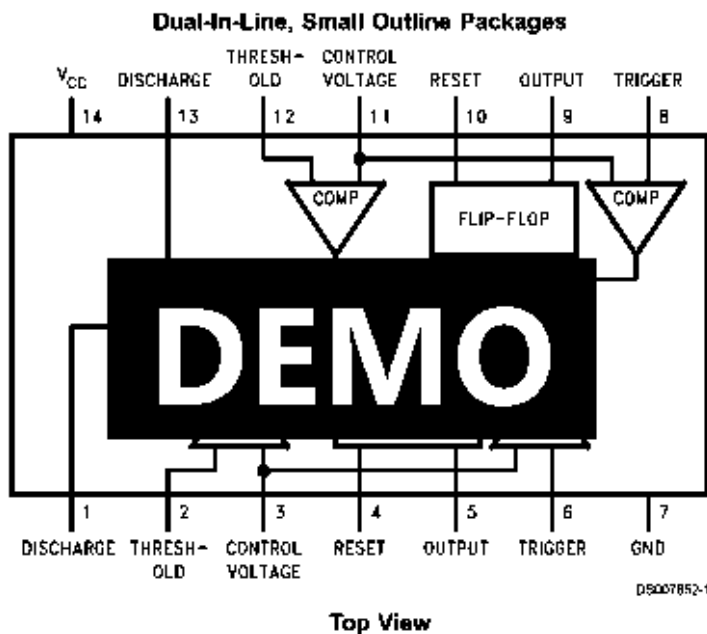
Bài 08

VI MẠCH 555

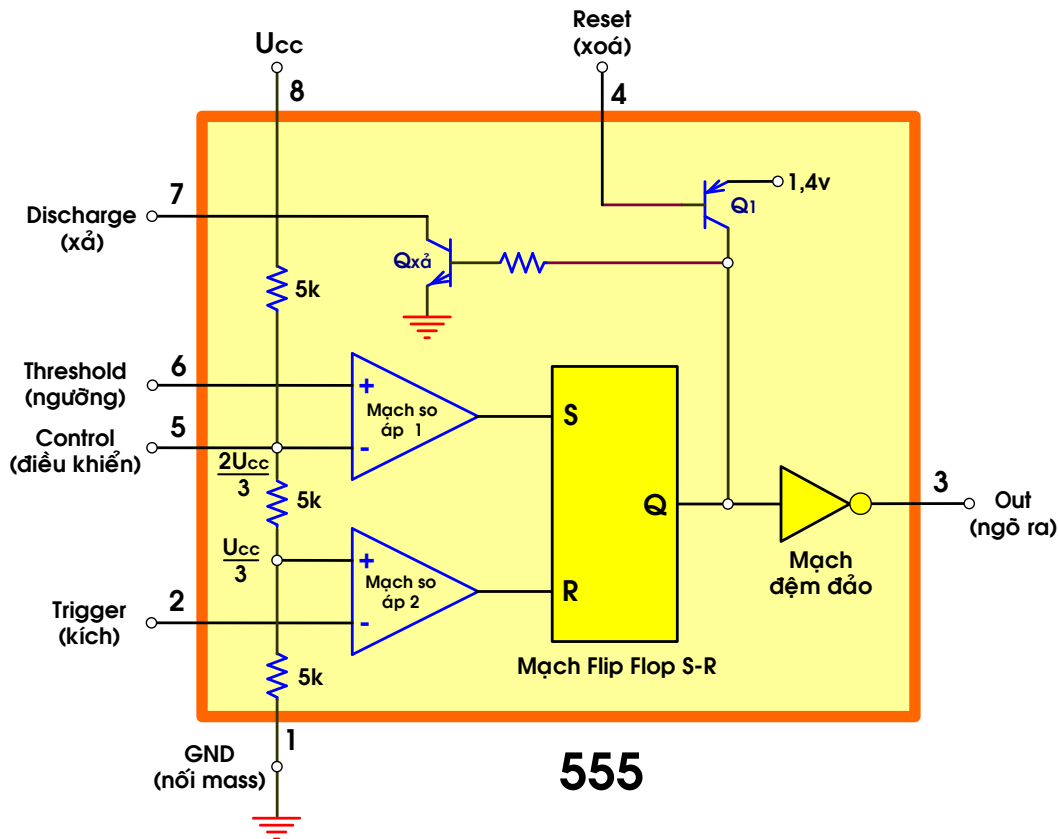
IC 555 là một vi mạch định thời do nhiều hãng chế tạo với các mã hiệu thương mại là : LM555 (National); HA17555 (Hitachi); uA555 (Fairchild); NE555 hoặc SE555 (Signetics). Kiểu vỏ phổ biến nhất là loại hàn xuyên lớp, vỏ Plastic 8 chân như hình 5.32. 555 là một IC định thời được dùng rất phổ biến, cùng họ với 555 có IC định thời 556 (tương đương với 2 IC 555 trong cùng một vỏ 14 chân). Nguồn cấp điện cho các IC 555, 556 tối đa là +18v. V_{cc} là chân nối với nguồn (+) và GND là chân nối mass.



Hình 5.32 : Sơ đồ bố trí các chân và kiểu vỏ phổ biến của IC 555.



Hình 5.33 : Sơ đồ bố trí các chân và dạng vỏ phổ biến của IC 556 (Dual 555).

Sơ đồ khối bên trong IC 555.

Hình 5.34 : Sơ đồ khối bên trong IC 555.

Ba điện trở 5k mắc nối tiếp nhau tạo thành cầu phân áp chia điện áp cấp nguồn (U_{cc}) thành 3 phần bằng nhau. Vì vậy điện áp tại ngõ vào (-) của mạch so áp 1 là $2U_{cc}/3$ và tại ngõ vào (+) của bộ so áp 2 là $U_{cc}/3$. Điện áp ngõ ra của các bộ so áp chỉ ở hai trạng thái:

- Xấp xỉ điện áp nguồn U_{cc} khi $U_{(+)} > U_{(-)}$, ta gọi là mức [1].
- Xấp xỉ 0v khi $U_{(+)} < U_{(-)}$, ta gọi là mức [0].

Ngõ ra của các mạch so áp nối đến các đầu S và R của mạch Flip-Flop (FF) để điều khiển FF này. Hoạt động của mạch FF có thể xảy ra với 3 khả năng như sau:

- ❶ Khi $S = 0$ và $R = 0$ thì ngõ ra Q không đổi dẫn đến trạng thái ngõ ra không đổi.
- ❷ Khi $S = 0$ và $R = 1$ thì ngõ ra Q ở mức [0] và ngõ ra **Out** có điện áp bằng $+U_{sat}$.
- ❸ Khi $S = 1$ và $R = 0$ thì ngõ ra Q ở mức [1] và ngõ ra **Out** có điện áp xấp xỉ 0v.

Trong đa số các trường hợp ứng dụng, chân số 5 của IC không được sử dụng và nối qua một tụ điện 0,1 μ F xuống mass nhằm mục đích chống nhiễu từ môi trường ngoài IC. Điện áp tại chân 5 lúc này bằng $2/3$ mức U_{cc} . Chân số 6 và chân số 2 được nối chung với nhau và điện áp điều khiển được đưa đến điểm chung này. Ta gọi điện áp tác động lên điểm nối chung là $U_{6,2}$. Khi đó $U_{6,2}$ tác động vào các mạch so áp sẽ ảnh hưởng đến trạng thái của tín hiệu tại S và R, do đó sẽ ảnh hưởng đến trạng thái ngõ ra **Out**.

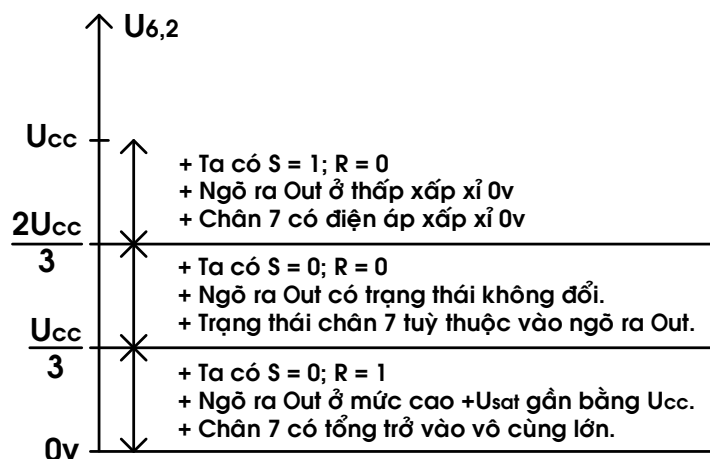
Khi ngõ ra **Out** ở mức thấp thì tương ứng bên trong IC ta có ngõ Q của Flip-Flop ở mức cao và Transistor $Q_{xá}$ dẫn điện bão hoà nối tắt chân số 7 xuống mass (nối từ bên trong IC). Lúc đó điện áp tại chân 7 xấp xỉ 0v. Ngược lại khi ngõ ra **Out** ở trạng thái mức cao thì tại ngõ Q của Flip-Flop ở mức thấp và $Q_{xá}$ ngừng dẫn, chân số 7 trở nên có tổng trở vào vô cùng lớn và xem như bị hở mạch (phía trong IC).

Chân số 4 là ngõ vào RESET, khi tín hiệu tại ngõ vào này có điện áp nhỏ hơn 0,7v thì Transistor Q_1 dẫn bão hoà làm cho điện thế tại Q khoảng 1,4v, mức áp này đủ làm cho ngõ ra **Out** ở mức thấp và Transistor $Q_{xá}$ bão hoà nối tắt chân 7 xuống mass. Như vậy khi tín hiệu RESET ở mức thấp thì ngõ ra **Out** của IC và cả chân số 7 có mức điện áp thấp bất chấp các tín hiệu điều khiển khác. Khi không dùng chức năng RESET thì ngõ vào RESET được nối lên nguồn U_{cc} hoặc bỏ hở.

Tóm lại hoạt động của IC 555 có thể tóm lược như sau:

Khi ngõ vào RESET có mức điện áp thấp hơn 0,7v hoặc nối mass thì ngõ ra **Out** và chân 7 có điện áp xấp xỉ 0v bất chấp các ngõ vào khác.

Khi ngõ vào RESET nối lên nguồn U_{cc} hoặc bỏ hở thì phải xét tín hiệu tại các chân 6 và 2 để biết trạng thái của ngõ ra **Out** và chân số 7. Cụ thể như sơ đồ sau:



Hình 5.35

CÁC MẠCH CƠ BẢN CỦA IC 555 :

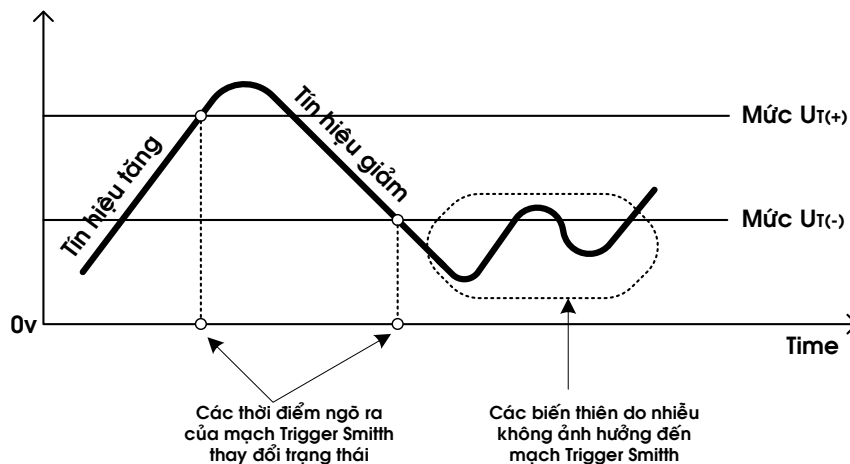
Mạch ứng dụng IC 555 rất phong phú, trong tài liệu này ta giới thiệu một số ứng dụng cơ bản nhất với mục đích hiểu rõ hoạt động của IC 555, từ đó chúng ta có thể thiết kế các mạch khác tương tự hoặc đọc hiểu được các mạch ứng dụng 555 trong các tài liệu kỹ thuật.

Mạch TRIGGER SMITTH :

Mạch Trigger Smitth là mạch chuyên dùng để chuyển đổi các dạng sóng không vuông thành dạng xung vuông với đặc tính chống nhiễu rất tốt. Mạch hoạt động với 2 mức điện áp gọi là mức $U_{T(+)}$ và $U_{T(-)}$. Mức $U_{T(+)}$ gọi là điện áp ngưỡng trên và $U_{T(-)}$ gọi là điện áp ngưỡng dưới của Trigger Smitth. Khi tín hiệu vào mạch có biên độ thay đổi thì ngõ ra của mạch chỉ đổi trạng thái trong những trường hợp sau:

- Tín hiệu tăng từ dưới mức $U_{T(+)}$ lên trên mức $U_{T(+)}$
- Tín hiệu giảm từ trên mức $U_{T(-)}$ xuống dưới mức $U_{T(-)}$.

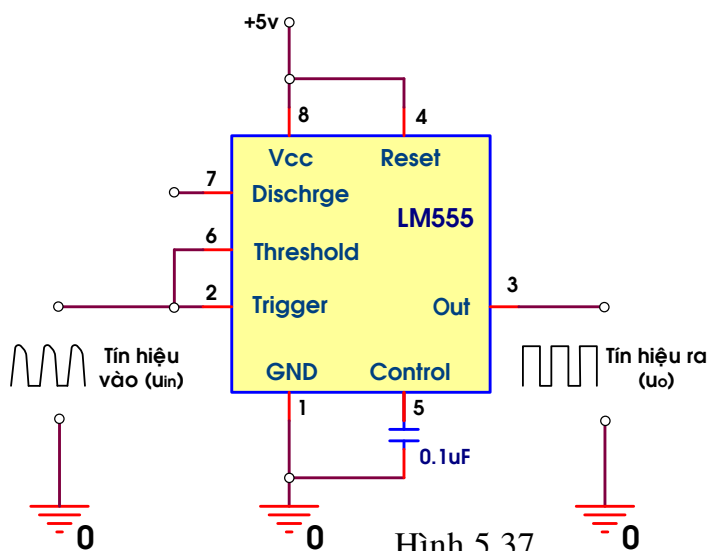
Trong các trường hợp khác, tín hiệu đầu ra của mạch không đổi.



Hình 5.36

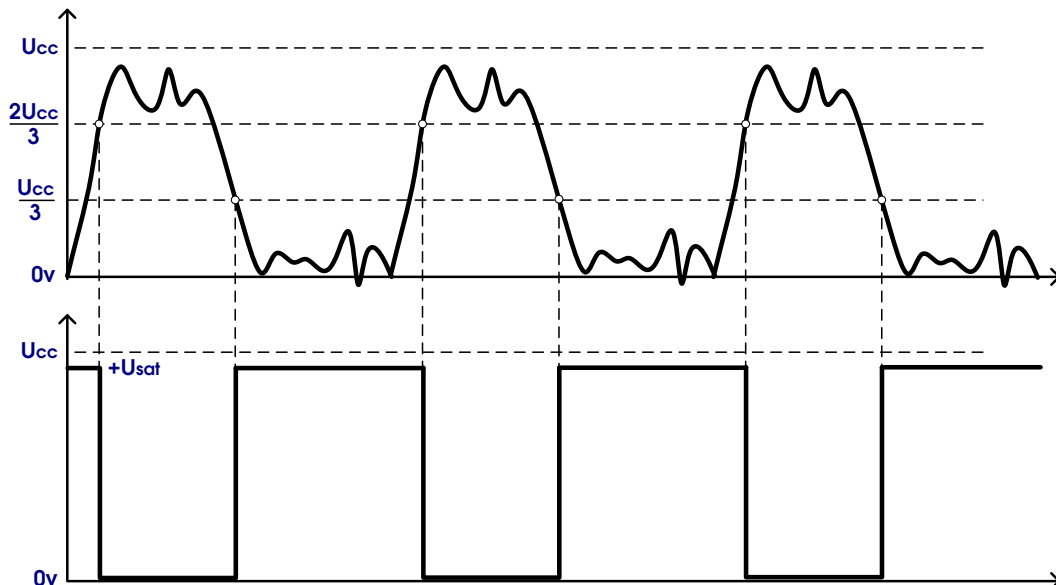
Một dạng mạch Trigger Smith dùng IC 555 có sơ đồ nguyên lý trên hình 5.37. Chân số 5 của IC được nối mass thông qua tụ $0,1\mu\text{F}$. Chân 2 và chân 6 của IC được nối chung với nhau và là ngõ vào của mạch. Trong trường hợp này mức $U_{T(+)}$ là $2U_{cc}/3$ và mức $U_{T(-)}$ là $U_{cc}/3$. Khi cần thay đổi các mức $U_{T(+)}$ và $U_{T(-)}$, người ta mắc thêm một điện trở từ chân 5 lên nguồn U_{cc} hoặc từ chân 5 xuống mass, cũng có thể đặc một nguồn áp cố định vào chân số 5. Trong từng trường hợp, ta dựa vào sơ đồ khối trình bày trên hình 5.34 để xác định lại các mức áp.

Khi tín hiệu vào mạch có mức áp thấp hơn $U_{cc}/3$ thì tương ứng $U_{6,2} < U_{cc}/3$ và ngõ ra của mạch (chân 3 của IC 555) có điện áp mức cao ($+U_{\text{sat}} \approx U_{cc}$). Lúc này nếu tín hiệu tăng lên trên mức $U_{cc}/3$ thì vẫn không có gì thay đổi cho đến khi tín hiệu tăng cao hơn mức $2U_{cc}/3$ thì ngõ ra của mạch mới chuyển trạng thái từ mức $+U_{\text{sat}}$ xuống mức 0V . Khi tín hiệu giảm thì cũng phải đợi đến khi giảm thấp hơn mức $U_{cc}/3$ thì ngõ ra của mạch mới đổi trạng thái. Mạch Trigger Smith như hình 5.37 thích hợp dùng để chỉnh sửa dạng sóng vuông đã bị méo dạng do truyền qua khoảng cách xa hoặc chuyển đổi dạng sóng không vuông thành dạng sóng vuông.



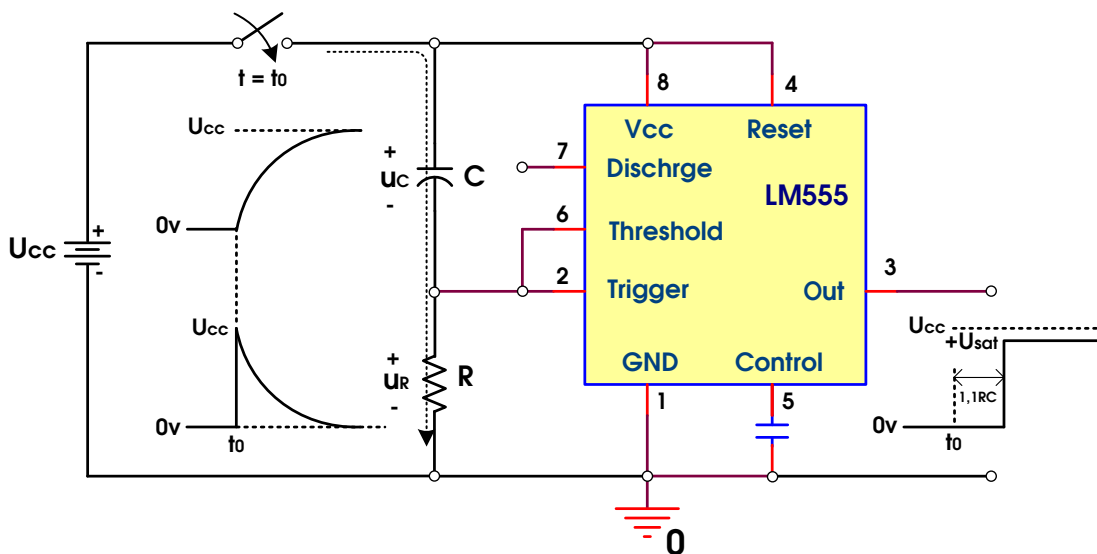
Hình 5.37

Tín hiệu xung vuông khi truyền qua khoảng cách xa thường bị méo dạng do suy hao không đều trên đường truyền, do nhiễu xâm nhập v.v. Kết quả là bị méo dạng và khi đến thiết bị xử lý thì không thể xử lý trực tiếp được. Trong trường hợp này mạch Trigger Smith được dùng để sửa dạng sóng thành sóng vuông chuẩn trước khi đưa vào mạch xử lý.



Hình 5.38 : Tín hiệu ngõ vào của mạch Trigger Smittth (đồ thị bên trên) là tín hiệu xung vuông bị méo dạng do truyền qua khoảng cách xa. Tín hiệu ngõ ra của mạch Trigger Smittth (bên dưới) là dạng xung vuông chuẩn.

Mạch ON - DELAY :



Hình 5.39 : Sơ đồ nguyên lý mạch ON-DELAY

Mạch trên hình 5.39 gọi là mạch ON-DELAY. Khi đóng khoá K vào thời điểm t_0 thì sau một khoảng thời gian trễ bằng $1,1RC$ ngõ ra của mạch mới có điện áp mức cao. Nguyên nhân là do khi đóng khoá K thì tụ C mới bắt đầu nạp điện với dòng điện như hình vẽ. Điện áp trên tụ tăng từ từ theo hàm mũ và điện áp trên R giảm dần theo hàm mũ. Tổng $U_C + U_R = U_{CC}$. Điện áp trên R tác động trực tiếp vào ngõ vào 6,2 của IC. Lúc đầu do $U_R > 2U_{CC}/3$ nên điện áp ngõ ra của IC ở mức cao (đã giải thích ở phần trên). Sau lúc đóng khoá K một thời gian, điện áp U_R giảm dần xuống thấp và vào thời điểm $U_R < U_{CC}/3$ thì ngõ ra của IC chuyển từ 0V lên mức $+U_{sat}$ (xem hình 5.40).

Xem lý thuyết về mạch C-R trong **chương 1** ta có phương trình điện áp trên tụ C và trên R là:

$$u_c = U_{cc}(1 - e^{-t/RC})$$

$$u_R = U_{cc} \cdot e^{-t/RC}$$

Điều kiện áp dụng là phải chọn gốc thời gian tại t_0 tức là xem $t_0 = 0$.

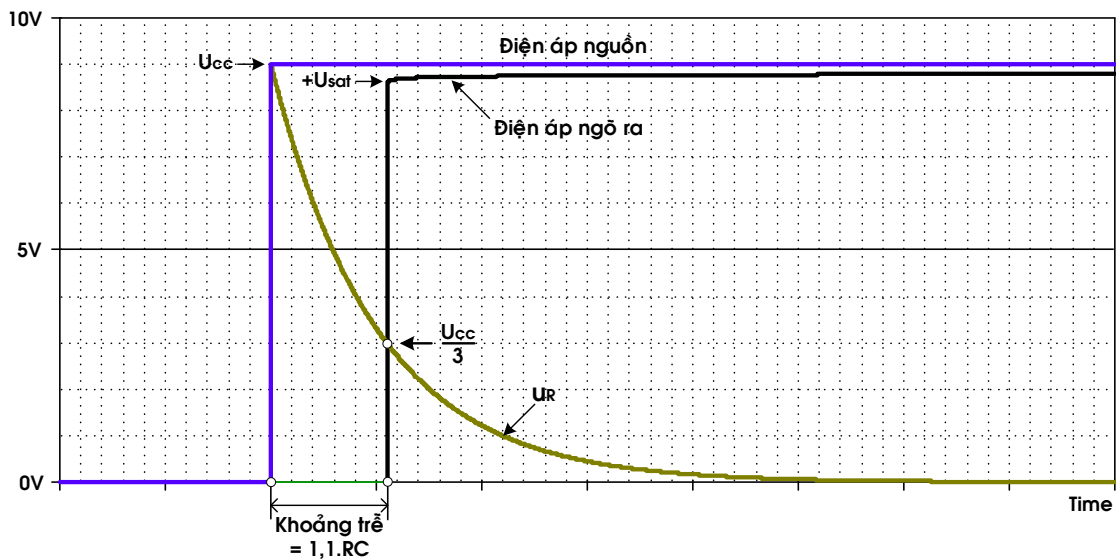
Như vậy khi $u_R = U_{cc}/3$ sẽ là lúc t nghiệm đúng phương trình:

$$U_{cc} \cdot e^{-t/RC} = U_{cc}/3$$

$$\Rightarrow e^{-t/RC} = 1/3 \text{ hay } t = \ln 3 \cdot RC \approx 1,1 \cdot RC$$

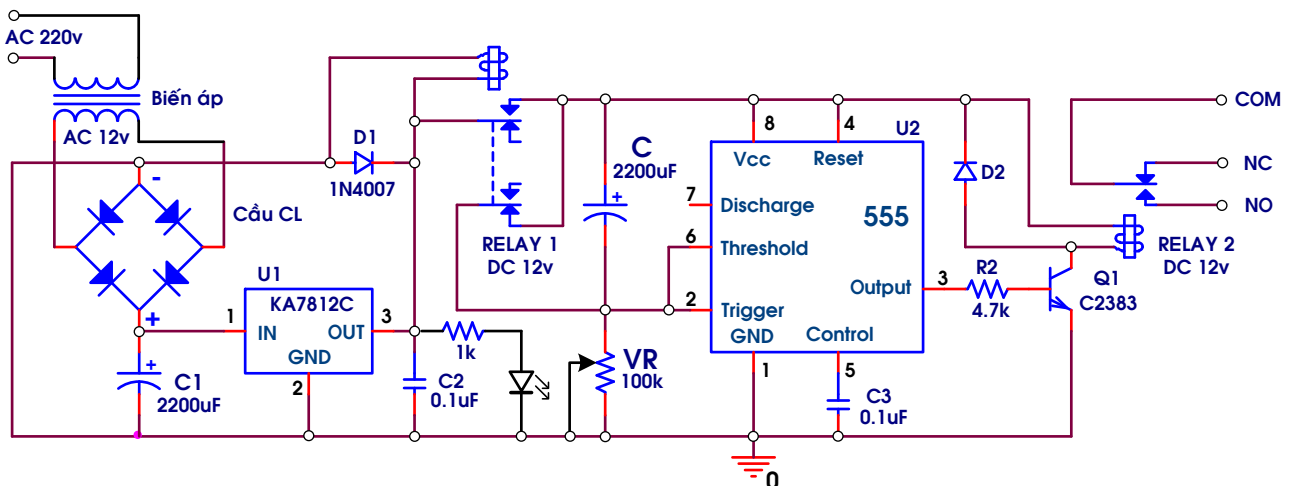
Vậy thời gian DELAY là:

$$T_{\text{DELAY}} = \ln 3 \cdot RC \approx 1,1 \cdot RC \text{ với } R [\Omega] \text{ và } C [F].$$



Hình 5.40 : Quan hệ giữa các điện áp trong mạch ON-DELAY với nguồn $U_{cc} = 9v$.

Một ứng dụng điển hình của mạch ON-DELAY là RELAY thời gian, một khí cụ điện rất phổ biến và không thể thiếu trong các mạch điều khiển thiết bị điện. Một RELAY thời gian dùng mạch điện tử có sơ đồ nguyên lý trên hình 5.41.



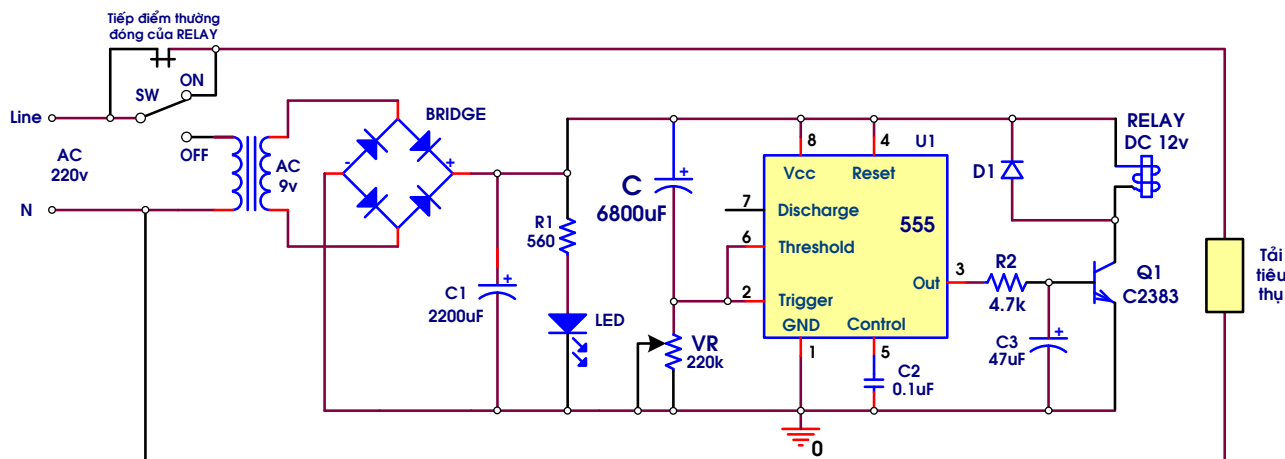
Hình 5.41 : Sơ đồ nguyên lý của một loại RELAY thời gian thực tế.

Nguyên lý hoạt động :

Khi mạch được cấp điện, điện áp 220v qua biến áp giảm xuống còn 12V AC. Điện áp này được chỉnh lưu cầu và lọc bởi tụ C_1 (2200uF – 35v) để có dạng DC phẳng cấp đến ngõ vào của IC ổn áp KA7812C. Điện áp ngõ ra của IC là 12v và cấp cho cuộn dây của RELAY 1. Như vậy khi cấp nguồn cho mạch thì RELAY 1 được cấp điện ngay và tiếp điểm thường hở của nó đóng lại để nguồn 12v được cấp đến mạch ON-DELAY. Sau một thời gian, ngõ ra của IC 555 chuyển từ mức áp 0v lên mức cao $+U_{sat}$ và kích Transistor Q_1 dẫn, lúc này RELAY 2 mới được cấp điện và các tiếp điểm của nó chuyển trạng thái. Như vậy sau khi cấp điện một thời gian thì RELAY 2 mới tác động. Khoảng thời gian DELAY là $1,1.VR.C$.

Với $VR = 100k$; $C = 2200uF$ thì thời gian DELAY có thể chỉnh được trong khoảng từ 0 đến 242 giây (xấp xỉ 4 phút).

Một ứng dụng khác của mạch ON-DELAY là dùng để duy trì trạng thái ON của thiết bị dùng điện một thời gian sau khi công tắc nguồn đã bật sang OFF. Một mạch như vậy có sơ đồ nguyên lý như hình 4.42.



Hình 5.42 : Mạch duy trì trạng thái ON của thiết bị điện khi tắt SW nguồn về OFF.

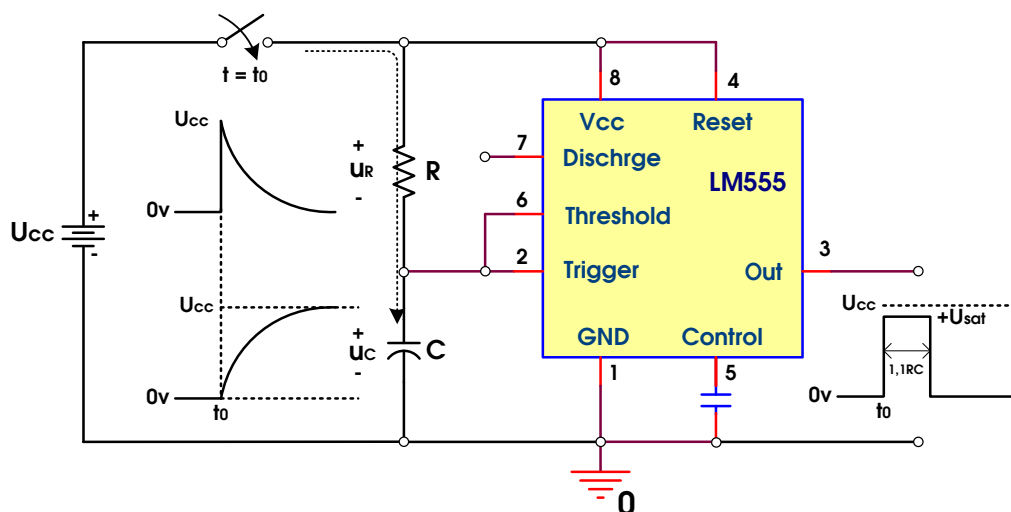
Nguyên lý hoạt động:

Khi công tắc SW ở vị trí ON thì mạch điều khiển không có điện và RELAY không tác động, tải được cung cấp điện bình thường qua công tắc. Khi bật công tắc về OFF thì mạch điều khiển có điện, tuy nhiên ngõ ra **Out** của IC 555 vẫn ở trạng thái 0v một thời gian nên trong thời gian này RELAY không tác động và tải vẫn được cấp điện theo đường tiếp điểm thường đóng của RELAY. Khi hết thời gian duy trì (bằng $1,1.RC$) thì ngõ ra **Out** của IC 555 có mức điện áp cao $+U_{sat}$ làm Transistor Q_1 dẫn bão hoà và RELAY được cấp điện, tiếp điểm thường đóng của nó đổi trạng thái sang hở mạch và như vậy tải bị cắt điện.

Mạch như trên có thể ứng dụng để điều khiển các đèn trong phòng làm việc ở công ty, phòng trọ khách sạn và những ứng dụng tương tự khác. Khi nhân viên ra khỏi phòng và tắt đèn thì đèn vẫn sáng một thời gian trước khi tắt, khoảng thời gian này

được tính toán sao cho nhân viên có đủ thời gian thu xếp các công việc còn lại và khoá cửa trước khi ra khỏi phòng.

2.2.3 Mạch OFF - DELAY :



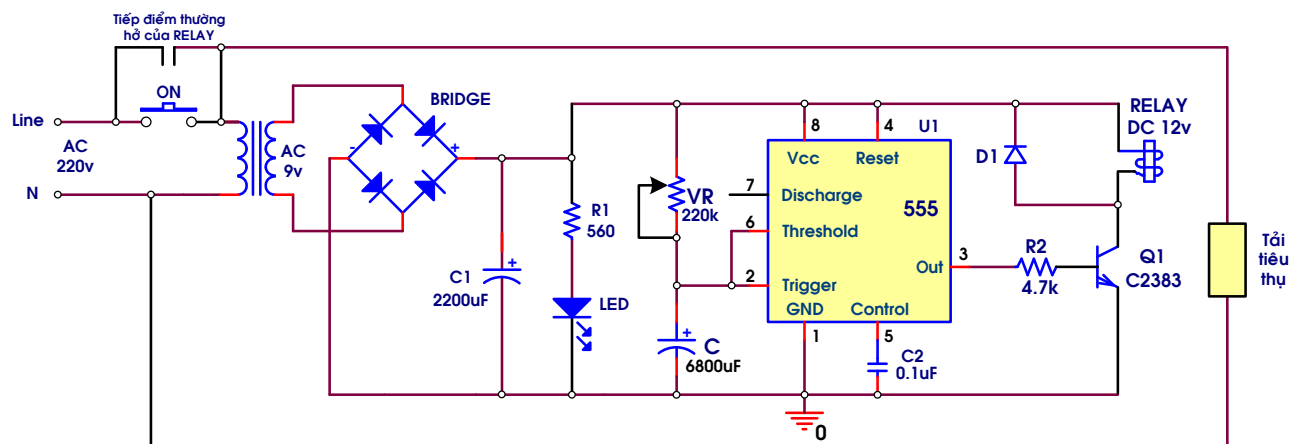
Hình 5.43 : Sơ đồ nguyên lý mạch OFF – DELAY.

Trên hình 5.43 là sơ đồ nguyên lý mạch OFF-DELAY. Ngay khi mạch được cấp điện, ngõ ra **Out** có mức điện áp mức cao $+U_{sat}$ và sau một thời gian thì điện áp ngõ ra chuyển xuống mức $0v$ mặc dù mạch vẫn được cấp điện. Để ý thấy rằng so với mạch ON – DELAY thì mạch OFF - DELAY chỉ khác một điểm duy nhất là vị trí của điện trở R và tụ C được hoán đổi. Như vậy khi đóng khoá K để cấp điện cho mạch thì điện áp trên tụ tác động vào ngõ vào 6,2 của IC 555. Do lúc đầu $u_c < U_{cc}/3$ nên ngõ ra **Out** có mức điện áp $+U_{sat}$. Theo thời gian u_c tăng dần và khi u_c tăng lên trên mức $2U_{cc}/3$ thì ngõ ra **Out** chuyển xuống mức $0v$.

Tại thời điểm ngõ ra chuyển từ mức cao xuống mức thấp ta có:

$$u_c = 2U_{cc}/3 \Leftrightarrow U_{cc}(1 - e^{-t/RC}) = 2U_{cc}/3 \Rightarrow t = \ln 3 \cdot RC \approx 1,1 \cdot RC \text{ với } R [\Omega] \text{ và } C [F].$$

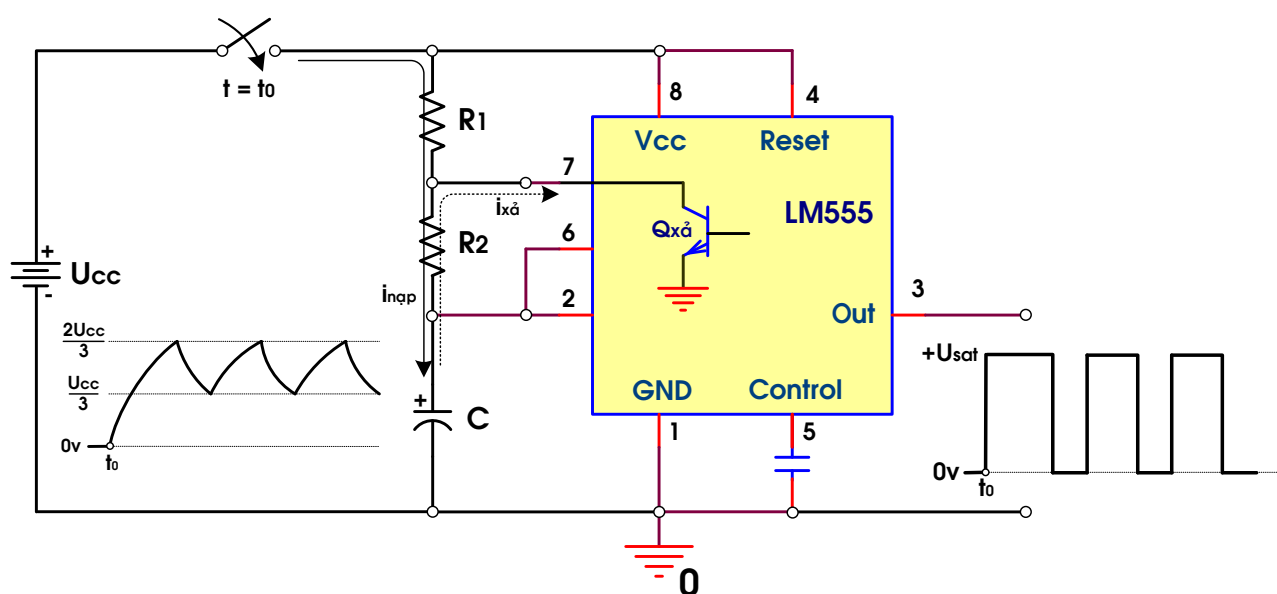
Một ví dụ về ứng dụng của mạch OFF-DELAY như hình 5.44.



Hình 5.44 : Mạch OFF – DELAY điều khiển tải 220v.

Nguyên lý hoạt động :

Khi nhấn nút ON, biến áp được cấp điện và bộ chỉnh lưu, tụ lọc làm việc tạo ra điện áp DC cấp cho mạch IC 555. Ngay khi được cấp điện, ngõ ra **Out** có điện áp mức cao $+U_{sat}$ và kích dẫn Transistor làm RELAY tác động, tiếp điểm của RELAY đóng lại và giữ cho dòng điện qua tải được đi trì khi đã buông nút nhấn. Sau một thời gian đi trì bằng $1,1RC$ thì ngõ ra **Out** chuyển xuống mức $0v$ và ngay lúc đó RELAY mất điện dẫn đến toàn bộ mạch mất điện. Như vậy khi nhấn nút ON, sẽ có dòng qua tải một thời gian và sau đó mạch tự động ngắt điện. Mạch này có thể dùng để điều khiển máy bơm nước hoạt động định thời, điều khiển đèn đi trì khi ra khỏi phòng làm việc, phòng trọ khách sạn và những ứng dụng tương tự khác.

2.2.4 Mạch dao động tạo xung vuông.

Hình 5.45 : Sơ đồ nguyên lý mạch dao động tạo xung vuông.

Nguyên lý hoạt động:

Theo sơ đồ nguyên lý mạch ta thấy điện áp trên tụ được cấp vào chân 6,2 của IC và do đó điện áp này sẽ điều khiển trạng thái ngõ ra **Out**. Khi đóng công tắc cấp điện cho mạch vào thời điểm t_0 , điện áp trên tụ ban đầu bằng $0v$ nên điện áp ngõ ra **Out** ở mức cao $+U_{sat}$. Lúc này chân 7 của IC có tổng trở vào rất lớn nên toàn bộ dòng điện từ nguồn qua R_1 đều qua R_2 và nạp cho tụ C. Điện áp trên tụ tăng dần theo hàm mũ.

Khi điện áp trên tụ tăng đến ngưỡng $2U_{cc}/3$ và bắt đầu lớn hơn ngưỡng này (tức là lúc đó $U_{6,2} > 2U_{cc}/3$) thì ngõ ra **Out** ngay lập tức chuyển xuống mức $0v$ và tương ứng chân 7 có điện áp $0v$ do Transistor Q_{xa} (bên trong IC) dẫn bão hòa. Lúc này điện áp trên tụ lớn hơn điện áp tại chân 7 nên tụ không nạp nữa mà bắt đầu xả điện qua R_2 đến chân 7 đồng thời dòng điện từ nguồn U_{cc} qua R_1 đến chân 7, hợp lưu của 2 dòng này chảy vào chân 7 và qua Transistor Q_{xa} xuống mass. Giai đoạn này IC có thể hỏng do hỏng Q_{xa} nếu dòng từ nguồn U_{cc} qua R_1 quá lớn (nếu chọn R_1 nhỏ).

A. MỤC ĐÍCH THÍ NGHIỆM :

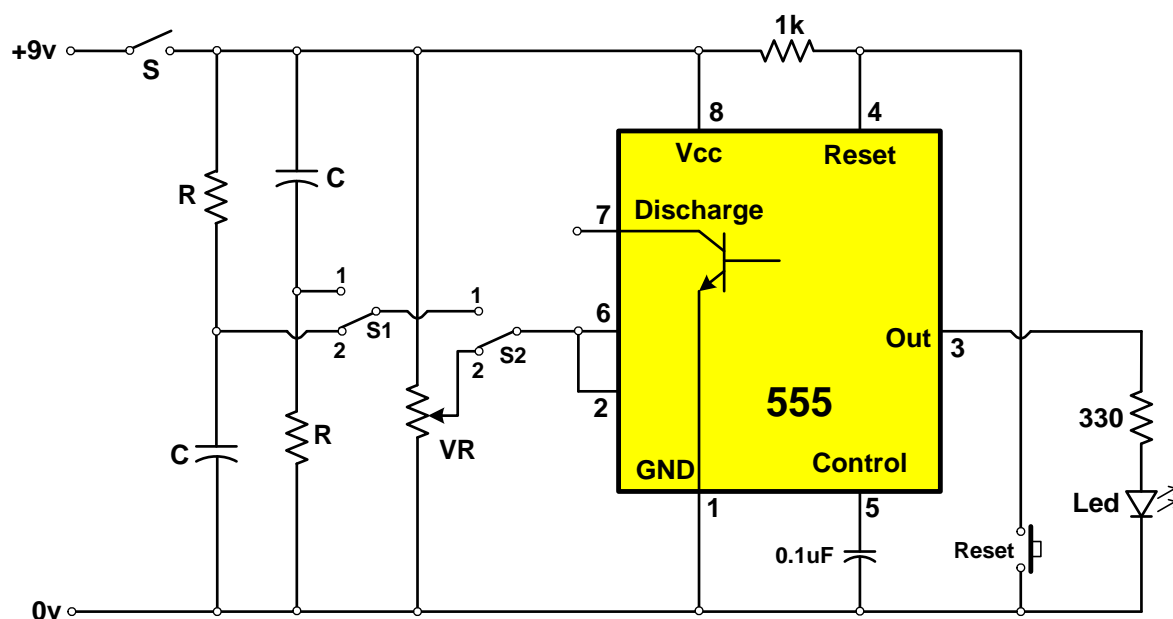
Mục đích bài này giúp sinh viên hiểu được nguyên lý làm việc của IC định thời 555 và các mạch ứng dụng cơ bản của IC này.

B. NỘI DUNG THÍ NGHIỆM :**1. KHẢO SÁT NGUYÊN LÝ LÀM VIỆC CỦA IC 555 :**

Kiểu mạch được ứng dụng nhiều nhất của IC 555 là mạch ở hình vẽ sau, ở đó chân số 2 và chân số 6 của IC được nối chung với nhau. Điện áp ngõ ra (chân 3) của IC hoàn toàn phụ thuộc vào điện áp điều khiển cấp đến 2 chân nối chung (2) và (6). Chân số 7 của IC được nối với cực C của Transistor bên trong IC và Transistor này dẫn hay ngưng phụ thuộc vào trạng thái tín hiệu ở ngõ ra (chân 3). Trong bài thí nghiệm này ta lần lượt khảo sát các vấn đề nói trên.

1.1 Khảo sát quan hệ giữa điện áp điều khiển $U_{6,2}$ và trạng thái ngõ ra :

Thực hiện mạch với vị trí các công tắc như hình vẽ sau :



Nối dây nguồn cấp điện đến mạch.

Đóng công tắc S để cấp điện cho mạch và dùng V.O.M đo điện áp chân số (6) và (2) và thực hiện như sau :

- Chỉnh VR để $U_{6,2} < 1/3$ mức áp nguồn (ta gọi là U_{cc} và trong thí nghiệm này ta có $U_{cc} = 9v$) và đo điện áp ngõ ra (chân số 3).

$U_3 = \dots\dots\dots$

- Tăng $U_{6,2}$ từ mức thấp hơn $\frac{U_{cc}}{3}$ lên vùng giá trị giữa $\frac{U_{cc}}{3}$ và $\frac{2U_{cc}}{3}$ và xem điện áp ngõ ra có thay đổi không ?

$\dots\dots\dots$

- Tiếp tục tăng $U_{6,2}$ lên mức cao hơn $\frac{2U_{cc}}{3}$ và đo xem điện áp ngõ ra lúc này bằng bao nhiêu ?
.....
- Giảm $U_{6,2}$ từ mức cao hơn $\frac{2U_{cc}}{3}$ xuống vùng giá trị giữa $\frac{2U_{cc}}{3}$ và $\frac{U_{cc}}{3}$ và xem điện áp ngõ ra có thay đổi không ?
.....
- Tiếp tục giảm $U_{6,2}$ xuống mức thấp hơn $\frac{U_{cc}}{3}$ xem mức điện áp ngõ ra là bao nhiêu ?
.....
- Trả lời các câu hỏi sau :
 Khi điện áp đặt tại chân số 6 và 2 tức $U_{6,2} < \frac{U_{cc}}{3}$ thì mức điện áp ngõ ra bằng bao nhiêu ?
 Khi điện áp đặt tại chân số 6 và 2 tức $U_{6,2} > \frac{2U_{cc}}{3}$ thì mức điện áp ngõ ra bằng bao nhiêu ?
 Khi điện áp $U_{6,2}$ tăng từ dưới mức $\frac{U_{cc}}{3}$ lên vùng giá trị giữa $\frac{U_{cc}}{3}$ và $\frac{2U_{cc}}{3}$ thì điện áp ngõ ra có thay đổi không ?
 Khi điện áp $U_{6,2}$ giảm từ trên mức $\frac{2U_{cc}}{3}$ xuống vùng giá trị giữa $\frac{2U_{cc}}{3}$ và $\frac{U_{cc}}{3}$ thì điện áp ngõ ra có thay đổi không ?

1.2 Khảo sát điện trở chân 7 so với mass :

- Chỉnh VR sao cho ngõ ra ở mức cao và dùng V.O.M đo điện trở chân số 7 xuống mass, khi đo que đen của V.O.M đặt ở chân 7. Điện trở đo được là :
.....
- Chỉnh VR sao cho ngõ ra ở mức thấp và lặp lại bước đo điện trở chân 7 như trên. Điện trở đo được là :
.....
- Nhận xét gì về điện trở giữa chân số 7 và mass trong 2 trường hợp ngõ ra ở mức cao và ngõ ra ở mức thấp.
.....
.....

