

Chương 5:

VI MẠCH ĐỊNH THỜI 555 - THẠCH ANH

Chương 5: VI MẠCH ĐỊNH THỜI 555

- I. Giới thiệu vi mạch 555.
- II. Cấu trúc vi mạch 555.
- III. Các trạng thái hoạt động.
- IV. Các mạch ứng dụng.
- V. Các mạch dao động dùng thạch anh.



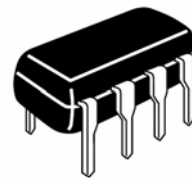
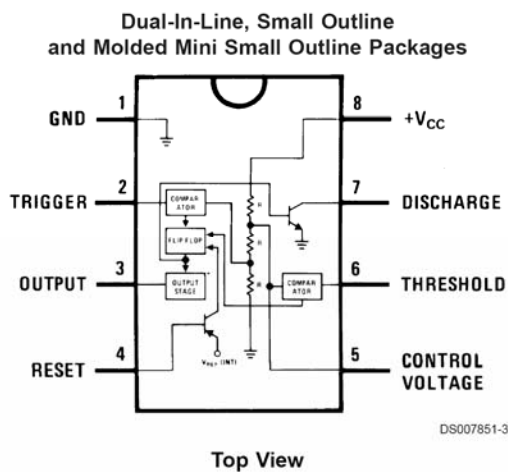
I. Giới thiệu vi mạch 555:

- 1. Giới thiệu sơ đồ cấu trúc chân.
- 2. Thông số kỹ thuật.



1. Giới thiệu sơ đồ cấu trúc chân.

Sơ đồ chân và vỏ vi mạch 555:





1. Giới thiệu ...(tt).

Chức năng các chân vi mạch:

- [1] GND: Mass.
- [2] Trigger input: Ngõ vào xung kích.
- [3] Output: Ngõ ra.
- [4] Reset: Xóa, tích cực Logic 0.
- [5] Control Voltage: Điện áp điều khiển dao động.
- [6] Threshold: Ngưỡng so sánh ($2/3V_{CC}$).
- [7] Discharge: Đường xả tụ.
- [8] V_{CC} : nguồn.



2. Thông số kỹ thuật:

Các thông số kỹ thuật của 555:

- $V_{CC} : 4.5 \div 16V.$
- Độ rộng xung tối thiểu: $T_{min} = 10\mu s.$
- Tần số hoạt động tối đa: $f_{max} = 100Khz.$
- Nhiệt độ hoạt động: $0 \div 70^{\circ}C.$
- Điện áp ngõ ra mức 0:

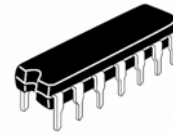
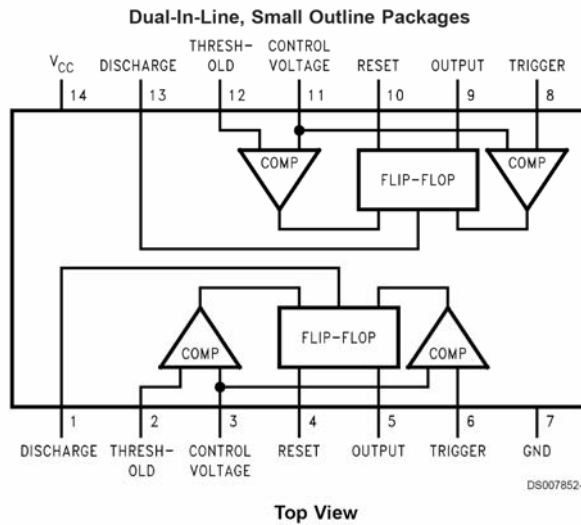
$$V_{OL} = 0.3V (V_{CC} = 5V).$$
- Điện áp ngõ ra mức 1:

$$V_{OH} : 3.3V (V_{CC} = 5V).$$



I. Giới thiệu... (tt):

Sơ đồ chân và vỏ vi mạch 556:



12/20/2007

Giảng viên: Th.S Lê Xuân Kỳ



II. Cấu trúc vi mạch 555:

1. Giới thiệu sơ đồ cấu trúc vi mạch.
2. Chức năng các khối.

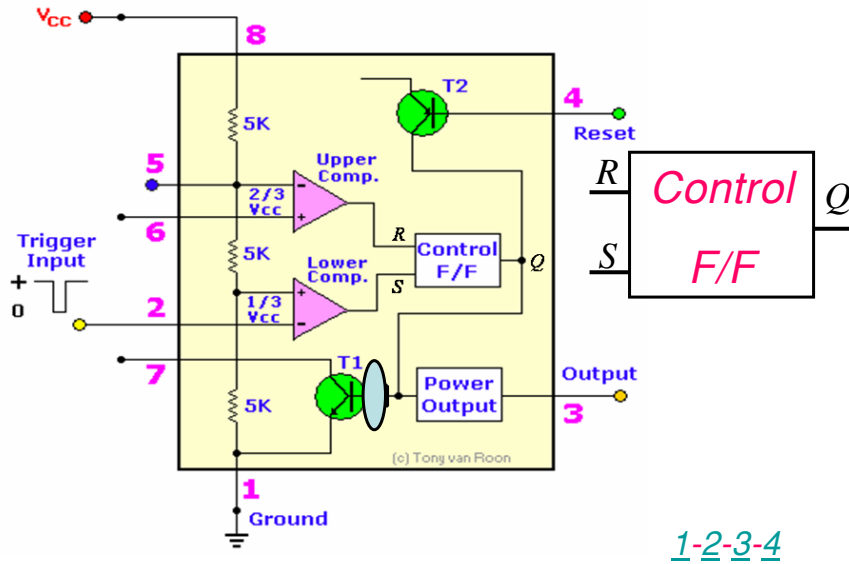
12/20/2007

Giảng viên: Th.S Lê Xuân Kỳ



1. Giới thiệu sơ đồ cấu trúc vi mạch:

Sơ đồ khối bên trong vi mạch:



12/20/2007

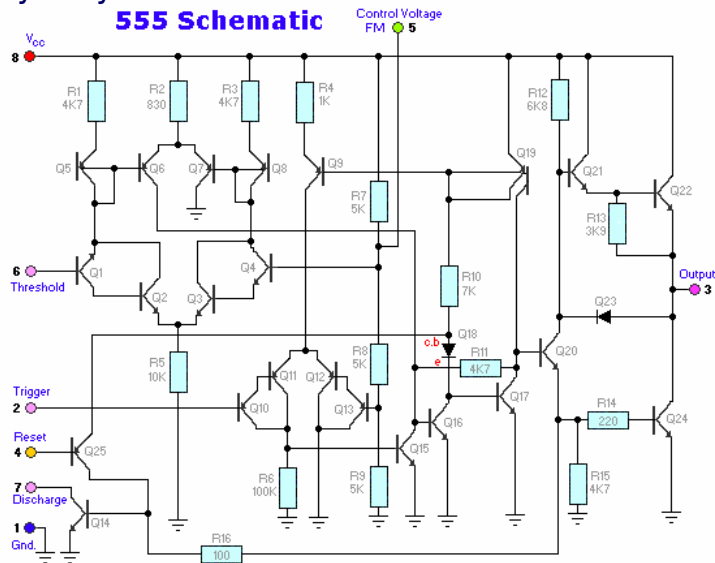
1-2-3-4

Giảng viên: Th.S Lê Xuân Kỳ



1. Giới thiệu sơ đồ cấu trúc vi mạch:

Sơ đồ nguyên lý:



12/20/2007

Giảng viên: Th.S Lê Xuân Kỳ



2. Chức năng các khối:

Chức năng các khối:

- ❑ Ba điện trở $5K\Omega$: cầu phân áp tạo ra các ngưỡng điện áp so sánh.
- ❑ Hai Op-Amp: hai mạch so sánh.
- ❑ T_1 : Transistor điều khiển tạo đường xả cho tụ.
- ❑ Mạch RS_FF: mạch điều khiển để tạo ra các trạng thái hoạt động khác nhau cho vi mạch.

R	S	Q_{n+1}	
0	0	Q_n	Không đổi (ổn định)
0	1	1	Q = S
1	0	0	



III. Các trạng thái hoạt động:

1. Hoạt động xoá.
2. Trạng thái ổn định.
3. Hoạt động đặt mức Logic 0.
4. Hoạt động đặt mức Logic 1.



1. Hoạt động xóa:

Chân [4] vi mạch cho phép xóa ngõ ra hay cho phép vi mạch hoạt động bình thường ở các trạng thái hoạt động khác:

- $V_{[4]} = \text{Logic } 0$: T_2 dẫn qua mạch khuếch đại, ngõ ra vi mạch được xóa về $0V$.
- $V_{[4]} = \text{Logic } 1$: T_2 ngưng dẫn, cho phép vi mạch hoạt động bình thường ở các trạng thái hoạt động khác.



2. Trạng thái ổn định:

Đây là trường hợp ngõ ra vi mạch không thay đổi trạng thái:

- $V_{[2]} > 1/3V_{CC}$ và $V_{[6]} < 2/3V_{CC}$.
- $V_{[2]} > 1/3V_{CC}$: ngõ ra bộ so sánh thứ nhất có mức Logic 0, $S = 0$.
- $V_{[6]} < 2/3V_{CC}$: ngõ ra bộ so sánh thứ hai có mức Logic 0, $R = 0$.
- $R = S = 0$: ngõ ra Q của RS_FF rơi vào trạng thái ổn định (không thay đổi trạng thái).
- Ngõ ra vi mạch không đổi trạng thái (trạng thái ổn định).



3. Hoạt động đặt mức Logic 0:

Trường hợp vi mạch hoạt động và làm cho ngõ ra luôn có trạng thái Logic 0:

- ❑ $V_{[2]} > 1/3V_{CC}$ và $V_{[6]} > 2/3V_{CC}$:
- ❑ $V_{[2]} > 1/3V_{CC}$: ngõ ra bộ so sánh thứ nhất có mức Logic 0, $S = 0$.
- ❑ $V_{[6]} > 2/3V_{CC}$: ngõ ra bộ so sánh thứ hai có mức Logic 1, $R = 1$.
- ❑ $S = 0 \& R = 1$: $Q = 0$.
- ❑ Ngõ ra vi mạch có mức Logic 0 (sau khuếch đại).
- ❑ Ngõ ra Q của RS_FF có mức Logic 0, T_1 dẫn, chân số [7] của vi mạch là đường xả của tụ.



4. Hoạt động đặt mức Logic 1:

Trường hợp vi mạch hoạt động và làm cho ngõ ra luôn có trạng thái Logic 1:

- ❑ $V_{[2]} < 1/3V_{CC}$ và $V_{[6]} < 2/3V_{CC}$:
- ❑ $V_{[2]} < 1/3V_{CC}$: ngõ ra bộ so sánh thứ nhất có mức Logic 1, $S = 1$.
- ❑ $V_{[6]} < 2/3V_{CC}$: ngõ ra bộ so sánh thứ hai có mức Logic 0, $R = 0$.
- ❑ $S = 1 \& R = 0$: $Q = 1$.
- ❑ Ngõ ra vi mạch có mức Logic 1 (sau khuếch đại).
- ❑ Ngõ ra Q của RS_FF có mức Logic 1, T_1 ngưng dẫn, chân số [7] không là đường xả.



IV. Các mạch ứng dụng:

1. Mạch không trạng thái ổn định (Astable).
2. Mạch một trạng thái ổn định (Monostable).
3. Mạch hai trạng thái ổn định (Bistable).
4. Mạch Trigger Smitt.

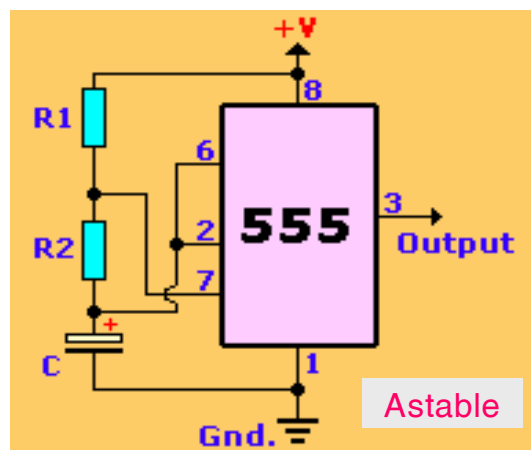


1. Mạch không trạng thái ổn định (Astable):

Nguyên lý:

- ❑ Ngõ ra của mạch luôn thay đổi trạng thái.
- ❑ Thường được ứng dụng tạo dao động.

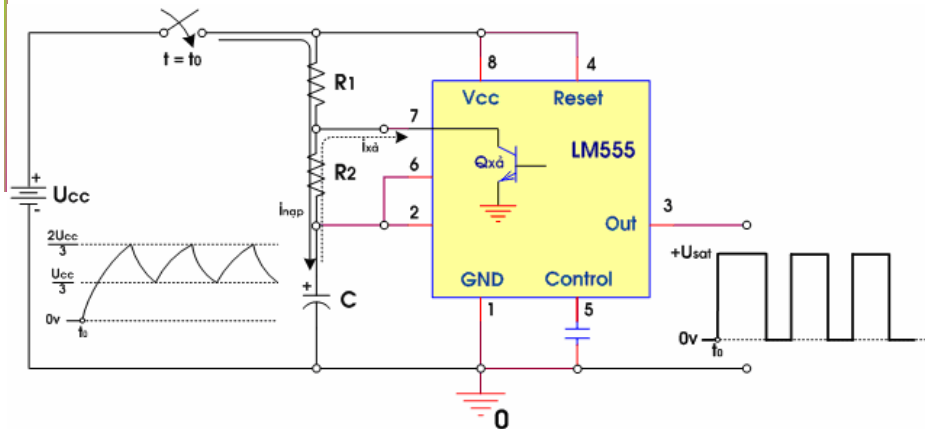
Sơ đồ mạch:





1. Astable ... (tt):

Nguyên lý hoạt động:



□ Khi mới cấp nguồn: $V_{[2]} = V_{[6]} = V_C = 0$.

□ $V_{[2]} < 1/3V_{CC}$ & $V_{[6]} < 2/3V_{CC}$:ngõ ra mạch ở trạng thái Logic 1.

12/20/2007

Giảng viên: Th.S Lê Xuân Kỳ



Nguyên lý hoạt động (tt):

□ T_1 tắt, chân số [7] của vi mạch không phải là đường xả của tụ, tụ C bắt đầu nạp điện theo chiều từ $V_{CC} \rightarrow R_1 \rightarrow R_2 \rightarrow C \rightarrow \text{Mass}$.

□ Điện áp trên tụ C tăng dần, $V_{[2]}$ và $V_{[6]}$ tăng dần.

□ Thời hằng nạp của tụ:

$$\tau_1 = (R_1 + R_2)C$$

□ Giả sử sau một khoảng thời gian nào đó điện áp trên tụ C đạt đến giá trị $1/3V_{CC}$: $V_{[2]} > 1/3V_{CC}$ & $V_{[6]} < 2/3V_{CC}$, ngõ ra mạch hoạt động ở trạng thái ổn định (vẫn ở mức Logic 1).

□ Nhưng giả sử khi điện áp trên tụ đạt đến giá trị $2/3V_{CC}$: $V_{[2]} > 1/3V_{CC}$ & $V_{[6]} > 2/3V_{CC}$, ngõ ra mạch hoạt động ở mức Logic 0.

12/20/2007

Giảng viên: Th.S Lê Xuân Kỳ



Nguyên lý hoạt động (tt):

- Ngõ ra Q của RS_FF có mức Logic 0, T_1 ($Q_{xả}$) dẫn bảo hoà, chân số [7] của vi mạch trở thành đường xả cho tụ.
- Tụ C bắt đầu xả theo chiều từ C → R_2 → [7] → T_1 → Mass.
- Điện áp trên tụ C giảm dần, $V_{[2]}$ và $V_{[6]}$ giảm dần.
- Thời hằng xả

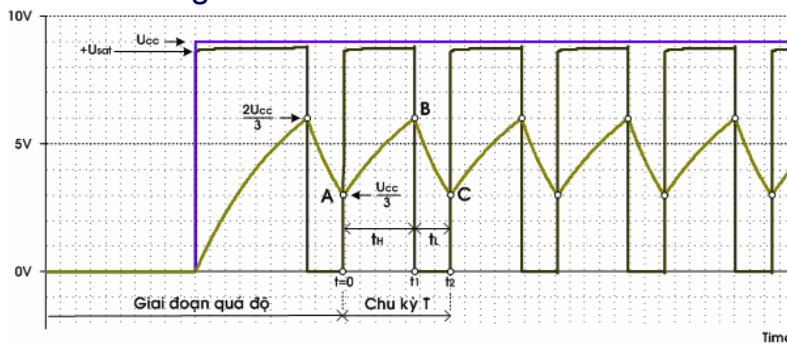
$$\tau_2 = R_2 C$$

- Giả sử sau khoảng thời gian nào đó điện áp trên tụ giảm đến giá trị $1/3V_{CC}$: $V_{[2]} < 1/3V_{CC}$ & $V_{[6]} < 2/3V_{CC}$ mạch hoạt động có ngõ ra ở mức Logic 1.
- Ngõ ra của RS_FF có mức Logic 0 làm cho T_1 tắt ($Q_{xả}$), chân [7] của vi mạch không còn là đường xả cho tụ, tụ C lại nạp điện, quá trình được lặp lại.



Nguyên lý hoạt động (tt):

- Giải đồ xung:



$$\begin{cases} t_H = 0.69(R_2 + R_1)C \\ t_L = 0.69R_2C \end{cases} \quad T = t_H + t_L = 0.69(R_1 + 2R_2)C$$

$$f = \frac{1}{T} = \frac{1}{0.69(R_1 + 2R_2)C}$$



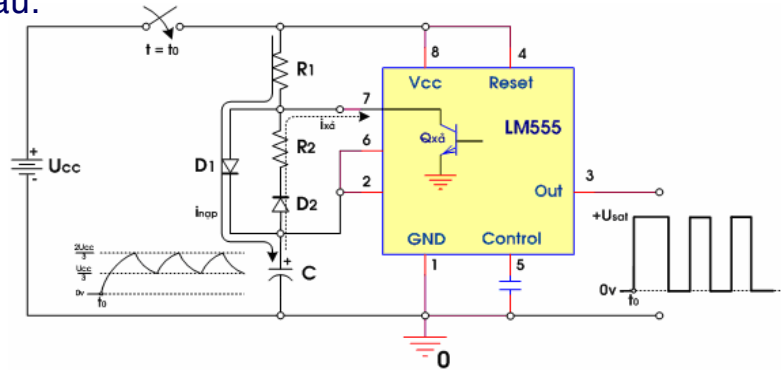
Mạch tạo xung vuông đối xứng:

Có hai cách:

□ Chọn $R_1 \ll R_2$: khi đó ta có

$$t_H \approx t_L = 0.69R_2C \Rightarrow T = 1.3R_2C$$

□ Thiết kế lại mạch sao cho thời gian nạp và xả của tụ là như nhau:



12/20/2007

Giảng viên: Th.S Lê Xuân Kỳ

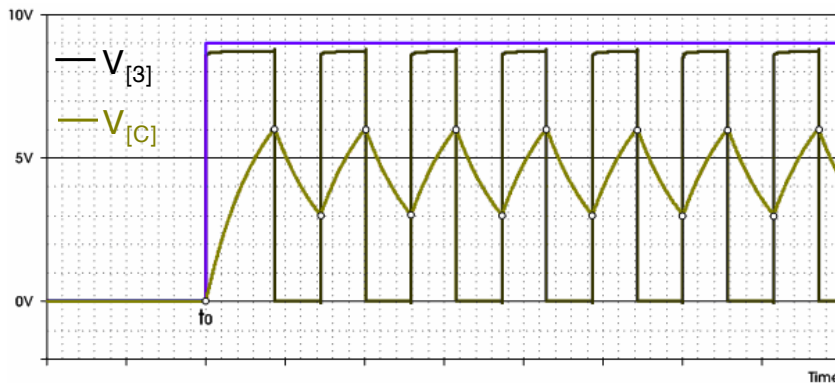


Mạch tạo xung vuông đối xứng (tt):

Chọn $R_1 = R_2 = R$: khi đó ta có

$$t_H = t_L = 0.69RC \Rightarrow T = 1.3RC; f = \frac{1}{T}$$

□ Giảm độ xung tín hiệu ngõ ra và điện áp trên tụ C:



12/20/2007

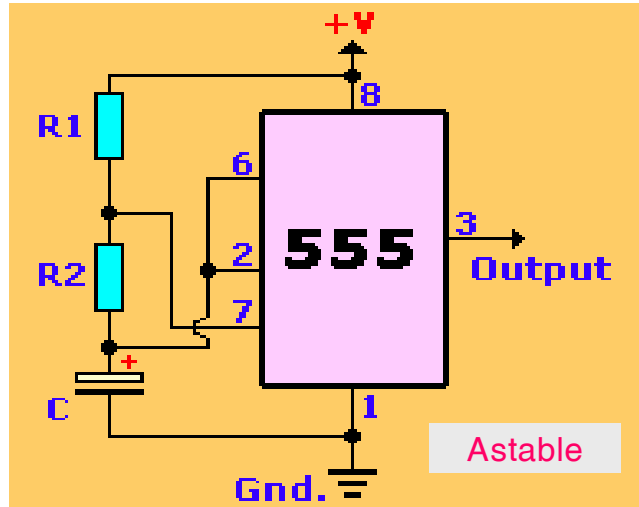
Giảng viên: Th.S Lê Xuân Kỳ



Ví dụ 1.1

Thiết kế một mạch tạo sóng vuông có tần số $f = 1\text{Hz}$, tín hiệu ngõ ra có thời gian mức 1 gấp đôi thời gian mức 0.

Sơ đồ mạch:



12/20/2007

Giảng viên: Th.S Lê Xuân Kỳ



Ví dụ 1.1(tt):

Tính toán các thông số:

$$f = \frac{1}{T} = \frac{1}{0.69(R_1 + 2R_2)C} = 1\text{Hz}$$

$$\Rightarrow T = t_H + t_L = 0.69(R_1 + 2R_2)C = 1\text{s}$$

$$\begin{cases} t_H = 0.69(R_2 + R_1)C = 2t_L = 1.38R_2C \\ \Rightarrow R_2 + R_1 = 2R_2 \Leftrightarrow R_1 = R_2 \end{cases}$$

Chọn $C = 10\mu\text{F}$:

$$R_1 = R_2 = \frac{1}{0.69 \times 3 \times 10 \times 10^{-6}} = 48309\Omega$$

Chọn $R_1 = R_2 = 47\text{K}\Omega$

12/20/2007

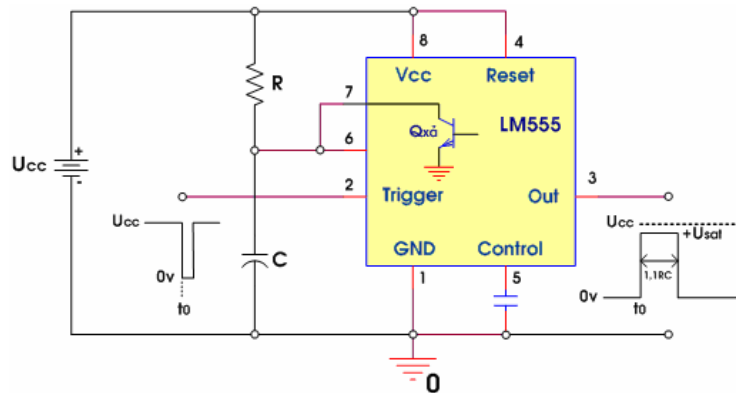
Giảng viên: Th.S Lê Xuân Kỳ



2. Mạch một trạng thái ổn định (Monostable):

Ngõ ra mạch luôn có trạng thái Logic 0, muốn làm thay đổi trạng thái ngõ ra phải có một xung kích (Trigger), nhưng sau khoảng thời gian T ngõ ra cũng trở về trạng thái ổn định Logic 0.

Sơ đồ mạch:



12/20/2007

Giảng viên: Th.S Lê Xuân Kỳ



2. Monostable...(tt):

Nguyên lý hoạt động:

□ Khi mới cấp nguồn, $V_{[C]} = 0V$: $V_{[6]} < 2/3V_{CC}$ & $V_{[2]} > 1/3V_{CC}$ (chưa có xung kích âm), ngõ ra mạch rơi vào trạng thái ổn định.

□ Tụ C nạp điện, $V_{[C]} = V_{[6]}$ tăng dần, sau khoảng thời gian $V_{[6]} > 2/3V_{CC}$, ngõ ra của mạch rơi vào trạng thái hoạt động Logic 0.

□ Chân [7] của vi mạch lúc này lại trở thành đường xả tụ, tụ C lại xả điện, điện áp trên tụ lại giảm dần, mạch rơi vào trạng thái ổn định (nếu như không có xung kích).

□ Giả sử tại thời điểm t_0 có một xung kích âm tại ngõ vào [2], $V_{[2]} < 1/3V_{CC}$ & $V_{[6]} < 2/3V_{CC}$: mạch rơi vào trạng thái Logic 1, chân [7] không còn đường xả cho tụ, tụ C lại nạp điện.

12/20/2007

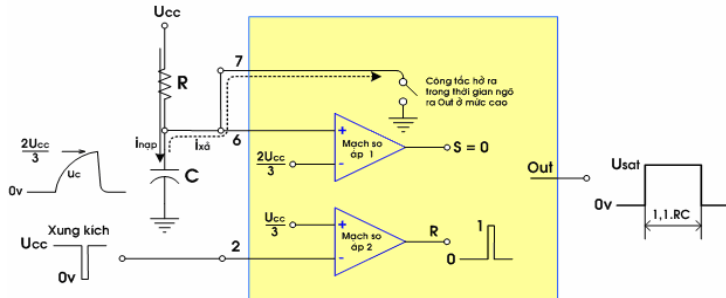
Giảng viên: Th.S Lê Xuân Kỳ



2. Monostable...(tt):

□ Điện áp trên tụ C tăng dần, giả sử sau khoảng thời gian T điện áp trên tụ đạt giá trị $\frac{2}{3}V_{CC}$, $V_{[6]} > \frac{2}{3}V_{CC}$ & $V_{[2]} > \frac{1}{3}V_{CC}$ (lúc này xung kích âm đã kết thúc), ngõ ra mạch lại rơi vào trạng thái Logic 0.

□ Chân [7] lại trở thành đường xả tụ, tụ C xả điện, điện áp trên tụ giảm, $V_{[6]} < \frac{2}{3}V_{CC}$ & $V_{[2]} > \frac{1}{3}V_{CC}$, mạch lại rơi vào trạng thái ổn định (Logic 0), quá trình được lặp lại.



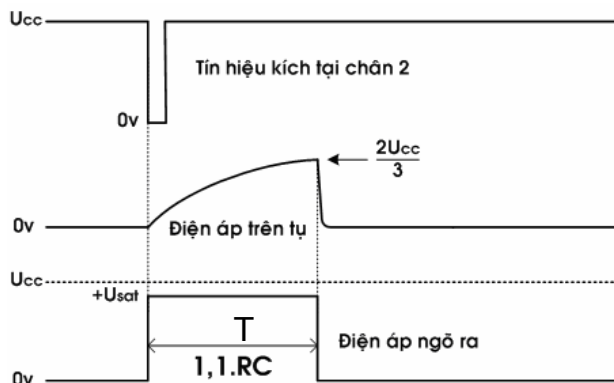
12/20/2007

Giảng viên: Th.S Lê Xuân Kỳ



2. Monostable...(tt):

Giải đồ xung:



Độ rộng xung ngõ ra:

$$T = 1.1RC$$

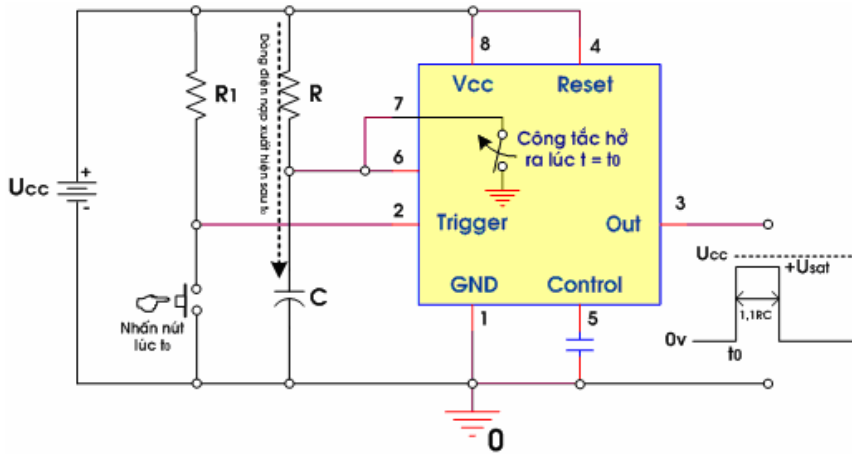
12/20/2007

Giảng viên: Th.S Lê Xuân Kỳ



Một số dạng mạch Monostable:

Mạch tạo xung bằng nút nhấn:



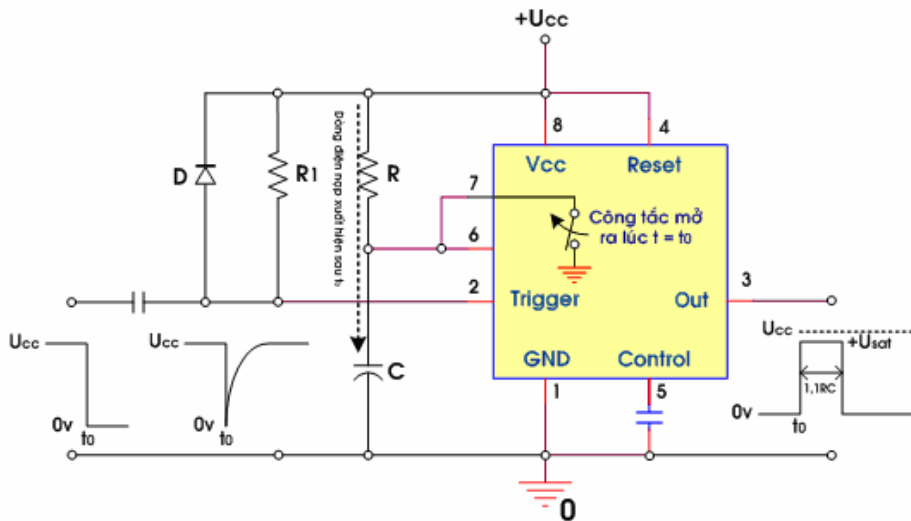
12/20/2007

Giảng viên: Th.S Lê Xuân Kỳ



... Monostable (tt) ...:

Mạch đơn ổn bằng mạch tích phân ngõ vào:



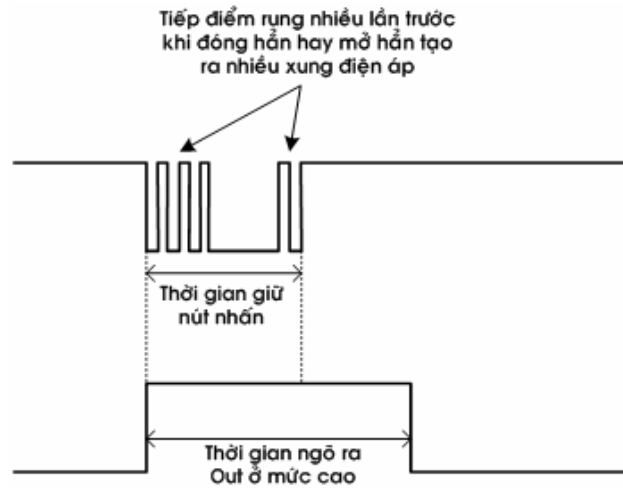
12/20/2007

Giảng viên: Th.S Lê Xuân Kỳ



Ứng dụng của mạch Monostable:

Mạch chống rung phím:



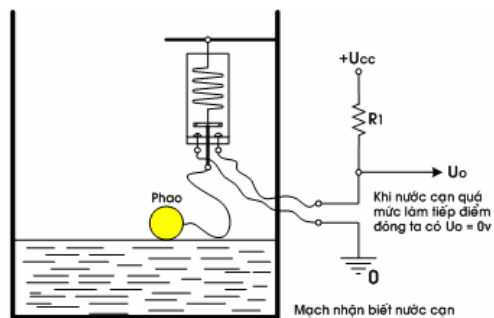
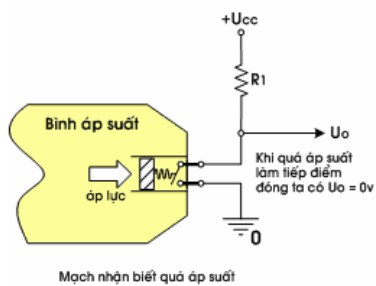
12/20/2007

Giảng viên: Th.S Lê Xuân Kỳ



Ứng dụng của mạch Monostable:

Các mạch cảnh báo:



- Mạch cảnh báo nhiệt độ.
- Mạch cảnh báo khói.
- Mạch báo trộm.
-

12/20/2007

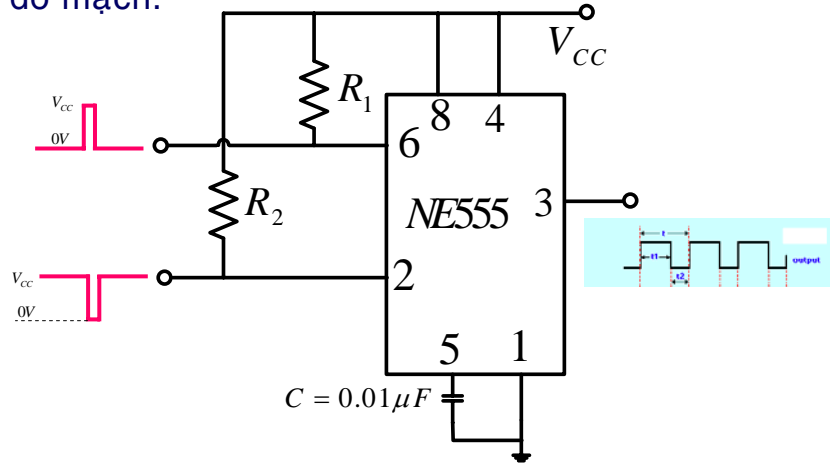
Giảng viên: Th.S Lê Xuân Kỳ



3. Mạch hai trạng thái ổn định (Bistable):

Ngõ ra mạch có hai trạng thái ổn định tùy thuộc vào trạng thái xung kích ở chân [2] và chân [6].

Sơ đồ mạch:



3. ...Bistable (tt):

Nguyên lý hoạt động:

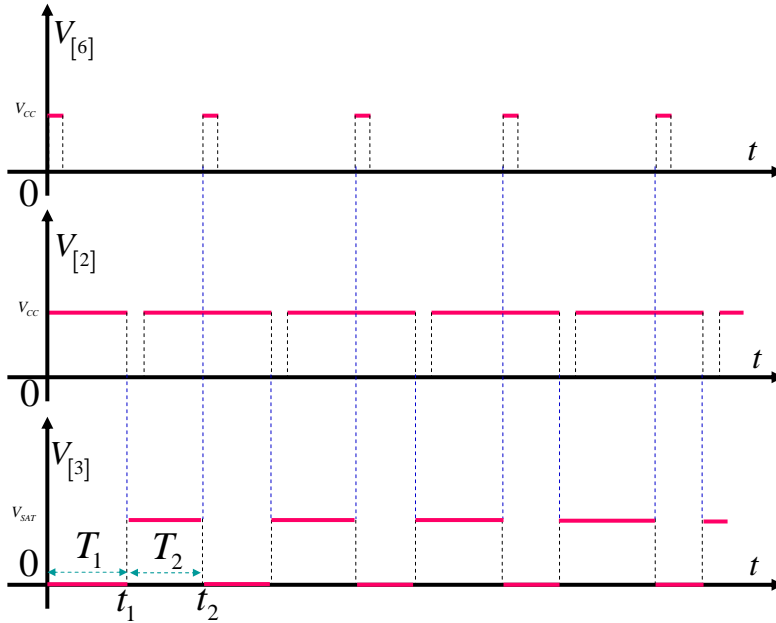
□ Bình thường khi không có xung kích vào hai chân [6] và [2] của vi mạch, $V_{[2]} > 1/3V_{CC}$ & $V_{[6]} < 2/3V_{CC}$, ngõ ra vi mạch rơi vào trạng thái ổn định (không thay đổi trạng thái).

□ Khi có xung kích âm tại ngõ vào chân [2], $V_{[2]} < 1/3V_{CC}$ & $V_{[6]} < 2/3V_{CC}$ ngõ ra mạch rơi vào trạng thái Logic 1, nhưng khi xung kích kết thúc ngõ ra mạch lại rơi vào trạng thái ổn định.

□ Khi có xung kích dương tại ngõ vào chân [6], $V_{[6]} > 2/3V_{CC}$ & $V_{[2]} > 1/3V_{CC}$ ngõ ra mạch rơi vào trạng thái Logic 0, khi xung kích kết thúc, ngõ ra lại rơi vào trạng thái ổn định.

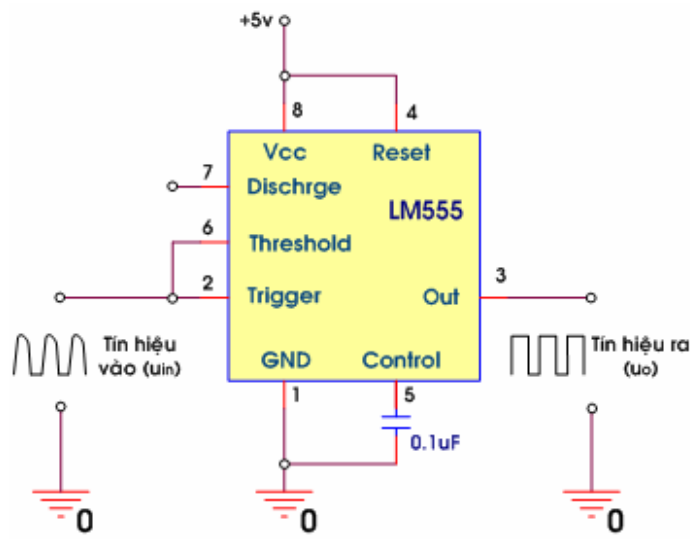


Giải đồ xung:



4. Mạch Trigger Smith:

Sơ đồ mạch:





4. Mạch Trigger Smitt (tt):

Mạch Trigger Smitt được ứng dụng nhằm biến đổi các dạng sóng không phải sóng vuông thành dạng tín hiệu vuông đơn cực chuẩn.

Nguyên lý hoạt động:

- ❑ Ngõ ra của mạch hoạt động rơi vào ba trường hợp: Logic 0, Logic 1 và ổn định.
- ❑ Ngõ vào [2] & [6] được nối chung lại và là đường tín hiệu vào.
- ❑ Khi tín hiệu vào nhỏ hơn ngưỡng dưới: ngõ ra mạch ở trạng thái Logic 0.
- ❑ Khi tín hiệu vào lớn hơn ngưỡng trên: ngõ ra mạch ở trạng thái Logic 1.
- ❑ Khi tín hiệu vào nằm giữa hai ngưỡng: ngõ ra không đổi trạng thái (trạng thái ổn định).

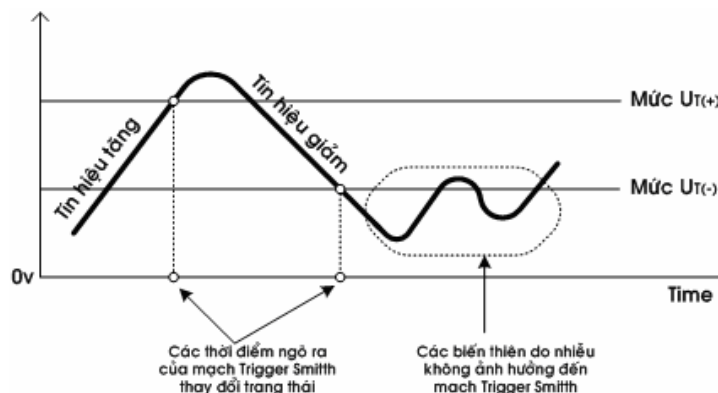
12/20/2007

Giảng viên: Th.S Lê Xuân Kỳ



4. Mạch Trigger Smitt (tt):

Một ưu điểm của mạch Trigger Smitt là các biến thiên của tín hiệu vào do nhiễu thâm nhập không ảnh hưởng đến tín hiệu ngõ ra:



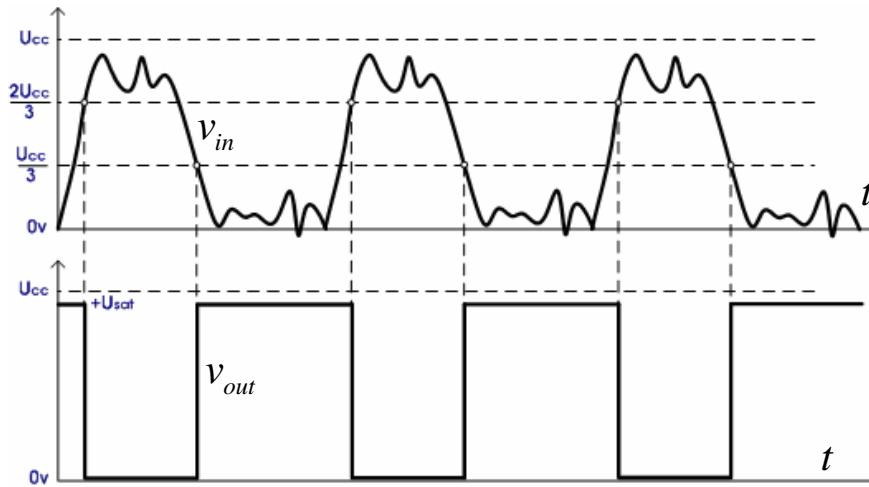
12/20/2007

Giảng viên: Th.S Lê Xuân Kỳ



4. Mạch Trigger Smittth (tt):

Tín hiệu vào và ra:



I. Các mạch dao động thạch anh:

1. Giới thiệu.
2. Các mạch ứng dụng.